

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Mechanical standardization of semiconductor devices –
Part 6-2: General rules for the preparation of outline drawings of surface
mounted semiconductor device packages – Design guide for 1,50 mm, 1,27 mm
and 1,00 mm pitch ball and column terminal packages**

**Normalisation mécanique des dispositifs à semiconducteurs –
Partie 6-2: Règles générales pour la préparation des dessins d'encombrement
des dispositifs à semiconducteurs pour montage en surface – Guide de
conception pour les boîtiers à broches en forme de billes et de colonnes, avec
des pas de 1,50 mm, 1,27 mm et 1,00 mm**



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2001 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester.

If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de la CEI ou du Comité national de la CEI du pays du demandeur.

Si vous avez des questions sur le copyright de la CEI ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de la CEI de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
Fax: +41 22 919 03 00
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

Useful links:

IEC publications search - www.iec.ch/searchpub

The advanced search enables you to find IEC publications by a variety of criteria (reference number, text, technical committee,...).

It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available on-line and also once a month by email.

Electropedia - www.electropedia.org

The world's leading online dictionary of electronic and electrical terms containing more than 30 000 terms and definitions in English and French, with equivalent terms in additional languages. Also known as the International Electrotechnical Vocabulary (IEV) on-line.

Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: csc@iec.ch.

A propos de la CEI

La Commission Electrotechnique Internationale (CEI) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications CEI

Le contenu technique des publications de la CEI est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Liens utiles:

Recherche de publications CEI - www.iec.ch/searchpub

La recherche avancée vous permet de trouver des publications CEI en utilisant différents critères (numéro de référence, texte, comité d'études,...).

Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

Just Published CEI - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications de la CEI. Just Published détaille les nouvelles publications parues. Disponible en ligne et aussi une fois par mois par email.

Electropedia - www.electropedia.org

Le premier dictionnaire en ligne au monde de termes électroniques et électriques. Il contient plus de 30 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans les langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (VEI) en ligne.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: csc@iec.ch.

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Mechanical standardization of semiconductor devices –
Part 6-2: General rules for the preparation of outline drawings of surface
mounted semiconductor device packages – Design guide for 1,50 mm, 1,27 mm
and 1,00 mm pitch ball and column terminal packages**

**Normalisation mécanique des dispositifs à semiconducteurs –
Partie 6-2: Règles générales pour la préparation des dessins d'encombrement
des dispositifs à semiconducteurs pour montage en surface – Guide de
conception pour les boîtiers à broches en forme de billes et de colonnes, avec
des pas de 1,50 mm, 1,27 mm et 1,00 mm**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

PRICE CODE
CODE PRIX

K

ICS 31.080.01

ISBN 978-2-83220-532-7

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

INTERNATIONAL ELECTROTECHNICAL COMMISSION

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –

**Part 6-2: General rules for the preparation of outline drawings
of surface mounted semiconductor device packages –
Design guide for 1,50 mm, 1,27 mm and 1,00 mm pitch ball
and column terminal packages**

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical specifications, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60191-6-2 has been prepared by subcommittee SC 47D: Mechanical standardization of semiconductor devices, of IEC technical committee 47: Semiconductor devices.

This bilingual version (2012-12) corresponds to the monolingual English version, published in 2001-12.

The text of this standard is based on the following documents:

FDIS	Report on voting
47D/460/FDIS	47D/471/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

The French version of this standard has not been voted upon.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 3.

The committee has decided that the contents of this publication will remain unchanged until 2004. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or

- amended.

The contents of the corrigendum of October 2002 have been included in this copy.

IECNORM.COM : Click to view the full PDF of IEC 60191-6-2:2001

INTRODUCTION

This design guide is intended to standardize the requirements for all ball and column terminal packages in order to establish common rules for terminal shapes, irrespective of device and package types.

IECNORM.COM : Click to view the full PDF of IEC 60191-6-2:2001

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –

Part 6-2: General rules for the preparation of outline drawings of surface mounted semiconductor device packages – Design guide for 1,50 mm, 1,27 mm and 1,00 mm pitch ball and column terminal packages

1 Scope

This part of IEC 60191 covers the requirements for the preparation of drawings of integrated circuit outlines for the various ball terminal packages, e.g. ceramic ball grid array (C-BGA), plastic ball grid array (P-BGA), tape ball grid array (T-BGA) and others as well as column terminal packages, e.g. ceramic column grid array (C-CGA).

2 Normative references

The following normative documents contain provisions, which, through reference in this text, constitute provisions of this part of IEC 60191. For dated references, subsequent amendments to, or revisions of, any of these publications do not apply. However, parties to agreements based on this part of IEC 60191 are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. For undated references, the latest edition of the normative document referred to applies. Members of IEC and ISO maintain registers of currently valid International Standards.

IEC 60191 (all parts), *Mechanical standardization of semiconductor devices*

3 Definitions

For the purpose of this part of IEC 60191, the following definitions apply.

3.1

ball terminal packages

packages that have solder balls attached to a ceramic/laminate/tape substrate for mounting on a PCB surface, e.g. C-BGA, P-BGA and T-BGA

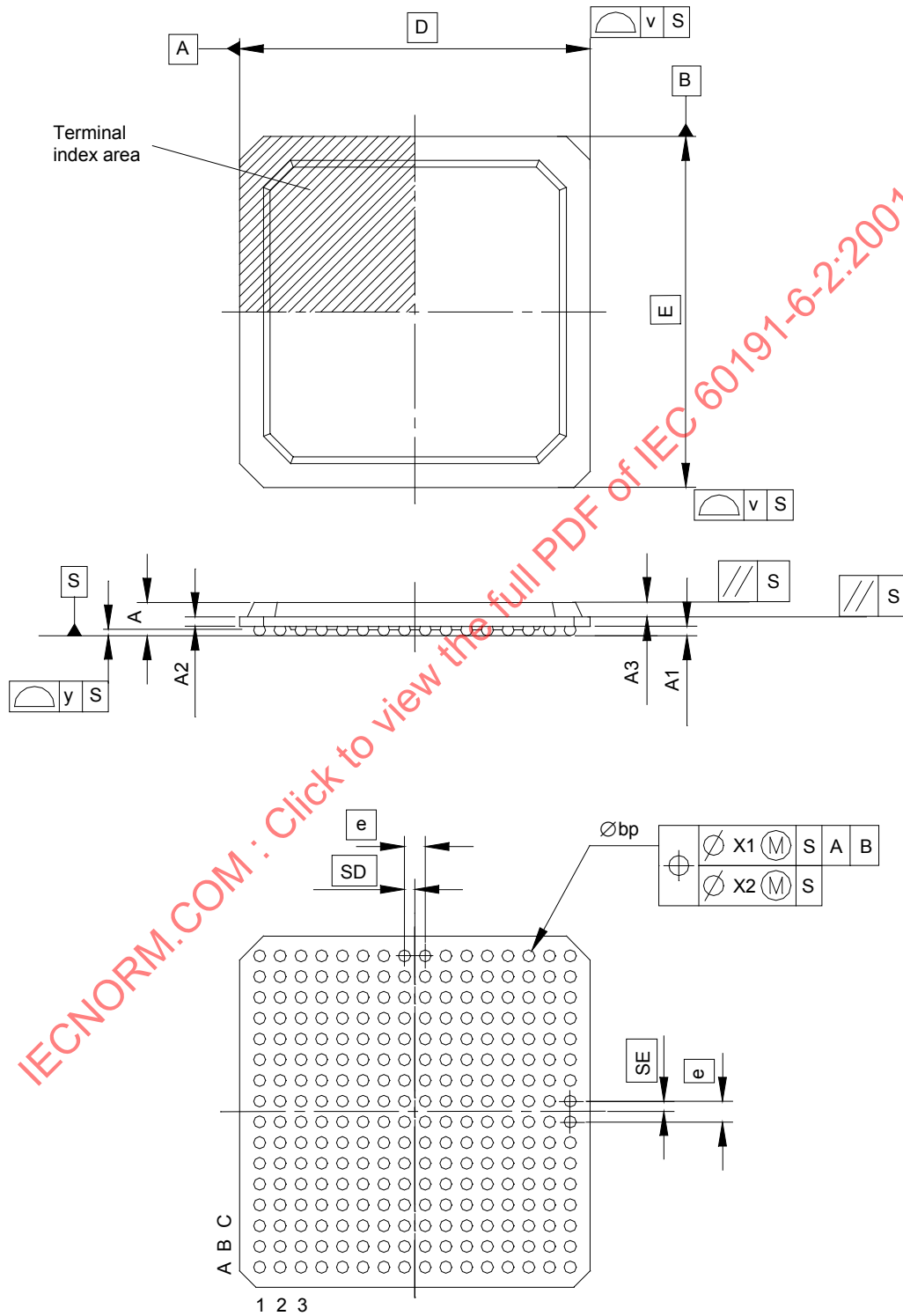
3.2

column terminal packages

packages that have solder columns attached to a ceramic/laminate/tape substrate for mounting on a PCB surface, e.g. C-CGA

4 Ball terminal packages, 1,50 mm, 1,27 mm and 1,00 mm pitch

Reference characters and drawings



4.1 Outline dimensions

The ball terminal dimensions are shown in the tables below.

4.2 Package height

The package height (A) is the thickness of the package body, including the lid and ball heights. For all BGA packages, the package body thickness (A2) is considered to be design specific.

4.3 Ball terminal diameter

Table 1 – Solder terminal

Terminal pitch e	Ball diameter b_p nominal					
	C-BGA		P-BGA		T-BGA	
	LMP ^a	HMP ^b	LMP	HMP	LMP	HMP
1,00	0,60	0,70	0,60	–	0,60	0,63
1,27	0,75	0,89	0,75	–	0,75	0,63
1,50	0,75	0,89	0,75	–	0,75	0,63
^a LMP = Low melting point. ^b HMP = High melting point.						

4.4 Tolerance of ball centre position

Table 2 – Tolerance of ball centre position

Terminal pitch e	Tolerance of solder ball centre position		Coplanarity	
	X1	X2	y	
			LMP ^a	HMP ^b
1,00	0,25	0,10	0,15	0,15
1,27	0,30	0,15	0,20	0,15
1,50	0,30	0,15	0,20	0,15
^a LMP = Low melting point. ^b HMP = High melting point.				

4.5 Package body thickness and stand-off heights

The relationship between the package body thickness and stand-off heights for each package is shown in the table below.

Table 3 – Package body thickness and stand-off heights

Package type	Package body thickness A2 nominal	Stand-off height A1 nominal		Terminal pitch e
		LMP ^a	HMP ^b	
C-BGA	Design specific	0,50	0,70	1,00
		0,60	0,90	1,27
		0,60	0,90	1,50
P-BGA	Design specific	0,50	–	1,00
		0,60	–	1,27
		0,60	–	1,50
T-BGA	Design specific	0,50	0,55	1,00
		0,60	0,55	1,27
		0,60	0,55	1,50

^a LMP = Low melting point.
^b HMP = High melting point.

4.6 Tolerance of terminal centre position and coplanarity

Table 4 – Tolerance of terminal centre position and coplanarity

Package type	Terminal pitch e	Tolerance of solder ball Centre position		Coplanarity	
		X1	X2	y	
				LMP ^a	HMP ^b
C-BGA, P-BGA, T-BGA	1,00	0,25	0,10	0,15	0,15
C-BGA, P-BGA, T-BGA	1,27	0,30	0,15	0,20	0,15
C-BGA, P-BGA, T-BGA	1,50	0,30	0,15	0,20	0,15
^a LMP = Low melting point.					
^b HMP = High melting point.					

4.7 Explanatory notes

4.7.1 Objective of establishment

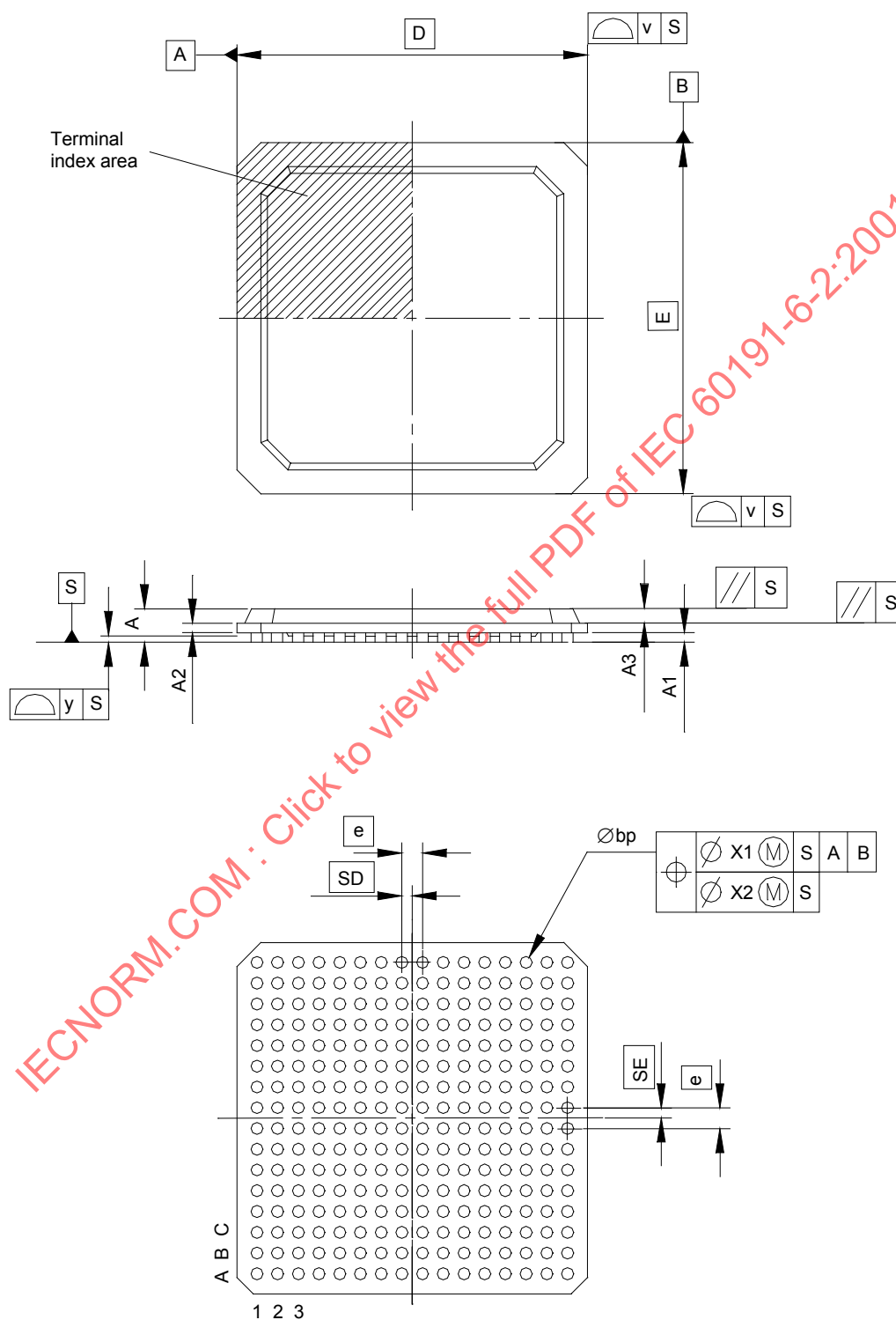
This part of IEC 60191 is intended to standardize the requirements of all types of ball terminal packages and to establish common rules, regardless of package type.

4.7.2 Conventional design rules for ball terminal packages

Dimensions for the packages with solder ball are listed in tables 1, 2, 3, and 4.

5 Column terminal packages, 1,50 mm, 1,27 mm and 1,00 mm pitch

Reference characters and drawings



5.1 Outline dimensions

The column terminal dimensions are shown in the tables below.

5.2 Package height

The package height (A) is the thickness of the package body, including the lid and column heights. For all C-CGA packages, the package body thickness (A2) is considered to be design specific.

5.3 Column terminal diameter

Table 5 – Solder terminal

Terminal pitch e	Column diameter b _p nominal	
	C-CGA	
	LMP ^a	HMP ^b
1,00	0,50	0,50
1,27	0,50	0,50
1,50	0,50	0,50
^a LMP = Low melting point. ^b HMP = High melting point.		

5.4 Tolerance of column centre position

Table 6 – Tolerance of column centre position

Terminal pitch e	Tolerance of solder column centre position		Coplanarity	
	X1	X2	y	
			LMP ^a	HMP ^b
1,00	0,30	0,10	0,15	0,15
1,27	0,30	0,10	0,20	0,15
1,50	0,30	0,10	0,20	0,15
^a LMP = Low melting point. ^b HMP = High melting point.				

5.5 Package body thickness and stand-off heights

The relationship between the package body thickness and stand-off heights for each package is shown in the table below.

Table 7 – Package body thickness and stand-off heights

Package type	Package body thickness A2 nominal	Stand-off height A1 nominal		Terminal pitch e
		LMP ^a	HMP ^b	
C-CGA	Design specific	2,20	2,20	1,00
		2,20	2,20	1,27
		2,20	2,20	1,50
^a LMP = Low melting point.				
^b HMP = High melting point.				

5.6 Tolerance of terminal centre position and coplanarity

Table 8 – Tolerance of terminal centre position and coplanarity

Package type	Terminal pitch e	Tolerance of solder column Centre position		Coplanarity	
		X1	X2	y	
				LMP ^a	HMP ^b
C-CGA	1,00	0,25	0,10	0,15	0,15
C-CGA	1,27	0,30	0,15	0,20	0,15
C-CGA	1,50	0,30	0,15	0,20	0,15
^a LMP = Low melting point. ^b HMP = High melting point.					

5.7 Explanatory notes

5.7.1 Objective of establishment

This part of IEC 60191 is intended to standardize the requirements of all types of column terminal packages and to establish common rules, regardless of package type.

5.7.2 Conventional design rule for column terminal packages

Dimensions for the packages with columns are listed in tables 5, 6, 7, and 8.

COMMISSION ELECTROTECHNIQUE INTERNATIONALE

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS –

Partie 6-2: Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs pour montage en surface – Guide de conception pour les boîtiers à broches en forme de billes et de colonnes, avec des pas de 1,50 mm, 1,27 mm et 1,00 mm

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses Publications.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 60191-6-2 a été établie par le sous-comité 47D: Normalisation mécanique des dispositifs à semiconducteurs, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

La présente version bilingue (2012-12) correspond à la version anglaise monolingue publiée en 2001-12.

Le texte anglais de cette norme est issu des documents 47D/460/FDIS et 47D/471/RVD.

Le rapport de vote 47D/471/RVD donne toute information sur le vote ayant abouti à l'approbation de cette norme.

La version française n'a pas été soumise au vote. Cette publication a été rédigée selon les Directives ISO/CEI, Partie 3.

Le comité a décidé que le contenu de la présente publication ne sera pas modifié avant 2004. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou

- amendée.

Le contenu du corrigendum d'octobre 2002 a été inclus dans cette version.

IECNORM.COM : Click to view the full PDF of IEC 60191-6-2:2001

INTRODUCTION

L'objectif du présent guide de conception est de normaliser les exigences relatives à tous les boîtiers à bornes en forme de billes et de colonnes afin d'élaborer des règles communes concernant les formes des bornes, indépendamment des types de dispositifs et de boîtiers.

IECNORM.COM : Click to view the full PDF of IEC 60191-6-2:2001

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS –

Partie 6-2: Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs pour montage en surface – Guide de conception pour les boîtiers à broches en forme de billes et de colonnes, avec des pas de 1,50 mm, 1,27 mm et 1,00 mm

1 Domaine d'application

La présente partie de la CEI 60191 couvre les exigences de préparation des dessins d'encombrement de circuits intégrés pour les divers boîtiers à bornes en forme de billes, par exemple boîtiers matriciels à billes en céramique (C-BGA), boîtiers matriciels à billes en plastique (P-BGA), boîtiers matriciels à billes sur bande (T-BGA) et autres, et aussi boîtiers à bornes en forme de colonnes, par exemple boîtiers matriciels à colonnes en céramique (C-CGA).

2 Références normatives

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente partie de la CEI 60191. Pour les références datées, les amendements ultérieurs ou les révisions de ces publications ne s'appliquent pas. Toutefois, les parties prenantes aux accords fondés sur la présente partie de la CEI 60191 sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements). Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

CEI 60191 (toutes les parties), *Normalisation mécanique des dispositifs à semiconducteurs*

3 Définitions

Pour les besoins de la présente partie de la CEI 60191, les définitions suivantes s'appliquent.

3.1

boîtiers à bornes en forme de billes

boîtiers comportant des billes de brasure fixées à un substrat céramique/stratifié/sur bande pour montage sur la surface d'une PCB (Carte de circuit imprimé, «Printed Circuit Board»), par exemple, C-BGA, P-BGA et T-BGA

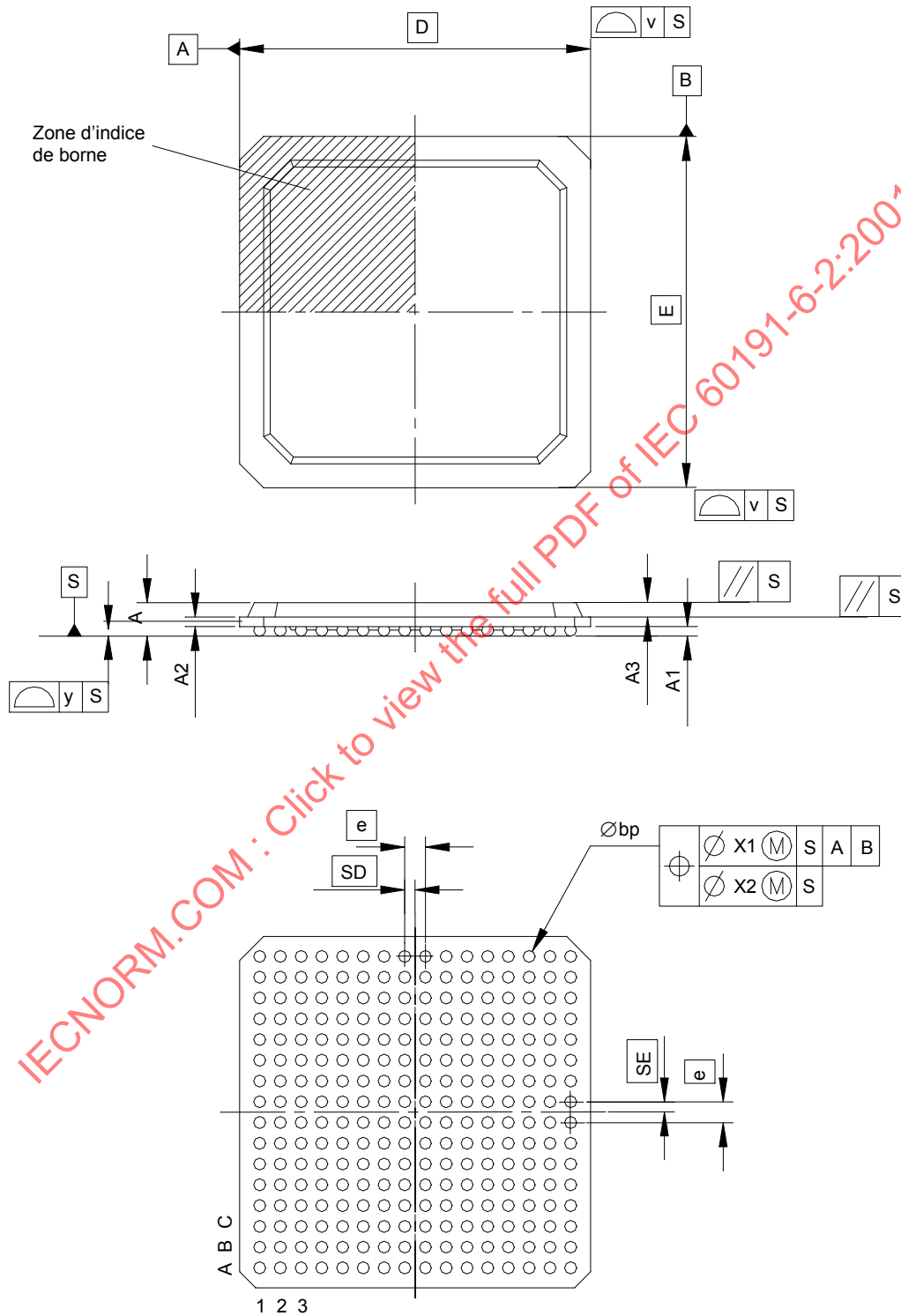
3.2

boîtiers à bornes en forme de colonnes

boîtiers comportant des colonnes de brasure fixées à un substrat céramique/stratifié/sur bande pour montage sur la surface d'une PCB (Carte de circuit imprimé, «Printed Circuit Board»), par exemple, C-CGA

4 Boîtiers à broches en forme de billes, avec des pas de 1,50 mm, 1,27 mm et 1,00 mm

Caractères et dessins de référence



4.1 Dimensions extérieures

Les dimensions des bornes en forme de billes sont présentées dans les tableaux ci-dessous.

4.2 Hauteur du boîtier

La hauteur du boîtier (A) est l'épaisseur du corps du boîtier, y compris les hauteurs du couvercle et des billes. Pour tous les boîtiers BGA, on considère que l'épaisseur du corps du boîtier (A2) est spécifique à la conception.

4.3 Diamètre des bornes en forme de billes

Tableau 1 – Borne à souder

Pas des bornes e	Diamètre des billes b _p nominal					
	C-BGA		P-BGA		T-BGA	
	LMP ^a	HMP ^b	LMP	HMP	LMP	HMP
1,00	0,60	0,70	0,60	–	0,60	0,63
1,27	0,75	0,89	0,75	–	0,75	0,63
1,50	0,75	0,89	0,75	–	0,75	0,63
^a LMP = Point de fusion bas.						
^b HMP = Point de fusion haut.						

4.4 Tolérance de la position du centre des billes

Tableau 2 – Tolérance de la position du centre des billes

Pas des bornes e	Tolérance de la position du centre des billes de brasure		Coplanarité	
	X1	X2	y	
			LMP ^a	HMP ^b
1,00	0,25	0,10	0,15	0,15
1,27	0,30	0,15	0,20	0,15
1,50	0,30	0,15	0,20	0,15
^a LMP = Point de fusion bas.				
^b HMP = Point de fusion haut.				

4.5 Epaisseur du corps du boîtier et hauteurs d'élévation

La relation entre l'épaisseur du corps du boîtier et les hauteurs d'élévation pour chaque boîtier est indiquée dans le tableau ci-dessous.

Tableau 3 – Epaisseur du corps du boîtier et hauteurs d'élévation

Type de boîtier	Epaisseur du corps du boîtier A2 nominale	Hauteur d'élévation A1 nominale		Pas des bornes e
		LMP ^a	HMP ^b	
C-BGA	Spécifique à la conception	0,50	0,70	1,00
		0,60	0,90	1,27
		0,60	0,90	1,50
P-BGA	Spécifique à la conception	0,50	—	1,00
		0,60	—	1,27
		0,60	—	1,50
T-BGA	Spécifique à la conception	0,50	0,55	1,00
		0,60	0,55	1,27
		0,60	0,55	1,50

^a LMP = Point de fusion bas.

^b HMP = Point de fusion haut.

4.6 Tolérance de la position et de la coplanarité du centre des bornes

Tableau 4 – Tolérance de la position et de la coplanarité du centre des bornes

Type de boîtier	Pas des bornes e	Tolérance de la position du centre des billes de brasure		Coplanarité	
		X1	X2	y	
				LMP ^a	HMP ^b
C-BGA, P-BGA, T-BGA	1,00	0,25	0,10	0,15	0,15
C-BGA, P-BGA, T-BGA	1,27	0,30	0,15	0,20	0,15
C-BGA, P-BGA, T-BGA	1,50	0,30	0,15	0,20	0,15
^a LMP = Point de fusion bas. ^b HMP = Point de fusion haut.					

4.7 Notes explicatives

4.7.1 Objectif de l'élaboration

La présente partie de la CEI 60191 est destinée à normaliser les exigences de tous les types de boîtiers à bornes en forme de billes et à élaborer des règles communes, quel que soit le type de boîtier.

4.7.2 Règles classiques de conception pour les boîtiers à bornes en forme de billes

Les dimensions des boîtiers avec billes de brasure sont énumérées dans les Tableaux 1, 2, 3 et 4.