

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60427

Deuxième édition
Second edition
1989-10

**Essais synthétiques des disjoncteurs à courant
alternatif à haute tension**

**Synthetic testing of high-voltage alternating
current circuit-breakers**



Numéro de référence
Reference number
CEI/IEC 60427: 1989

Numéros des publications

Depuis le 1^{er} janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement
(Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International* (IEV).

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- **IEC web site***
- **Catalogue of IEC publications**
Published yearly with regular updates
(On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary* (IEV).

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60427

Deuxième édition
Second edition
1989-10

**Essais synthétiques des disjoncteurs à courant
alternatif à haute tension**

**Synthetic testing of high-voltage alternating
current circuit-breakers**

© IEC 1989 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

3, rue de Varembé Geneva, Switzerland
e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE **XA**

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

PRÉAMBULE	Pages 6
PRÉFACE	6

Articles

1. Introduction	8
2. Domaine d'application	8
3. Définitions	8

SECTION UN – TECHNIQUES ET MÉTHODES D'ESSAIS SYNTHÉTIQUES

4. Essais de coupure de courant de court-circuit	10
4.1 Principes fondamentaux et exigences générales pour les méthodes d'essais synthétiques de coupure	10
4.1.1 Période fort courant	12
4.1.2 Période d'interaction	14
4.1.3 Période de contrainte diélectrique	14
4.2 Exigences spécifiques de chaque circuit d'essais synthétiques pour les essais de coupure	16
4.2.1 Méthodes par injection de courant	16
4.2.2 Méthode par injection de tension	18
4.2.3 Circuit de Skeats (ou par transformateur)	20
4.2.4 Autres méthodes d'essais synthétiques	20
5. Essais d'établissement en court-circuit	20
5.1 Principes fondamentaux et exigences générales pour les essais synthétiques d'établissement en court-circuit	20
5.1.1 Période de haute tension	22
5.1.2 Période de pré-arc	22
5.1.3 Période d'arrêt et position de fermeture complète	24
5.2 Circuit d'essais synthétiques pour essais de fermeture et exigences spécifiques s'y rapportant	24
5.2.1 Circuit d'essais	24
5.2.2 Conditions spécifiques	24
5.3 Evaluation de la durée maximale de pré-arc	24

SECTION DEUX – EXIGENCES PARTICULIÈRES POUR LES ESSAIS SYNTHÉTIQUES D'ÉTABLISSEMENT ET DE COUPURE RELATIVES AUX PRESCRIPTIONS DES PARAGRAPHES 6.102 À 6.111 DE LA PUBLICATION 56 DE LA CEI

6.102.1.3 Essais en plusieurs parties	26
6.102.2 Disposition du disjoncteur pour les essais	26
6.102.9 Disjoncteurs comportant de courtes durées d'arc	26
6.106 Séquences d'essais de court-circuit fondamentales	26
6.106.1-2-3 Séquences n ^{os} 1, 2 et 3	28
6.106.4 Séquence n ^o 4	28

CONTENTS

	Page
FOREWORD	7
PREFACE	7
 Clause	
1. Introduction	9
2. Scope	9
3. Definitions	9
 SECTION ONE – SYNTHETIC TESTING TECHNIQUES AND METHODS	
4. Short-circuit breaking tests	11
4.1 Basic principles and general requirements for synthetic breaking test methods	11
4.1.1 High-current interval	13
4.1.2 Interaction interval	15
4.1.3 High-voltage interval	15
4.2 Synthetic test circuits and related specific requirements for breaking tests	17
4.2.1 Current injection methods	17
4.2.2 Voltage injection method	19
4.2.3 Duplicate circuit method (transformer or Skeats circuit)	21
4.2.4 Other synthetic test methods	21
5. Short-circuit making tests	21
5.1 Basic principles and general requirements for synthetic making test methods	21
5.1.1 High-voltage interval	23
5.1.2 Pre-arcing interval	23
5.1.3 Latching interval and fully closed position	25
5.2 Synthetic test circuit and related specific requirements for making tests	25
5.2.1 Test circuit	25
5.2.2 Specific requirements	25
5.3 Evaluation of the maximum pre-arcing time	25
 SECTION TWO – SPECIFIC REQUIREMENTS FOR SYNTHETIC TESTS FOR MAKING AND BREAKING PERFORMANCE RELATED TO THE REQUIREMENTS OF SUB-CLAUSES 6.102 TO 6.111 INCLUSIVE OF IEC PUBLICATION 56	
6.102.1.3 Multi-part testing	27
6.102.2 Arrangement of circuit-breaker for tests	27
6.102.9 Circuit-breakers with short arcing times	27
6.106 Basic short-circuit test-duties	27
6.106.1-2-3 Test-duties Nos. 1, 2 and 3	29
6.106.4 Test-duty No. 4	29

Articles		Pages
6.106.5	Séquence n° 5	30
6.109	Essais de défaut proche en ligne	31
6.111	Méthodes d'essais synthétiques pour l'établissement et la coupure des courants capacitifs	31
TABLEAUX I à V		34
FIGURES 1 à 6		40
ANNEXE AA	Déformation du courant	46
ANNEXE BB	Méthodes d'injection de courant	68
ANNEXE CC	Méthodes d'injection de tension	76
ANNEXE DD	Circuit de Skeats (ou par transformateur)	80
ANNEXE EE	Indications à donner et résultats à enregistrer lors d'essais synthétiques	86
ANNEXE FF	Procédures d'essais particulières pour les disjoncteurs équipés de résistances de coupure parallèles	88
ANNEXE GG	Méthodes synthétiques pour l'établissement et la coupure de courant capacitif	94
ANNEXE HH	Méthodes synthétiques pour essais triphasés	106
ANNEXE JJ	Méthodes de réallumage pour la prolongation de l'arc	108

Clause		Page
6.106.5	Test-duty No. 5	31
6.109	Short-line fault tests	33
6.111	Synthetic methods for capacitive-current switching	33
TABLES I TO V		35
FIGURES 1 TO 6		40
APPENDIX AA	Current distortion	47
APPENDIX BB	Current injection methods	69
APPENDIX CC	Voltage injection methods	77
APPENDIX DD	Duplicate circuit (transformer or Skeats circuit)	81
APPENDIX EE	Information to be given and results to be recorded for synthetic tests	87
APPENDIX FF	Special procedures for testing circuit-breakers having parallel breaking resistors	89
APPENDIX GG	Synthetic methods for capacitive-current switching	95
APPENDIX HH	Synthetic methods for three-phase testing	107
APPENDIX JJ	Reignition methods to prolong arcing	109

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

ESSAIS SYNTHÉTIQUES DES DISJONCTEURS À COURANT ALTERNATIF À HAUTE TENSION

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente norme a été établie par le Sous-Comité 17A: Appareillage à haute tension, du Comité d'Etudes n° 17 de la CEI: Appareillage.

Elle constitue la deuxième édition de la Publication 427 de la CEI et remplace la première édition qui a été publiée en 1973 en tant que rapport.

Le texte de cette norme est issu des documents suivants:

Règle des Six Mois	Rapport de vote
17A(BC)200	17A(BC)206

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

En vue de simplifier l'indication des exigences correspondantes, on utilise la même numérotation des articles et paragraphes que dans la Publication 56 de la CEI. Les annexes et leurs figures sont appelées AA, BB, etc.

La publication suivante de la CEI est citée dans la présente norme:

Publication n° 56 (1987): Disjoncteur à courant alternatif à haute tension.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SYNTHETIC TESTING OF HIGH-VOLTAGE ALTERNATING
CURRENT CIRCUIT-BREAKERS

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules insofar as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

PREFACE

This standard has been prepared by Sub-Committee 17A: High-voltage Switchgear and Controlgear, of IEC Technical Committee No. 17: Switchgear and Controlgear.

It forms the second edition of IEC Publication 427 and replaces the first edition, which was published in 1973 as a report.

The text of this standard is based on the following documents:

Six Months Rule	Report on Voting
17A(CO)200	17A(CO)206

Full information on the voting for the approval of this standard can be found in the Voting Report indicated in the above table.

In order to simplify the indication of corresponding requirements, the same numbering of clauses is used as in IEC Publication 56. The appendices and their figures are named AA, BB, etc.

According to the new rules for the drafting and presentation of International Standards (IEC/ISO), a comma as the decimal sign is used in the English text.

The following IEC publication is quoted in this standard:

Publication No. 56 (1987): High-voltage alternating-current circuit-breakers.

ESSAIS SYNTHÉTIQUES DES DISJONCTEURS À COURANT ALTERNATIF À HAUTE TENSION

1. Introduction

Au cours des dernières décennies, les connaissances sur les techniques et les méthodes d'essais synthétiques ont progressé. Il a été démontré que l'essai synthétique était un moyen économique et techniquement valable pour essayer les disjoncteurs à courant alternatif à haute tension selon les spécifications de la Publication 56 de la CEI.

C'est pourquoi il a été décidé de considérer les méthodes d'essais synthétiques, après une révision complète de la première édition de la Publication 427 de la CEI, comme équivalentes aux méthodes d'essais directs.

2. Domaine d'application

La présente norme s'applique aux disjoncteurs à courant alternatif définis dans le domaine d'application de la Publication 56 de la CEI (article 1). Elle donne les règles générales d'essais de ces disjoncteurs pour les essais d'établissement et de coupure décrits aux paragraphes 6.102 à 6.111 de la Publication 56 de la CEI, à l'aide de méthodes d'essais synthétiques.

Note. — Les circuits pour les séquences d'essais décrites au paragraphe 6.111 ne sont pas encore normalisés. Néanmoins, les méthodes existantes sont indiquées à l'annexe GG.

Les méthodes et techniques décrites sont celles d'usage courant. Le but de cette norme est d'établir des critères pour les essais synthétiques et pour l'évaluation correcte des résultats. Ces critères établissent la validité de la méthode d'essai sans limiter l'invention de nouveaux circuits d'essais.

3. Définitions

Les définitions de la Publication 56 de la CEI et les définitions suivantes s'appliquent:

3.1 Essai direct

Essai dans lequel la tension appliquée, le courant, la tension de rétablissement, transitoire et à fréquence industrielle, sont tous obtenus à l'aide d'un seul circuit de puissance. Cette source peut être un réseau ou des alternateurs spéciaux comme ceux qui sont utilisés dans les stations d'essais de court-circuit ou une combinaison des deux.

3.2 Essai synthétique

Essai dans lequel la totalité du courant ou la plus grande partie de celui-ci est obtenue à partir d'une source (circuit de courant) et dans lequel la tension appliquée et/ou les tensions de rétablissement (transitoire et à fréquence industrielle) sont obtenues en totalité ou en partie à partir d'une ou de plusieurs sources séparées (circuit de tension).

3.3 Disjoncteur en essai

Disjoncteur soumis aux essais (voir paragraphe 6.102.2 de la Publication 56 de la CEI).

3.4 Disjoncteur(s) auxiliaire(s)

Disjoncteur introduit dans le circuit d'essais synthétiques et utilisé pour séparer ou relier les différents circuits au disjoncteur en essai.

SYNTHETIC TESTING OF HIGH-VOLTAGE ALTERNATING CURRENT CIRCUIT-BREAKERS

1. Introduction

During the past few decades experience has been gained with synthetic testing techniques and methods. It has been proven that synthetic testing is an economical and technically correct way to test high-voltage a.c. circuit-breakers according to the requirements of IEC Publication 56.

This is why it was decided to include synthetic testing methods, after a thorough revision of the first edition of IEC Publication 427, as equivalent to the direct test methods.

2. Scope

This standard applies to a.c. circuit-breakers within the scope of IEC Publication 56 (Clause 1). It provides the general rules for testing a.c. circuit-breakers, for making and breaking capacities over the range of test-duties described in Sub-clauses 6.102 to 6.111 of IEC Publication 56, by synthetic methods.

Note. — Circuits for the test duties described in Sub-clause 6.111 have not yet been standardized. However, present methods are given in Appendix GG.

The methods and techniques described are those in general use. The purpose of this standard is to establish criteria for synthetic testing and for the proper evaluation of results. Such criteria will establish the validity of the test method without imposing restraints on innovation of test circuitry.

3. Definitions

The definitions of IEC Publication 56 and the following definitions apply:

3.1 *Direct test*

A test in which the applied voltage, the current and the transient and power-frequency recovery voltages are all obtained from a circuit having a single-power source, which may be a power system or special alternators as used in short-circuit testing stations or a combination of both.

3.2 *Synthetic test*

A test in which all of the current, or a major portion of it, is obtained from one source (current circuit), and in which the applied voltage and/or the recovery voltages (transient and power-frequency) are obtained wholly or in part from one or more separate sources (voltage circuits).

3.3 *Test circuit-breaker*

The circuit-breaker under test (see Sub-clause 6.102.2 of IEC Publication 56).

3.4 *Auxiliary circuit-breaker(s)*

The circuit-breaker(s) forming part of a synthetic test circuit used to put the test circuit-breaker into the required relation with various circuits.

3.5 Circuit de courant

Partie du circuit d'essais synthétiques fournissant la plus grande part du courant à fréquence industrielle ou sa totalité.

3.6 Circuit de tension

Partie du circuit d'essais synthétiques fournissant la plus grande part de la tension d'essai ou sa totalité.

3.7 Courant présumé (d'un circuit pour un disjoncteur donné) (VEI 441-17-01 modifiée)

Courant qui circulerait dans le circuit si chaque pôle du disjoncteur en essai et du disjoncteur auxiliaire était remplacé par un conducteur d'impédance négligeable.

3.8 Courant réel

Courant circulant dans le disjoncteur en essai (courant présumé modifié par les tensions d'arc des disjoncteurs en essai et auxiliaire).

3.9 Courant déformant

Courant calculé égal à la différence entre le courant présumé et le courant réel.

3.10 Courant post-arc

Courant qui circule dans l'espace entre les contacts d'arc d'un disjoncteur immédiatement après que le courant et la tension d'arc sont devenus nuls et que la tension transitoire de rétablissement a commencé à croître.

3.11 Méthode par injection de courant

Méthode d'essais synthétiques dans laquelle la source de tension est appliquée au disjoncteur en essai avant le zéro de courant à fréquence industrielle.

3.12 Courant injecté

Courant fourni par le circuit de tension d'un circuit à injection de courant au moment où cette source est reliée au disjoncteur en essai.

3.13 Méthode par injection de tension

Méthode d'essais synthétiques dans laquelle la source de tension est appliquée au disjoncteur en essai après le zéro de courant à fréquence industrielle.

3.14 Conditions du réseau de référence

Conditions d'un réseau électrique ayant les paramètres constitutifs dont les valeurs spécifiées et les valeurs d'essais de la Publication 56 de la CEI sont dérivées.

SECTION UN — TECHNIQUES ET MÉTHODES D'ESSAIS SYNTHÉTIQUES

4. Essais de coupure de courant de court-circuit

4.1 Principes fondamentaux et exigences générales pour les méthodes d'essais synthétiques de coupure

Toute méthode d'essai synthétique retenue doit contraindre le disjoncteur en essai de manière adéquate. L'adéquation est généralement établie dès que la méthode satisfait aux exigences exposées dans les paragraphes suivants.

3.5 *Current circuit*

That part of the synthetic test circuit from which all or the major part of the power-frequency current is obtained.

3.6 *Voltage circuit*

That part of the synthetic test circuit from which all or the major part of the test voltage is obtained.

3.7 *Prospective current* (of a circuit and with respect to a circuit-breaker) (IEV 441-17-01 modified)

The current that would flow in the circuit if each pole of the test and auxiliary circuit-breakers were replaced by a conductor of negligible impedance.

3.8 *Actual current*

The current through the test circuit-breaker (prospective current modified by the arc-voltage of the test and auxiliary circuit-breakers).

3.9 *Distortion current*

A calculated current equal to the difference between the prospective current and the actual current.

3.10 *Post-arc current*

The current which flows through the arc-gap of a circuit-breaker immediately after the current and arc-voltage have fallen to zero and the transient recovery voltage has begun to rise.

3.11 *Current-injection method*

A synthetic test method in which the voltage circuit is applied to the test circuit-breaker before power-frequency current-zero.

3.12 *Injected current*

The current supplied by the voltage circuit of a current injection circuit when it is connected to the circuit-breaker under test.

3.13 *Voltage-injection method*

A synthetic test method in which the voltage circuit is applied to the test circuit-breaker after power-frequency current-zero.

3.14 *Reference system conditions*

The conditions of an electrical system having the parameters from which the rated and test values of IEC Publication 56 are derived.

SECTION ONE — SYNTHETIC TESTING TECHNIQUES AND METHODS

4. **Short-circuit breaking tests**

4.1 *Basic principles and general requirements for synthetic breaking test methods*

Any particular synthetic method chosen for testing shall adequately stress the test circuit-breaker. Generally, the adequacy is established when the test method meets the requirements set forth in the following sub-clauses.

Périodes principales:

Le disjoncteur a deux positions: fermé et ouvert. Fermé, il conduit le plein courant avec une chute de tension négligeable entre ses contacts. Ouvert, il ne laisse passer qu'un courant négligeable mais avec la pleine tension entre ses contacts. Cela définit les deux contraintes principales, la contrainte en courant et la contrainte en tension, qui sont séparées dans le temps.

Si on observe plus précisément les contraintes en tension et courant pendant le processus de coupure (figure 1), trois périodes principales peuvent être distinguées:

— La période fort courant

Cette période est définie par le temps entre la séparation des contacts et le début du changement significatif de la tension d'arc. La période fort courant précède les périodes d'interaction et de contrainte diélectrique.

— La période d'interaction

Cette période est définie par le temps séparant le début du changement significatif de la tension d'arc avant le zéro de courant, de la disparition du courant dans le disjoncteur, y compris, s'il existe, le courant post-arc (voir aussi annexe BB2).

— La période de contrainte diélectrique.

Cette période est définie par le temps séparant la disparition du courant dans le disjoncteur en essai, y compris le courant post-arc, s'il existe, de la fin de l'essai.

4.1.1 Période fort courant

Pendant cette période, le disjoncteur en essai doit être contraint par le circuit de manière telle que les conditions initiales de la période d'interaction, avec des tolérances à préciser, soient les mêmes que celles apparaissant dans les conditions du réseau de référence.

Dans les circuits d'essais synthétiques, le rapport entre la tension à fréquence industrielle du circuit de courant et la tension d'arc est faible comparé à ce rapport lors d'essais dans les conditions du réseau de référence, pour deux raisons:

- cette tension d'alimentation est une fraction de la tension du réseau;
- les tensions d'arc des disjoncteurs en essai et auxiliaire s'ajoutent.

Il en résulte que la durée de l'onde de courant et sa valeur à la crête en sont réduites. Cette déformation est expliquée dans l'annexe AA.

L'étude de l'énergie d'arc déagée dans le disjoncteur en essai conduit à fixer des tolérances pour limiter l'influence de cette déformation sur deux grandeurs caractéristiques de la forme du courant, à savoir la valeur crête de l'onde et la durée de cette onde (voir annexe AA).

Les tolérances sur l'amplitude et la fréquence du courant présumé à couper, comme indiqué aux paragraphes 6.103.2 et 6.104.3 de la Publication 56 de la CEI, ne doivent pas être dépassées par le courant réel circulant dans le disjoncteur en essai. Les conditions suivantes devront donc être remplies:

- l'amplitude de la dernière alternance du courant réel dans le disjoncteur en essai doit satisfaire aux prescriptions imposées par le paragraphe 6.104.3 de la Publication 56 de la CEI, pour le courant présumé. L'amplitude de la dernière alternance du courant réel d'essai dans le circuit monophasé ne sera pas inférieure à 90% de la valeur spécifiée;
- la durée de la dernière alternance du courant d'essai réel à fréquence industrielle ne doit pas être inférieure à 90% de la durée de l'alternance qui serait obtenue avec la fréquence assignée pour le disjoncteur prenant en compte, si nécessaire, l'effet de la composante continue spécifiée;
- si des essais synthétiques sont entrepris sur des disjoncteurs dont la tension d'arc modifierait très sensiblement le courant en réseau, l'influence de cette tension d'arc sur l'amplitude

Basic intervals

A circuit-breaker has two basic positions: closed and open. In the closed position a circuit-breaker conducts full current with negligible voltage drop across its contacts. In the open position it conducts negligible current but with full voltage across the contacts. This defines the two main stresses, the current stress and the voltage stress, which are separated in time.

If closer attention is paid to the voltage and current stresses during the interrupting process (Figure 1), three main intervals can be recognized:

- High-current interval

The high-current interval is the time from contact separation to the start of the significant change in arc-voltage. The high-current interval precedes the interaction and high-voltage intervals.

- Interaction interval

The interaction interval is the time from the start of the significant change in arc-voltage prior to current-zero to the time when the current including the post-arc current, if any, ceases to flow through the test circuit-breaker. (See also Appendix BB2).

- High-voltage interval

The high-voltage interval is the time from the moment when the current including the post-arc current, if any, ceases to flow through the test circuit-breaker to the end of the test.

4.1.1 *High-current interval*

During this interval the test circuit-breaker shall be stressed by the test circuit in such a way that the starting conditions for the interaction interval, within tolerances to be specified, are the same as under reference system conditions.

In synthetic test circuits the ratio of the power-frequency voltage of the current circuit to the arc-voltage is low in comparison with tests at reference system conditions due to:

- the voltage of the current circuit being a fraction of the system voltage;
- the fact that the arc-voltages of the test circuit-breaker and of the auxiliary circuit-breaker are added.

As a result the duration of the current loop and the peak value of the current will be reduced. This distortion of the current is outlined in Appendix AA.

Considerations with respect to the arc-energy released in the test circuit-breaker lead to a maximum permissible influence in terms of tolerances on two characteristic values of the shape of the current, i.e. current-peak value and current-loop duration (see Appendix AA).

The tolerance on the amplitude and the power frequency of the prospective breaking current, as given in Sub-clauses 6.103.2 and 6.104.3 of IEC Publication 56, shall not be exceeded by the actual current through the test circuit-breaker. Therefore the following conditions shall be met:

- the actual current amplitude during the last loop in the test circuit-breaker shall comply with the requirements for the prospective current stated in Sub-clause 6.104.3 of IEC Publication 56. The amplitude of the final loop of the actual test current in a single phase circuit shall be not less than 90% of the value specified;
- the duration of the final loop of the actual power-frequency test current shall be not less than 90% of the loop duration given by the rated frequency after taking into account, where this is appropriate, the effect of the specified d.c. component;
- when performing synthetic tests on circuit-breakers possessing arc-voltage characteristics which would significantly modify the current in service, the influence of the arc-voltage on the current

et la durée de l'alternance peut être prise en considération lorsqu'on définit les tolérances ci-dessus.

La procédure détaillée d'estimation de ces corrections est donnée dans l'annexe AA avec des exemples d'établissement des tolérances.

Pour respecter ces tolérances, une augmentation du courant d'essai est permise, soit en augmentant la tension, soit en réduisant la réactance de la source de courant, soit en lui superposant une composante continue, ou encore en réduisant la fréquence industrielle. Dans ce but, les tolérances spécifiées pour la composante continue et la fréquence industrielle peuvent être dépassées avec l'accord du constructeur.

4.1.2 Période d'interaction

Pendant la période d'interaction, la contrainte provoquée par le courant de court-circuit se change en contrainte à haute tension et, selon le comportement du disjoncteur, les tensions et courant du circuit peuvent être fortement affectés. Quand le courant décroît vers zéro, la tension d'arc peut augmenter en chargeant une capacité parallèle et déformer le courant traversant l'arc. Après le zéro de courant, la conductivité post-arc peut introduire un amortissement supplémentaire de la tension transitoire de rétablissement et, par là, modifier la tension entre les contacts du disjoncteur et l'énergie fournie à l'espace ionisé entre les contacts. L'interaction entre circuit et disjoncteur immédiatement avant et après le zéro de courant (c'est-à-dire pendant la période d'interaction) est d'une extrême importance pour le phénomène de coupure.

Pendant cette période d'interaction, les formes d'ondes de courant et de tension doivent être les mêmes en essais synthétiques que dans le réseau de référence (paragraphe 3.14), en prenant en compte les modifications possibles de ces courant et tension par rapport aux valeurs présumées, dues à l'interaction circuit-disjoncteur.

La période d'interaction représente la période critique pour une défaillance de coupure du disjoncteur en mode thermique. Par conséquent, il est d'une extrême importance que la forme et l'amplitude de la tension transitoire de rétablissement (TTR) présumée correspondent à celles associées au courant présumé de la séquence d'essais concernée.

Cela impose des exigences strictes pour le circuit d'essai. Pour la méthode par injection de courant, les exigences sont indiquées au paragraphe 4.2.1 et pour la méthode par injection de tension, les exigences sont indiquées au paragraphe 4.2.2.

Note. — Selon le circuit utilisé, l'interaction entre le circuit et le disjoncteur en essai peut être perturbée par la présence du disjoncteur auxiliaire pendant la période critique autour du zéro de courant.

Il convient que la tension d'arc du disjoncteur auxiliaire soit inférieure ou égale à la tension d'arc du disjoncteur en essai.

Si un disjoncteur auxiliaire à plus forte tension d'arc est utilisé, il peut être nécessaire d'augmenter la tension à fréquence industrielle du circuit fort courant.

4.1.3 Période de contrainte diélectrique

Pendant cette période, l'intervalle entre contacts du disjoncteur en essai est contraint par la tension de rétablissement.

La TTR présumée doit satisfaire aux prescriptions des paragraphes 4.102, 4.105, 4.106 et 6.104.5 de la Publication 56 de la CEI. Les méthodes permettant de déterminer la TTR présumée dans les circuits d'essais synthétiques peuvent être choisies parmi celles décrites dans l'annexe GG de la Publication 56 de la CEI.

L'impédance de la source de tension doit être assez faible pour mettre en évidence les réamorçages, s'il y en a.

Notes 1. — Si le disjoncteur en essai est équipé de résistances parallèles de faible valeur, une procédure spéciale peut être nécessaire (voir annexe FF).

2. — Si la TTR est obtenue depuis plusieurs sources, la forme de l'onde résultante ne devra pas présenter de discontinuité appréciable.

amplitude and loop duration may be allowed for when considering the tolerances given above.

The detailed procedure for estimating these corrections with examples for establishing the tolerances is given in Appendix AA.

To keep within the tolerances for the test current, it is acceptable to increase the current by increasing the voltage or reducing the reactance of the current circuit, or to apply a current with an increased d.c. component or a reduced power frequency. For this purpose the specified tolerances for d.c. component and power frequency may be exceeded subject to the consent of the manufacturer.

4.1.2 *Interaction interval*

During the interaction interval, the short-circuit current stress changes into high-voltage stress and the circuit-breaker performance can significantly influence the current and voltages in the circuit. As the current decreases to zero, the arc voltage may rise to charge parallel capacitance and distort current passing through the arc. After the current-zero the post-arc conductivity may result in additional damping of the transient recovery voltage and thus influence the voltage across the circuit-breaker and the energy supplied to the ionised contact gap. The interaction between the circuit and the circuit-breaker immediately before and after current-zero (i.e. during the interaction interval) is of extreme importance to the interrupting process.

During the interaction interval the current and voltage wave forms shall be the same for a synthetic test as under reference system conditions (Sub-clause 3.14), taking into account the possible deviations of the current and voltage from the prospective values due to the interaction between the circuit-breaker and the circuit.

The interaction interval presents the critical time for the thermal failure mode of the circuit-breaker. Therefore, it is of extreme importance that the shape and magnitude of the prospective transient recovery voltage (TRV) corresponds to that associated with the prospective current of the relevant test-duty.

The above implies strict requirements for the test circuit. The requirements are given for the current injection method in Sub-clause 4.2.1 and for the voltage injection method in Sub-clause 4.2.2.

Note. — Depending on the test circuit used, the interaction between circuit and test circuit-breaker may be disturbed by the behaviour of the auxiliary circuit-breaker during the critical interval around current-zero. The arc-voltage of the auxiliary circuit-breaker should be less than or equal to the arc-voltage of the test circuit-breaker. If an auxiliary circuit-breaker with a higher arc-voltage is used, a higher power-frequency voltage of the current circuit may be necessary.

4.1.3 *High-voltage interval*

During the high-voltage interval the gap of the test circuit-breaker is stressed by the recovery voltage.

The prospective TRV shall comply with the requirements of Sub-clauses 4.102, 4.105, 4.106 and 6.104.5 of IEC Publication 56. Suitable methods for determining the prospective TRV in synthetic test circuits can be selected from Appendix GG of IEC Publication 56.

The impedance of the voltage circuit shall be low enough to give clear evidence of breakdown, if any.

Notes 1. — If the test circuit-breaker is fitted with low ohmic parallel resistors, a special procedure may be necessary (see Appendix FF).

2. — If the TRV is obtained from more than one source the overall wave shape should not show any appreciable discontinuity.

En principe, la tension de rétablissement à fréquence industrielle pour les séquences de coupure de courts-circuits doit satisfaire aux prescriptions du paragraphe 6.104.7 de la Publication 56 de la CEI. Pendant les essais synthétiques, la tension de rétablissement est fournie par le circuit de tension soit directement soit mis en série avec le circuit de courant. Cela fait apparaître une tension continue, une tension alternative ou leur combinaison, qui, dans la plupart des cas, décroît du fait de l'énergie limitée de la source de tension. Il peut alors ne pas être possible de maintenir la tension de rétablissement pendant au moins 0,1 s comme demandé au paragraphe 6.104.7 de la Publication 56 de la CEI. Ces écarts peuvent être acceptés si les conditions suivantes sont remplies:

- La valeur instantanée de la tension de rétablissement pendant une période égale au 1/8 d'un cycle de la fréquence assignée du disjoncteur ne doit pas être inférieure à la valeur instantanée équivalente de la tension de rétablissement à fréquence industrielle indiquée au paragraphe 6.104.7 de la Publication 56 de la CEI qui apparaît avec une valeur crête minimale de $0,95 h \sqrt{2} U / \sqrt{3}$.
 h = facteur de premier pôle (1,3 ou 1,5)
 U = tension assignée du disjoncteur.
- Si une tension de rétablissement continue, alternative, ou alternative et continue combinée décroissant exponentiellement est utilisée, sa valeur instantanée (pour la tension continue) ou sa valeur crête (dans les autres cas) devrait être, en principe, maintenue aussi près que possible de $\sqrt{2} U / \sqrt{3}$ et dans tous les cas, ne doit pas descendre au-dessous de $0,5 \sqrt{2} U / \sqrt{3}$ en moins de 0,1 s (voir figure 2).
- Si une tension de rétablissement comme ci-dessus impose une contrainte incorrecte au disjoncteur par rapport à celle spécifiée dans les conditions du réseau de référence, on recherchera un autre circuit d'essai satisfaisant mieux au paragraphe 6.104.7 de la Publication 56 de la CEI et aux limites indiquées ci-dessus.

4.2 Exigences spécifiques de chaque circuit d'essais synthétiques pour les essais de coupure

4.2.1 Méthodes par injection de courant

En termes généraux, ces méthodes peuvent se décrire ainsi (voir annexe BB):

- le courant de la source de tension est superposé au courant dans le disjoncteur en essai avant la période d'interaction;
- un disjoncteur auxiliaire coupe le courant de la source de courant avant la période d'interaction.

Pendant la période d'interaction, le disjoncteur en essai est soumis à la tension du circuit de tension dont l'impédance représente celle du réseau de référence. Cela explique la validité des méthodes par injection de courant. Plusieurs méthodes de ce type sont connues mais seule l'injection de courant parallèle est décrite ici puisque c'est celle utilisée par la plupart des laboratoires d'essais. Les conditions suivantes doivent être remplies:

a) Circuit représentant la TTR

- 1) La forme et l'amplitude de la TTR présumée doivent satisfaire aux exigences spécifiées.
- 2) L'impédance d'onde équivalente Z_h (voir figure 3) doit, idéalement être égale à $(du/dt)/(di/dt)$ pendant la période d'interaction. du/dt est la pente de la tension transitoire de rétablissement spécifiée et di/dt est la pente du courant de court-circuit spécifié.
- 3) La combinaison des capacités C_{dh} localisées ou réparties, en parallèle avec Z_h provoque le temps de retard $t_d = Z_h C_{dh}$.

b) Inductance de la source de tension

La valeur de l'inductance doit être comprise entre 1,0 et 1,5 fois l'inductance calculée à partir de la tension à fréquence industrielle équivalente divisée par le courant présumé.

In principle, the power-frequency recovery voltage for the basic short-circuit test-duties shall equate with the requirements of Sub-clause 6.104.7 of IEC Publication 56. In synthetic testing the recovery voltage is supplied from the voltage circuit, either directly or in series with the current circuit. This gives a d.c. voltage, or a combined a.c. and d.c. voltage, or an a.c. voltage, which in most cases decays due to the limited energy of the voltage source. It may thus not be possible to maintain the recovery voltage for at least 0,1 s as specified in Sub-clause 6.104.7 of IEC Publication 56. Deviations from the specified recovery voltage are acceptable if the following conditions are met:

- The instantaneous value of the recovery voltage during a period equal to 1/8 of a cycle of the rated frequency of the circuit-breaker shall be not less than the equivalent instantaneous value of the power-frequency recovery voltage specified in Sub-clause 6.104.7 of IEC Publication 56 which starts with a minimum peak value of $0,95 h\sqrt{2} U/\sqrt{3}$.

h = first pole-to-clear factor (1,3 or 1,5).

U = rated voltage of the circuit-breaker.

- Whether an exponentially decaying d.c., an a.c. or a combined a.c. and d.c. recovery voltage is used, its instantaneous value (for d.c.) or its peak value (or a.c. or combined a.c. and d.c.) should in principle be kept as close as possible to $\sqrt{2} U/\sqrt{3}$ and in any case must not fall below $0,5 \sqrt{2} U/\sqrt{3}$ in less than 0,1 s (see Figure 2).
- If an exponentially decaying d.c. or a combined a.c. and d.c. recovery voltage imposes an inappropriate stress on the circuit-breaker compared to that due to the specified a.c. recovery voltage in reference system conditions, then a more appropriate circuit may be used taking into account Sub-clause 6.104.7 of IEC Publication 56 and also the limits stated above.

4.2 Synthetic test circuits and related specific requirements for breaking tests

4.2.1 Current injection methods

These methods can be described in terms of general principles as follows (see Appendix BB):

- the current from the voltage source is superimposed on the current in the test circuit-breaker prior to the interaction interval;
- an auxiliary circuit-breaker interrupts the current from the current circuit prior to the interaction interval.

During the interaction interval the test circuit-breaker is exposed to the voltage of the voltage circuit having an impedance which is representative of the reference system conditions. This explains the validity of current injection methods. Several current injection methods are known but only the conditions for parallel current injection are given below since this method is used by the majority of the test laboratories. The following conditions shall be met:

a) TRV wave-shaping circuit

- 1) The shape and magnitude of the prospective TRV shall comply with the specified values.
- 2) Ideally the equivalent surge impedance Z_h (see Figure 3) shall be equal to $(du/dt)/(di/dt)$ during the interaction interval. du/dt is the rate of rise of the specified transient recovery voltage and di/dt is the rate of decrease of the specified short-circuit current.
- 3) The combination of the stray and lumped capacitance C_{dh} in parallel with Z_h gives rise to the delay time $t_d = Z_h C_{dh}$.

b) Inductance of the voltage circuit

The value of the inductance of the voltage circuit shall be between 1,0 and 1,5 times the inductance derived from the equivalent power-frequency voltage divided by the prospective current.

c) *Fréquence du courant injecté et instant d'injection*

La fréquence du courant injecté sera de préférence de l'ordre de 500 Hz avec une limite inférieure de 250 Hz et une limite supérieure de 1 000 Hz.

L'instant initial du courant injecté sera ajusté de façon telle que le temps durant lequel le disjoncteur en essai est alimenté uniquement par le courant injecté soit moins d'un quart de période de la fréquence du courant injecté, avec un maximum de 500 μ s.

C'est pour éviter une déformation anormale du courant à fréquence industrielle que la limite inférieure est fixée à 250 Hz.

La fréquence maximale du courant injecté est déterminée par la période de changement significatif de la tension d'arc, période qui doit être plus courte que le temps pendant lequel l'arc est alimenté uniquement par le courant injecté. Pour cela, la période du courant injecté devra être au moins quatre fois la durée du changement significatif de tension d'arc (voir annexe BB).

Note. — Il est conseillé de veiller à ne pas contraindre indûment le disjoncteur lorsque le temps où le disjoncteur en essai est alimenté seulement par le courant injecté est inférieur à 200 μ s.

d) *Forme de l'onde de courant injecté*

La pente présumée de décroissance (di/dt) du courant injecté doit correspondre à celle du courant présumé à fréquence industrielle.

Pratiquement, aucune oscillation ne doit perturber le courant injecté pendant au moins 100 μ s avant le zéro de courant.

4.2.2 *Méthode par injection de tension*

Plusieurs méthodes par injection de tension sont connues, mais seule la méthode d'injection série est décrite ici en termes généraux comme suit (voir aussi l'annexe CC):

- La tension fournie par la source de tension est appliquée au disjoncteur en essai après la période d'interaction.
- Un disjoncteur auxiliaire et un condensateur en parallèle avec lui permettent d'appliquer la tension de rétablissement au disjoncteur en essai.
- Pendant les périodes de fort courant et d'interaction, seule la source de courant alimente le disjoncteur en essai.

Si cette méthode est utilisée pour vérifier l'absence de réallumages thermiques, par exemple pendant les essais de défauts aux bornes avec application de la tension transitoire de rétablissement initiale (TTRI) ou pendant les essais de défauts proches en ligne, il est nécessaire de démontrer la validité du circuit d'essai pendant la période d'interaction. Cela est soumis à un accord entre constructeur, utilisateur et représentant de la station d'essais.

Si cette méthode est utilisée pour vérifier l'absence de réamorçages diélectriques, les conditions suivantes doivent être respectées:

- il convient que le disjoncteur auxiliaire ait une tension d'arc inférieure ou égale à celle du disjoncteur en essai. Cette condition est remplie si les pointes d'extinction des deux disjoncteurs sont sensiblement les mêmes (voir la note du paragraphe 4.1.2);
- l'impédance du circuit de tension doit être assez faible pour permettre les réallumages ou les réamorçages s'ils apparaissent.

La capacité aux bornes du disjoncteur auxiliaire doit donc être d'au moins 10 nF. Il convient de prendre des dispositions pour éviter une distorsion anormale du courant avant le zéro de courant à fréquence industrielle;

- aucune interruption de la contrainte ne doit provenir de la combinaison du circuit de courant et du circuit de tension.

Note. — Pour les essais de défauts proches en ligne, en complément de la source d'injection de tension appliquant la TTR du côté réseau, une source d'injection de courant peut être reliée du côté ligne du disjoncteur en essai pour appliquer la composante de la TTR provenant de cette ligne courte.

c) *Frequency of the injected current and the injection timing*

The frequency of the injected current shall preferably be of the order of 500 Hz with a lower limit of 250 Hz and an upper limit of 1 000 Hz.

The initiation of the injected current shall be adjusted such that the time, during which the test circuit-breaker is fed only by the injected current, is not more than a quarter of the period of the injected current frequency with a maximum of 500 μ s.

In order to prevent undue influence on the wave shape of the power-frequency current, the lower limit of the frequency of the injected current is 250 Hz.

The maximum frequency of the injected current is determined by the interval of significant change of arc-voltage, which interval shall be smaller than the time for which the arc is fed only by the injected current. To achieve this, the period of the injected frequency should be at least four times the interval of significant change of arc-voltage (see Appendix BB).

Note. — Attention should be paid to the possible overstressing of the circuit-breaker if the time that the test circuit-breaker is fed by the injected current only is less than 200 μ s.

d) *Waveshape of the injected current*

The prospective rate of decrease (di/dt) of the injected current shall correspond to that of the prospective power-frequency current.

The injected current shall be practically free of superimposed oscillations for a time not less than 100 μ s before current-zero.

4.2.2 Voltage injection method

Several voltage injection methods are known but only series voltage injection is described here in general terms as follows (see also Appendix CC):

- The voltage from the voltage circuit is applied to the test circuit-breaker after the interaction interval.
- An auxiliary circuit-breaker with a parallel capacitor is used to apply the recovery voltage to the test circuit-breaker.
- During the high-current and interaction intervals the test circuit-breaker is exposed to the current circuit only.

If the voltage injection method is to be used to check the thermal behaviour of the circuit-breaker, i.e. to test under terminal fault conditions with initial transient recovery voltage (ITRV) stress or under short-line-fault conditions, it is necessary to demonstrate the validity of the test circuit for the interaction interval. This is subject to agreement between manufacturer, testing station and user.

When used for tests relating to the dielectric behaviour of the circuit-breaker, the following conditions shall be met:

- the auxiliary circuit-breaker should have an arc-voltage less than or equal to that of the test circuit-breaker. This condition is met if the extinction peaks of both circuit-breakers are approximately the same (see note in Sub-clause 4.1.2);
- the impedance of the voltage circuit shall be low enough to provide for reignitions or restrikes if they occur.

Therefore, the capacitance across the auxiliary circuit-breaker shall be at least 10 nF. Care should be taken to avoid undue distortion of the current before power-frequency current-zero;

- no pause shall be introduced by the combining of the current circuit and the voltage circuit.

Note. — For short-line fault tests, in addition to the voltage injection circuit supplying the source side TRV, a current injection circuit which is connected to the line-side terminal of the test circuit-breaker can be used to supply the line-side transient voltage.

4.2.3 *Circuit de Skeats (ou par transformateur)*

Cette méthode est principalement caractérisée comme suit (voir aussi l'annexe DD):

- les courant et tension proviennent d'une même source;
- la tension de rétablissement à fréquence alternative est fournie par un transformateur élévateur dont le primaire est raccordé à la source de courant;
- la tension de rétablissement est appliquée au disjoncteur en essai par l'intermédiaire d'une impédance (généralement une résistance).

Le disjoncteur auxiliaire coupe le courant avant le disjoncteur en essai (le plus souvent environ 10 μ s). Pendant ce court intervalle de temps, la valeur de la pente de courant di/dt dans le disjoncteur en essai est diminuée.

Ce circuit n'est donc pas valable pour réaliser des essais destinés à vérifier l'absence de réallumages thermiques du disjoncteur en essai.

Ce circuit convient pour essayer le comportement diélectrique du disjoncteur.

Ce circuit peut être utilisé pour les essais de fermeture.

Il peut être facilement modifié pour fournir la pleine contrainte de tension pendant deux manœuvres d'une séquence (ou plus), par exemple aux fermeture et ouverture d'un cycle CO, aux ouvertures d'un cycle O — t — CO et même à des zéros de courant consécutifs d'une manœuvre d'ouverture. Voir l'annexe DD.

4.2.4 *Autres méthodes d'essais synthétiques*

D'autres méthodes peuvent être valables ou avantageuses pour l'essai de disjoncteurs de caractéristiques spécifiques ou pour l'essai de disjoncteurs à des performances spécifiques. Même lorsque ces méthodes ne sont pas décrites dans la présente norme, il peut être possible de les appliquer sous réserve d'une étude détaillée des conditions d'utilisation et de l'accord du constructeur et de l'utilisateur.

Des méthodes d'essais synthétiques pour les essais de coupure triphasée de court-circuit et les essais d'établissement et de coupure de courant de charge sont connues. Cependant, dans certains cas, la Publication 56 de la CEI ne donne aucune prescription (par exemple les valeurs de TTR pour les dernières phases à couper dans les circuits triphasés). Dans d'autres cas, on manque encore d'expérience. Dans le but de refléter l'état actuel de cette technique et de diffuser ces méthodes, elles sont décrites dans les annexes suivantes:

- Annexe FF — Procédures d'essai particulières pour les disjoncteurs équipés de résistances de coupure parallèles;
- Annexe HH — Méthodes synthétiques pour essais triphasés.

5. **Essais d'établissement en court-circuit**

5.1 *Principes fondamentaux et exigences générales pour les essais synthétiques d'établissement en court-circuit*

Pendant une fermeture sur un court-circuit, la distance entre contacts du disjoncteur est soumise à une tension correspondant à la valeur efficace de la tension assignée par $\sqrt{3}$, contrainte qui cause son franchissement. Après cet instant, le disjoncteur supporte le courant de fermeture qui s'exprime par sa valeur crête i dans la figure 4 (voir paragraphe 4.103 de la Publication 56 de la CEI).

Dans un circuit d'essais synthétiques, la tension appliquée est fournie par une source de tension séparée et le courant de court-circuit par une source de courant à tension réduite. Cette dernière est connectée au disjoncteur immédiatement après franchissement de l'espace entre contacts au moyen d'un enclencheur rapide, par exemple un éclateur commandé.

4.2.3 Duplicate circuit method (transformer or Skeats circuit)

This method can be described in terms of general principles as follows (see also Appendix DD):

- the current and voltage are supplied from the same source;
- the a.c. recovery voltage is supplied from a step-up transformer the primary of which is connected to the current circuit;
- the recovery voltage is applied to the test circuit-breaker through an impedance (normally a resistance).

The auxiliary circuit-breaker interrupts the current prior to the test circuit-breaker by a short time interval (usually about 10 μ s). During this short interval the value of di/dt of the current in the test circuit-breaker is decreased.

The test circuit is therefore not valid for tests where attention is paid to the thermal failure mode of the test circuit-breaker.

The test circuit is suitable for testing the dielectric behaviour of a circuit-breaker.

The test circuit can be used for making tests.

The test circuit can easily be adapted to supply full voltage stresses in two (or more) operations e.g. at both closing and opening in a CO operation, at both openings in an O—t—CO operation or even at consecutive current-zeros in an opening operation. See Appendix DD.

4.2.4 Other synthetic test methods

Other methods may prove correct and advantageous for testing of circuit-breakers with specific characteristics or for testing of a circuit-breaker for specific performance. Even though these methods are not covered by this standard, they can be used subject to understanding of their application and agreement between the manufacturer and the user.

Synthetic methods for three-phase short-circuit breaking tests and load-current switching tests are known. However, in some cases there are no requirements in IEC Publication 56 (e.g. TRV values for the last phases to clear in three-phase circuits). In other cases there still is a lack of experience. In order to reflect the present position and to have these methods available, they are described in the following appendices:

- Appendix FF – Special procedures for testing circuit-breakers having parallel breaking resistors;
- Appendix HH – Synthetic methods for three-phase testing.

5. Short-circuit making tests

5.1 Basic principles and general requirements for synthetic making test methods

During a closing operation onto a short-circuit, the circuit-breaker contact gap is subjected to the applied voltage corresponding to the r.m.s. value of the rated voltage divided by $\sqrt{3}$ which causes its breakdown. After this moment, the circuit-breaker is subjected to the making current which is expressed by its maximum amplitude $\hat{i}$ in Figure 4 (see Sub-clause 4.103 of IEC Publication 56).

In a synthetic test circuit the applied voltage is supplied by a separate voltage source and the short-circuit current is supplied by a reduced voltage current circuit. This latter is connected to the circuit-breaker immediately after breakdown of the contact gap by means of a fast making device, e.g. a triggered spark gap.

Toute méthode particulière d'essais synthétiques doit fournir les contraintes valides sur le disjoncteur en essai. Généralement, cette validité est établie quand les exigences ci-dessous sont respectées.

Périodes principales

Avant la fermeture, un disjoncteur supporte entre ses contacts la tension assignée entre phase et terre; à la fermeture, il est traversé par le courant de court-circuit assigné. Si les contraintes de tension et de courant sont plus finement étudiées pendant cet essai de fermeture — figure 4 — trois périodes principales apparaissent:

- La période de haute tension

La période de haute tension est le temps entre le commencement de l'essai, disjoncteur ouvert, et le moment de l'amorçage de l'espace entre contact.

- La période de pré-arc

La période de pré-arc est le temps, pendant le déplacement en fermeture des contacts du disjoncteur, entre l'instant d'amorçage de l'espace entre contacts et l'instant où les contacts se touchent.

- La période d'arrêt

La période d'arrêt est le temps, pendant la fermeture du disjoncteur, séparant l'instant où les contacts se touchent de l'instant où le mouvement des contacts s'arrête (position fermée).

5.1.1 *Période de haute tension*

Pendant cette période, le disjoncteur se verra appliquer par le circuit d'essais des conditions initiales de la période de pré-arc identiques, sous réserve de certaines tolérances à spécifier, à celles imposées par le réseau de référence, dans les conditions correspondantes à l'essai.

Les conditions suivantes devront donc être respectées:

- La tension appliquée satisfera à la prescription du paragraphe 6.104.1 de la Publication 56 de la CEI.
- L'écart de phase entre la tension appliquée et le courant de court-circuit devra correspondre au facteur de puissance assignée du circuit d'essai avec les tolérances indiquées au paragraphe 6.103.1 de la Publication 56 de la CEI.

Cependant, si les disjoncteurs ont de grandes vitesses de fermeture et, par conséquent, un temps de pré-arc faible, une tension appliquée réduite peut être utilisée pour les essais synthétiques tant que le temps maximal de pré-arc, calculé selon le paragraphe 5.3, ne dépasse pas $1/\omega$ s (3,2 ms à 50 Hz et 2,7 ms à 60 Hz), comme il est montré à la figure 5.

5.1.2 *Période de pré-arc*

Pendant cette période, des forces électrodynamiques sont produites par le courant sur le disjoncteur et l'énergie d'arc produit des dégradations. En général, le courant possède trois composantes:

- le courant transitoire initial de fermeture, ITMC,
- les composantes continue et alternative du courant de court-circuit.

Deux cas typiques peuvent se présenter selon l'instant de fermeture et le type du disjoncteur:

- L'amorçage apparaît près de la crête de la tension appliquée, établissant un courant presque symétrique: l'énergie du pré-arc et l'ITMC sont relativement élevés.

Any particular synthetic method chosen for testing shall adequately stress the test circuit-breaker. Generally the adequacy is established when the test method meets the requirements set forth in the following sub-clauses.

Basic intervals

Prior to making, a circuit-breaker withstands the rated phase-to-earth voltage applied across its terminals: during making, it carries the rated short-circuit current. If closer attention is paid to the voltage and current stresses during the making test—Figure 4—three main intervals can be recognised:

- High-voltage interval

The high-voltage interval is the time from the commencement of the test, with the circuit-breaker in the open position, to the moment of breakdown across the contact gap.

- Pre-arcing interval

The pre-arcing interval is the time, during the closing stroke of the circuit-breaker, from the moment of breakdown across the contact gap to the touching of the contacts.

- Latching interval

The latching interval is the time, during the closing stroke of the circuit-breaker, from the touching of the contacts to the moment when the contacts reach the fully closed (latched) position.

5.1.1 *High-voltage interval*

During this interval the circuit-breaker shall be stressed by the test circuit in such a way that the starting conditions for the pre-arcing interval, within the tolerances to be specified, are the same as under reference system conditions.

Therefore the following conditions shall be met:

- The applied voltage shall comply with the requirement set forth in Sub-clause 6.104.1 of IEC Publication 56.
- The phase relationship between the applied voltage and the short-circuit current shall correspond to the rated power factor of the test circuit within the tolerances given in Sub-clause 6.103.1 of IEC Publication 56.

However, when performing synthetic tests on circuit-breakers having a high closing speed and consequently a short pre-arcing time a reduced applied voltage can be used provided that the maximum pre-arcing time determined in accordance with Sub-clause 5.3 does not exceed $1/\omega$ s (3.2 ms for 50 Hz and 2.7 ms for 60 Hz) as shown in Figure 5.

5.1.2 *Pre-arcing interval*

During pre-arcing the circuit-breaker is subjected to electrodynamic forces due to the current and to deteriorating effects due to arc-energy. In general the current is composed of three components:

- the initial transient making current, ITMC,
- the d.c. and a.c. components of the short-circuit current.

Two typical cases may occur depending on the moment of closing and on the circuit-breaker design:

- Breakdown occurs near the crest of the applied voltage; an almost symmetrical current is established. Pre-arc energy and ITMC are relatively high.

- L'amorçage apparaît près du zéro de la tension appliquée, établissant un courant asymétrique. L'énergie de pré-arc et l'ITMC sont négligeables sauf dans le cas de fermeture non simultanée dans un pôle multichambres.

Note. — L'ITMC n'est pas défini, explicitement au paragraphe 4.103 de la Publication 56 de la CEI, mais une valeur permettant de maintenir le pré-arc suffit pour l'essai.

5.1.3 Période d'arrêt et position de fermeture complète

Pendant ces périodes, le disjoncteur doit se fermer en présence des forces électrodynamiques dues au courant, et des forces de frottement des contacts. Le courant de fermeture doit donc satisfaire aux conditions du paragraphe 4.103 de la Publication 56 de la CEI pendant ces périodes.

5.2 Circuit d'essais synthétiques pour essais de fermeture et exigences spécifiques s'y rapportant

5.2.1 Circuit d'essais

Comme on peut le voir à la figure 6, le circuit d'essai se compose de deux sources, à savoir le circuit de courant et le circuit de tension.

- Le circuit de tension, composé principalement d'un transformateur de faible puissance, fournit:
 - la tension appliquée pendant la période de contrainte diélectrique;
 - l'ITMC pendant la période de courant de pré-arc, par la décharge du circuit ITMC.
- Le circuit de courant à fréquence industrielle fournit le courant de fermeture pendant les périodes de courant de pré-arc et d'arrêt.

5.2.2 Conditions spécifiques

Lors d'un essai synthétique de fermeture, le déphasage entre la tension d'essai appliquée et le courant de court-circuit dépend des paramètres suivants:

- déphasage entre u_1 et u_2 ;
- temps de retard des enclencheurs;
- tension minimale d'amorçage de l'éclateur-enclencheur commandé.

Le déphasage entre la tension appliquée et le courant de court-circuit doit être de 90 ± 27 degrés électriques.

Le courant injecté fourni par le circuit de tension permet au courant de pré-arc de s'établir avant l'amorçage de l'éclateur. En conséquence, la constante de temps du circuit ITMC sera plus grande que le temps de retard de l'éclateur de fermeture.

Note. — La source de tension u_2 est soit une source alternative soit une source continue.

5.3 Evaluation de la durée maximale de pré-arc

Pour déterminer si une tension réduite peut être appliquée pour faire l'essai de fermeture, il faut rechercher au préalable la durée maximale de pré-arc du disjoncteur (voir paragraphe 5.1.1). Cette durée maximale de pré-arc du disjoncteur est déterminée par des essais préliminaires directs effectués à pleine tension et avec le maximum de courant de court-circuit disponible. Pour cela, le courant de pré-arc doit apparaître à l'instant de la crête de l'onde de tension. Il convient que le courant permette un claquage effectif pendant le pré-amorçage.

Pendant les séquences de manœuvres assignées, les manœuvres de fermeture sont précédées de manœuvres de coupure, par exemple: O—t—CO—t'—CO ou CO—t''—CO.

- Breakdown occurs near zero of the applied voltage; an asymmetrical current is established. Pre-arc energy and ITMC are negligible with the exception of the case of non-simultaneous closing in a multi-unit pole.

Note. — The ITMC is not defined in Sub-clause 4.103 of IEC Publication 56; a value sufficient to maintain pre-arcing is adequate.

5.1.3 *Latching interval and fully closed position*

During these intervals the circuit-breaker has to close in presence of the electrodynamic forces due to the current and contact friction forces. Therefore during these intervals the making current shall comply with Sub-clause 4.103 of IEC Publication 56.

5.2 *Synthetic test circuit and related specific requirements for making tests*

5.2.1 *Test circuit*

The test circuit is made up with two sources namely the current and the voltage circuit as shown in Figure 6.

- The voltage circuit, which mainly consists of a low power transformer, supplies:
 - the applied voltage during the high-voltage interval;
 - the ITMC during the pre-arcing interval, by the discharge of the ITMC-circuit.
- The current circuit supplies the making current during the pre-arcing, and latching intervals.

5.2.2 *Specific requirements*

During a synthetic making test the phase relationship between the applied test voltage and the short-circuit current depends on the following parameters:

- phase displacement between the current source voltage u_1 and the voltage source voltage u_2 ;
- delay time of making gap;
- minimum sparkover voltage of making gap.

The phase displacement between the applied voltage and the short-circuit current shall be 90 ± 27 electrical degrees.

The injected current supplied by the voltage circuit ensures pre-arcing before the closing of the fast make gap. Therefore the time constant of ITMC-circuit shall be longer than the make gap delay time.

Note. — The voltage source u_2 may be an a.c. or a d.c. source.

5.3 *Evaluation of the maximum pre-arcing time*

To determine whether a reduced applied voltage can be used for the making test, the maximum pre-arcing time of the circuit-breaker has to be established. (See Sub-clause 5.1.1). This maximum pre-arcing time shall be determined by preliminary direct tests carried out at full voltage and at the maximum short-circuit current available. To ensure this, pre-arcing should commence at the peak of the voltage wave. The current should ensure decisive breakdown during the pre-strike.

During rated operating sequences making operations are preceded by breaking operations, e.g. O—t—CO—t'—CO or CO—t''—CO.

On réalise donc les essais suivants:

O—t—CO—t'—CO avec:

$t = 3$ min, pour les disjoncteurs non prévus pour le réenclenchement rapide

$t = 0,3$ s, pour les disjoncteurs prévus pour le réenclenchement rapide

$t' = 3$ min

ou CO—t"—CO avec:

$t'' = 15$ s.

SECTION DEUX — EXIGENCES PARTICULIÈRES POUR LES ESSAIS SYNTHÉTIQUES D'ÉTABLISSEMENT ET DE COUPURE RELATIVES AUX PRÉSCRIPTIONS DES PARAGRAPHES 6.102 À 6.111 DE LA PUBLICATION 56 DE LA CEI

Les paragraphes 6.102 à 6.111 de la Publication 56 de la CEI sont également applicables aux essais synthétiques. Cependant, des procédés spéciaux sont nécessaires dans les quelques cas qui sont mentionnés dans les paragraphes de cette section. Ces paragraphes se réfèrent à ceux de la Publication 56 de la CEI de mêmes numéros.

6.102.1.3 Essais en plusieurs parties

Des méthodes d'essais synthétiques des disjoncteurs équipés de résistances de faible valeur en parallèle sont données dans l'annexe FF.

6.102.2 Disposition du disjoncteur pour les essais

L'annexe HH donne des indications pour les méthodes d'essais synthétiques des disjoncteurs en circuits triphasés.

6.102.9 Disjoncteur comportant de courtes durées d'arc

De manière à réaliser les essais synthétiques avec les mêmes bases que les essais directs, il sera normalement nécessaire d'utiliser les méthodes spéciales de réallumages pour maintenir l'arc du disjoncteur en essai pendant le nombre nécessaire de zéros du courant à fréquence industrielle. La détermination de la gamme réelle des durées d'arc du disjoncteur en essai peut nécessiter quelques essais. L'annexe JJ donne des exemples de circuits permettant la prolongation de l'arc.

Note. — Ce paragraphe traite des disjoncteurs à durées d'arc court; mais ces méthodes de prolongation des temps d'arc restent applicables, en principe, aux disjoncteurs de durées d'arc plus longues.

6.106 Séquences d'essais de court-circuit fondamentales

Les séquences de manœuvres pour les séries 1, 2, 3 et 5 et les variantes de la série 4 sont indiquées dans le tableau I.

Symboles: C_S = Manœuvre de fermeture avec des paramètres spécifiques d'un circuit synthétique.

O_S = Manœuvre d'ouverture du courant avec des paramètres spécifiques d'un circuit synthétique.

C_D = Manœuvre de fermeture avec, pour tension appliquée réduite, la tension de la source de courant et, pour courant de fermeture, la valeur spécifiée.

O_D = Manœuvre d'ouverture du courant avec, pour tension de rétablissement transitoire et à fréquence industrielle, la tension réduite de la source de courant et, pour courant, le courant spécifié de coupure.

Therefore the following tests shall be carried out:

O–t–CO–t'–CO with:

t = 3 min for circuit-breakers not intended for rapid auto-reclosing

t = 0,3 s for circuit-breakers intended for rapid auto-reclosing

t' = 3 min.

or CO–t''–CO with:

t'' = 15 s.

SECTION TWO – SPECIFIC REQUIREMENTS FOR SYNTHETIC TESTS FOR MAKING AND BREAKING PERFORMANCE RELATED TO THE REQUIREMENTS OF SUB-CLAUSES 6.102 TO 6.111 INCLUSIVE OF IEC PUBLICATION 56

Sub-clauses 6.102 to 6.111 inclusive of IEC Publication 56 are also applicable for synthetic testing. However, in some cases special techniques are necessary. These cases are mentioned in the sub-clauses of this section. The numbering of the sub-clauses corresponds to that of IEC Publication 56.

6.102.1.3 *Multi-part testing*

For synthetic methods for the testing of circuit-breakers fitted with low-ohmic parallel resistors see Appendix FF.

6.102.2 *Arrangement of circuit-breaker for tests*

For synthetic methods for three-phase circuits see Appendix HH.

6.102.9 *Circuit-breakers with short arcing times*

In order to be able to perform synthetic tests on the same basis as direct tests, normally it will be necessary to apply special reignition methods to prolong the arcing of the test circuit-breaker through the necessary number of zeros of the power-frequency current. It may be necessary to make some tests in order to obtain the actual range of arcing times of the test circuit-breaker. See Appendix JJ for reignition methods to prolong arcing.

Note. — Although this sub-clause refers to circuit-breakers with short arcing times, in principle the same arc-prolongation methods can be used for circuit-breakers with longer arcing times.

6.106 *Basic short-circuit test-duties*

The operating sequences for test-duties Nos. 1, 2, 3 and 5 together with the various methods of carrying out test-duty No. 4 are shown in Table I.

Symbols: C_S = Making operation with specified parameters in a synthetic circuit.

O_S = Breaking operation with specified parameters in a synthetic circuit.

C_D = Making operation with reduced applied voltage of the current source only and the specified making current.

O_D = Breaking operation with reduced transient and power-frequency recovery voltages of the current source only and with the specified breaking current.

- Notes 1. — Du fait des possibilités des moyens d'essai synthétique, il peut être difficile de respecter les intervalles de temps spécifiés des séquences de manœuvres assignées (voir le paragraphe 6.105.1 de la Publication 56 de la CEI).
2. — Pour satisfaire à toutes les conditions d'essai, il peut être nécessaire de réaliser plus de manœuvres qu'indiqué dans la séquence de manœuvres assignée. Le disjoncteur peut alors être remis en état après le nombre de manœuvres de la séquence assignée.

6.106.1

6.106.2 Séquences n^{os} 1, 2 et 3

6.106.3

Pour les séquences d'essais n^{os} 1, 2 et 3, seules les manœuvres d'ouverture sont spécifiées.

6.106.4 Séquence n^o 4

Il existe des procédures d'essais synthétiques respectant la séquence de manœuvres spécifiée (voir tableau I).

S'il n'est pas possible de les appliquer du fait des limites des moyens d'essais, les méthodes suivantes sont possibles:

Méthode 1

La première manœuvre d'ouverture avant l'intervalle $t = 0,3 \text{ s}$ ou $t'' = 15 \text{ s}$ peut être une manœuvre O_D .

Le but de la manœuvre d'ouverture supplémentaire unique O_S est:

- de respecter l'exigence d'avoir deux ou trois manœuvres d'ouverture aux valeurs spécifiées.
- de donner les renseignements nécessaires pour le positionnement des ordres de déclenchement pendant la séquence suivante de manœuvres.

Les conditions de cet essai en deux parties sont:

- la manœuvre O_D doit conduire aux mêmes conditions de durée d'arc que des essais directs avec les valeurs spécifiées. Généralement, les méthodes de réallumage (voir annexe JJ) sont nécessaires pour cela;
- la commande de l'ordre de déclenchement des manœuvres d'ouverture de la séquence doit satisfaire aux prescriptions du paragraphe 6.102.9 (B)1) de la Publication 56 de la CEI;
- le positionnement de l'ordre de déclenchement pour la manœuvre unique d'ouverture O_S doit être tel que la durée d'arc soit la même que pour la manœuvre O_D . Il peut être nécessaire de réaliser plusieurs essais pour l'obtenir.

Méthodes 2a et 2b

Les essais de fermeture et de coupure peuvent être réalisés indépendamment dans les séquences n^{os} 4a et 4b selon les paragraphes 6.106.4.1 et 6.106.4.2 de la Publication 56 de la CEI.

S'il est impossible de réaliser la méthode 2a pour les disjoncteurs dont les intervalles de temps sont $t = 0,3 \text{ s}$ ou $t'' = 15 \text{ s}$, la méthode 2b peut s'appliquer, la première manœuvre d'ouverture étant O_D et les conditions de durée d'arc étant celles spécifiées pour la méthode 1.

Les manœuvres de fermeture à des valeurs de tension inférieures à celles indiquées dans le paragraphe 6.104.1 de la Publication 56 de la CEI ne sont permises que si les exigences du paragraphe 5.1.1 sont satisfaites.

Méthodes 3a et 3b

S'il n'est pas possible de réaliser les méthodes 2a et 2b avec les tensions appliquées spécifiées pour les manœuvres de fermeture, on peut alors utiliser la méthode 3a sous certaines conditions (voir paragraphe 5.1.1).

S'il est impossible de réaliser la méthode 3a pour les disjoncteurs dont les intervalles de temps sont $t = 0,3 \text{ s}$ ou $t'' = 15 \text{ s}$, la méthode 3b peut s'appliquer, la première manœuvre d'ouverture étant O_D et les conditions de durée d'arc étant celles spécifiées pour la méthode 1.

Notes 1. — Due to the characteristics of synthetic testing it may be difficult to comply with the specified time intervals of the rated operating sequence. See Sub-clause 6.105.1 of IEC Publication 56.

2. — In order to comply with all test requirements it may be necessary to make more operations than provided for in the rated operating sequence. In such cases the circuit-breaker may be reconditioned after the number of operations provided for in the rated operating sequence.

6.106.1

6.106.2 *Test-duties Nos. 1, 2 and 3*

6.106.3

For test-duties Nos. 1, 2, and 3, only breaking tests are specified.

6.106.4 *Test-duty No. 4*

Procedures are known to carry out the rated operating sequence synthetically with the specified parameters (see Table I).

If, due to limitations of the testing station, it is not possible to apply these procedures, the following methods are available:

Method 1

The first breaking operation before the time interval $t = 0,3$ s or $t'' = 15$ s may be carried out as an O_D -operation.

The purpose of the additional single breaking test O_S is:

- to comply with the requirement to have two or three breaking operations at specified values,
- to provide the necessary information for the relevant requirements for the setting of the control of the tripping impulse during the subsequent operating sequence.

The conditions of this two-part test are:

- the breaking operation O_D shall be performed under the same arcing time conditions as if direct tests were performed at specified values. Normally, reignition methods (see Appendix JJ) are necessary to achieve this;
- the control of the tripping impulse for the breaking operations of the operating sequence shall be in accordance with the requirements of Sub-clause 6.102.9 (B)1) of IEC Publication 56;
- the setting of the control of the tripping impulse for the single breaking operation O_S shall be such, that the arcing time is the same as for the O_D operation. It may be necessary to make more than one test to realise this.

Methods 2a and 2b

The making and breaking tests may be made separately as test-duties Nos. 4a and 4b according to Sub-clauses 6.106.4.1 and 6.106.4.2 of IEC Publication 56.

If it is impossible to carry out method 2a for circuit-breakers with time intervals $t = 0,3$ s or $t'' = 15$ s, method 2b can be applied with the first breaking operation O_D and arcing time conditions as specified for method 1.

Closing operations at values of applied voltage lower than those given in Sub-clause 6.104.1 of IEC Publication 56 are only allowed if the requirements of Sub-clause 5.1.1 are fulfilled.

Methods 3a and 3b

If it is not possible to carry out methods 2a or 2b with making operations at the specified applied voltage, it is under certain conditions permissible (see Sub-clause 5.1.1) to use method 3a.

If it is impossible to carry out method 3a for circuit-breakers with time intervals $t = 0,3$ s or $t'' = 15$ s, method 3b can be used with the first breaking operation O_D and arcing time conditions as specified for method 1.

6.106.5 Séquence n° 5

Pour les disjoncteurs à durée d'arc courte, trois manœuvres d'ouverture doivent être faites quelle que soit la séquence de manœuvres assignée.

Note. — Pour que le disjoncteur en essai soit soumis aux contraintes effectives et pour établir la durée d'arc minimale on peut faire un essai supplémentaire. Pour cet essai, l'ordre de déclenchement est placé comme pour la première manœuvre valide, soit pendant ou même avant la petite alternance et l'injection de TTR après la petite alternance. Le disjoncteur devra réallumer dans cet essai. Il est important d'établir que le réallumage a eu lieu seulement entre les contacts (d'arc). Cela démontre la coordination des tenues en tension pendant les réamorçages diélectriques.

Pendant les essais avec courant asymétrique, la pente di/dt et la TTR sont modifiées par la présence de la composante continue. Pour les essais synthétiques, ces modifications doivent être préparées par:

a) Le contrôle de la composante continue du courant

La composante continue peut être contrôlée en choisissant le point de l'onde auquel le court-circuit est provoqué.

b) La réduction de di/dt au zéro de courant

La réduction de di/dt peut être obtenue pour les méthodes d'injection de courant, en réduisant la tension de charge du circuit de tension.

La formule à appliquer pour la détermination de la tension de charge réduite est:

$$U_{HA} = U_{HS} \left[\sqrt{1 - p^2} \pm \frac{p}{2\pi f \cdot \tau} \right] \quad \begin{array}{l} + \text{ grande alternance} \\ - \text{ petite alternance} \end{array}$$

où:

U_{HA} = tension de charge réduite pour l'essai asymétrique

U_{HS} = tension de charge pour l'essai symétrique équivalent

p = composante continue à l'instant du zéro de courant, par unité

τ = constante de temps selon la Publication 56 de la CEI (45 ms).

p peut être calculée à partir de l'asymétrie au moment de la séparation des contacts p_{sc} avec:

$$p = p_{sc} \cdot e^{-\frac{t_a}{\tau}}$$

où:

t_a = durée d'arc

c) Correction de la TTR

1) Méthode simplifiée

Pour les TTR dont le temps t_2 n'excède pas 500 μs , une méthode simplifiée peut être utilisée. Celle-ci suppose que la correction de TTR (u_1, t_1, u_c, t_2) est proportionnelle à la correction des di/dt .

Alors la correction de TTR est automatiquement obtenue par l'application de b).

2) La méthode simplifiée ci-dessus n'est pas applicable à une TTR où t_2 est supérieur à 500 μs . Dans ce cas, un autre circuit doit être utilisé. La TTR présumée demandée est indiquée dans le tableau II.

Note. — Les tableaux III, IV et V donnent des informations pour les TTR correspondant à un facteur de premier pôle de 1,5 et/ou à une constante de temps de 120 ms. Ces valeurs ne sont pas des caractéristiques assignées de la Publication 56 de la CEI. Les valeurs de TTR pour des constantes de temps différentes de celles que donnent les tableaux peuvent être obtenues avec une précision suffisante par inter ou extrapolation linéaire.

6.106.5 Test-duty No. 5

On circuit-breakers having short arcing times three breaking operations shall be made irrespective of the rated operating sequence.

Note. — In order to ensure that the test circuit-breaker is correctly stressed and to establish the minimum arcing time, an extra test may be made. For this test the setting of the control of the tripping impulse has to be as prescribed for the first valid operation, i.e. in or even before the minor loop. The injection of the TRV has to be applied after the minor loop. In this test the test circuit-breaker should reignite. It is important to establish that this reignition has taken place between the arcing contacts only. This demonstrates the voltage withstand co-ordination at dielectric reignitions.

During tests with asymmetrical current both di/dt and the TRV are modified due to the d.c. component. In synthetic tests these modifications have to be pre-arranged by:

a) Control of the d.c. component of the current

The d.c. component may be controlled by selection of the point on the wave at which the short-circuit is initiated

b) Reduction of di/dt at current-zero

The reduction of di/dt may for current injection methods be obtained by reducing the charging voltage of the voltage circuit.

The formula to be applied for the determination of the reduced charging voltage is:

$$U_{HA} = U_{HS} \left[\sqrt{1 - p^2} \pm \frac{p}{2\pi f \cdot \tau} \right] \quad \begin{array}{l} + \text{ for major loop} \\ - \text{ for minor loop} \end{array}$$

where:

U_{HA} = reduced charging voltage at asymmetrical test

U_{HS} = charging voltage for equivalent symmetrical test

p = the per unit value of the d.c. component at current zero

τ = time constant according to IEC Publication 56 (45 ms).

p can be calculated from the asymmetry at contact separation p_{cs} :

$$p = p_{cs} \cdot e^{-\frac{t_a}{\tau}}$$

where:

t_a = arcing time

c) Correction of TRV

1) Simplified method

For TRV's with time t_2 not exceeding 500 μ s, a simplified method can be used. This method is based upon the supposition that the correction of TRV (u_1, t_1, u_c, t_2) is proportional to the correction for di/dt .

This means that the correction of TRV is automatically covered by the reduced di/dt according to b).

2) For TRV's with time t_2 exceeding 500 μ s other corrections and/or circuit modifications have to be used. The required prospective TRV values are given in Table II.

Note. — Tables III, IV and V give information with respect to TRV values for a first-pole-to-clear factor of 1.5 and/or a time constant of 120 ms. These values are not IEC Publication 56 ratings. TRV values for time constants other than those given in the tables may be obtained with sufficient accuracy by linear inter and extrapolation.

d) Correction de la tension de rétablissement

Quand l'essai représente la coupure à la fin d'une grande alternance, la forme apériodique de la tension de rétablissement réduite «couvrira» correctement le premier quart de période de la tension de rétablissement (de l'essai direct correspondant).

Ce n'est plus le cas pour la coupure à la fin d'une petite alternance, puisque la tension de rétablissement à fréquence industrielle continue normalement de croître après l'établissement de la TTR.

Sous réserve d'un accord entre la station d'essais, le constructeur et l'utilisateur, on peut juger que, avec les séquences d'essais symétriques, on a assez d'éléments pour prouver les caractéristiques du disjoncteur. On estime qu'un essai asymétrique avec interruption après une petite alternance avec di/dt réduit et la TTR en résultant est moins sévère qu'un essai symétrique correspondant. Cependant, si l'on doit établir entièrement la validité de cette condition d'essai, on dispose de trois possibilités:

- 1) l'essai est réalisé avec des conditions de courant asymétrique avec une source de tension à pleine charge comme pour les essais symétriques. Il faut reconnaître que cela implique une augmentation considérable de la sévérité par rapport à un essai direct équivalent puisque di/dt et la TTR sont plus élevés;
- 2) l'essai est réalisé comme dans 1) mais l'inductance du circuit d'injection est augmentée en proportion inverse de di/dt . Dans ce cas, la valeur de di/dt est correcte, mais la TTR est plus élevée;
- 3) l'essai est réalisé avec une tension de rétablissement alternative.

6.109 *Essais de défaut proche en ligne*

Pour les essais synthétiques de défaut proche en ligne, les paramètres du circuit représentant la ligne courte sont ceux indiqués dans la Publication 56 de la CEI. Ce circuit doit être inséré dans le circuit de courant pendant la totalité de la période d'interaction.

Avec des circuits d'injection de courant, le circuit de ligne courte peut se mettre en série avec le circuit de tension, son inductance devenant une partie de L_h , par exemple comme indiqué à la figure BB1.

Ce circuit de défaut proche en ligne introduit dans le circuit de tension peut engendrer des oscillations qui se superposent à l'onde de courant injecté. Il convient que ces oscillations soient amorties (pour satisfaire aux exigences du paragraphe 4.2.1 d), de manière à ne pas perturber le courant pendant la période de changement significatif de la tension d'arc ou au moins pendant 100 μ s avant le zéro du courant.

Une résistance mise en série dans le circuit de TTR peut convenir. Dans la plupart des cas, la résistance destinée à imposer la pente initiale de la tension de rétablissement est suffisante pour assurer l'amortissement nécessaire.

Note. — Il est recommandé d'apporter un soin particulier à la répartition des tensions et au mesurage des TTR présumées lorsque le circuit représentant la ligne courte et le circuit de tension sont du même côté du disjoncteur en essai.

6.111 *Méthodes d'essais synthétiques pour l'établissement et la coupure des courants capacitifs*
Voir l'annexe GG.

d) Correction of recovery voltage

When a test is made for clearance at the end of a major loop the d.c. form of the reduced recovery voltage will adequately cover the first quarter loop of the recovery voltage (of an equivalent direct test).

For clearance at the end of a minor loop of current the d.c. form of the reduced recovery voltage will not cover reference system conditions since in the system the power-frequency recovery voltage continues to rise after the onset of the TRV.

Subject to agreement between testing station, manufacturer and user it may be considered that taken together with the symmetrical test-duties the evidence is sufficient to prove the performance of the circuit-breaker. An asymmetrical test with clearance after a minor loop with reduced di/dt and the resulting reduced TRV is assumed to be less severe than an equivalent symmetrical test. However, if it is required to prove fully this test condition, there are three possibilities:

- 1) the test is performed with asymmetrical current conditions with the voltage source charged as for the symmetrical test. It must be recognised that this represents a considerable increase in severity above that of an equivalent direct test since both di/dt and the TRV are higher;
- 2) the test is performed as under 1) except that the inductance of the injection circuit is increased in inverse proportion to di/dt . In this case, the di/dt value is correct but the TRV higher;
- 3) the test is performed with an a.c. recovery voltage.

6.109 Short-line fault tests

For short-line fault synthetic testing the parameters of the short-line circuit shall be those given in IEC Publication 56 and the line circuit shall be in the current carrying circuit during the whole interaction interval.

With current injection circuits the short-line circuit may be connected in series with the voltage circuit, its inductance becoming part of L_1 e.g. as shown in Figure BB1.

The presence of the short-line fault circuit in the voltage circuit may cause oscillations to be superimposed on the injected current wave. These oscillations should be damped out (to satisfy the requirements of Sub-clause 4.2.1d), so as not to affect the current during the interval of significant change of arc-voltage or at least 100 μ s before current-zero.

A resistance may be connected in series with the TRV shaping circuit. In most cases this resistance, selected to control the initial rate of rise of recovery voltage, is sufficient to supply the necessary damping.

Note. — If, for short line fault tests, the line is connected to the same side of the test circuit-breaker as the voltage circuit impedance, special attention should be given to voltage distribution and measurement of prospective TRV.

6.111 Synthetic methods for capacitive-current switching

See Appendix GG.

TABLEAU I

Séquences d'essais synthétiques pour les séquences 1, 2, 3, 4 et 5

Séquences n ^{os}	Essai synthétique		Séquence de manœuvres assignée	
			$O - t - CO - t' - CO$ $t = 0,3 \text{ s ou } 3 \text{ min}$ $t' = 3 \text{ min}$	$CO - t'' - CO$ $t'' = 15 \text{ s}$
1, 2, 3	Manœuvres d'ouverture*	a)	$O_S - t - O_S - t' - O_S$	$O_S - t'' - O_S$
		b)	$O_D - t - \overset{O_S}{O_S} - t' - O_S$	$O_D - t'' - \overset{O_S}{O_S}$
4	Séquence de manœuvres assignée complète		$O_S - t - C_S O_S - t' - C_S O_S$	$C_S O_S - t'' - C_S O_S$
	Méthode 1		$O_D - t - \overset{O_S}{C_S O_S} - t' - C_S O_S$	$C_S O_D - t'' - \overset{C_S O_S}{C_S O_S}$
	Méthode 2	a)	$C_S - t' - C_S$ $O_S - t - C_D O_S - t' - C_D O_S$	$C_S - t'' - C_S$ $C_D O_S - t'' - C_D O_S$
		b)	$C_S - t' - C_S$ O_S $O_D - t - C_D O_S - t' - C_D O_S$	$C_S - t'' - C_S$ $C_D O_S$ $C_D O_D - t'' - C_D O_S$
	Méthode 3	a)	$O_S - t - C_D O_S - t' - C_D O_S$	$C_D O_S - t'' - C_D O_S$
		b)	$O_D - t - \overset{O_S}{C_D O_S} - t' - C_D O_S$	$C_D O_D - t'' - \overset{C_D O_S}{C_D O_S}$
5	Manœuvres d'ouverture*			O_S O_S O_S

* Pour des raisons pratiques d'essais, il est admis de faire une manœuvre de fermeture avant chaque ouverture dans les séquences n^{os} 1, 2, 3 et 5.

** Pour les durées d'arc courtes seulement.

TABLE I

Synthetic test sequences for test-duties 1, 2, 3, 4 and 5

Test-duty No.	Synthetic test		Rated operating sequence	
			$O - t - CO - t' - CO$ $t = 0,3 \text{ s or } 3 \text{ min}$ $t' = 3 \text{ min}$	$CO - t'' - CO$ $t'' = 15 \text{ s}$
1, 2, 3	Breaking operations*	a)	$O_S - t - O_S - t' - O_S$	$O_S - t'' - O_S$
		b)	$\begin{array}{c} O_S \\ O_D - t - O_S - t' - O_S \end{array}$	$\begin{array}{c} O_S \\ O_D - t'' - O_S \end{array}$
4	Complete rated operating sequence		$O_S - t - C_S O_S - t' - C_S O_S$	$C_S O_S - t'' - C_S O_S$
	Method 1		$\begin{array}{c} O_S \\ O_D - t - C_S O_S - t' - C_S O_S \end{array}$	$\begin{array}{c} C_S O_S \\ C_S O_D - t'' - C_S O_S \end{array}$
	Method 2	a)	$\begin{array}{c} C_S - t' - C_S \\ O_S - t - C_D O_S - t' - C_D O_S \end{array}$	$\begin{array}{c} C_S - t'' - C_S \\ C_D O_S - t'' - C_D O_S \end{array}$
		b)	$\begin{array}{c} C_S - t' - C_S \\ O_S \\ O_D - t - C_D O_S - t' - C_D O_S \end{array}$	$\begin{array}{c} C_S - t'' - C_S \\ C_D O_S \\ C_D O_D - t'' - C_D O_S \end{array}$
	Method 3	a)	$O_S - t - C_D O_S - t' - C_D O_S$	$C_D O_S - t'' - C_D O_S$
		b)	$\begin{array}{c} O_S \\ O_D - t - C_D O_S - t' - C_D O_S \end{array}$	$\begin{array}{c} C_D O_S \\ C_D O_D - t'' - C_D O_S \end{array}$
5	Breaking operations* **			O_S O_S O_S

* For convenience in testing, it is permissible to introduce a closing operation before any opening operation in test-duties Nos. 1, 2, 3, and 5.

** For short arcing times only.

TABLEAU II / TABLE II

TTR après la coupe de courant asymétrique / TRV after breaking asymmetrical current

Fréquence / Frequency (Hz)		50												60																							
Tension / Voltage (kV)		245		300		362		420		525		765		245		300		362		420		525		765													
Instant / Time co-ordinate (μs)		t ₁ 130	t ₂ 390	t ₁ 159	t ₂ 477	t ₁ 192	t ₂ 576	t ₁ 223	t ₂ 669	t ₁ 279	t ₂ 837	t ₁ 406	t ₂ 1218	t ₁ 130	t ₂ 390	t ₁ 159	t ₂ 477	t ₁ 192	t ₂ 576	t ₁ 223	t ₂ 669	t ₁ 279	t ₂ 837	t ₁ 406	t ₂ 1218												
% 		u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c												
Tension / Voltage (kV)																																					
Après une grande alternance : asymétrie à l'instant du zéro de courant After major-loop : asymmetry at current zero	0	260	364	318	446	384	538	446	624	557	780	812	1137	260	364	318	446	384	538	446	624	557	780	812	1137	260	364	318	446	384	538	446	624	557	780	812	1137
	5	260	363	319	445	385	536	446	621	557	775	811	1124	260	363	319	444	384	535	445	620	557	773	810	1121	260	363	319	444	384	535	445	620	557	773	810	1121
	10	260	362	318	442	384	532	445	616	556	768	808	1109	260	361	318	441	383	530	444	614	555	764	806	1102	260	361	318	441	383	530	444	614	555	764	806	1102
	15	259	359	317	439	382	527	443	610	553	758	804	1091	258	358	316	436	381	525	442	606	551	753	801	1080	258	358	316	436	381	525	442	606	551	753	801	1080
	20	257	356	315	434	380	521	440	602	549	747	797	1070	257	354	314	431	378	517	438	597	547	740	793	1055	257	354	314	431	378	517	438	597	547	740	793	1055
	25	255	351	312	428	376	514	436	593	543	734	788	1046	254	349	311	424	374	509	434	586	540	724	783	1027	254	349	311	424	374	509	434	586	540	724	783	1027
	30	252	346	308	421	371	504	430	581	536	718	776	1019	251	343	307	417	369	498	428	574	533	707	770	996	251	343	307	417	369	498	428	574	533	707	770	996
	35	248	339	303	412	365	494	423	568	527	701	763	988	247	336	302	407	363	487	420	560	523	688	756	962	247	336	302	407	363	487	420	560	523	688	756	962
	40	244	332	298	403	358	481	415	553	517	681	746	954	242	327	296	397	356	473	412	543	512	666	738	925	242	327	296	397	356	473	412	543	512	666	738	925
	45	238	323	291	391	350	467	405	536	504	658	728	916	236	318	289	385	347	458	401	525	499	641	719	883	236	318	289	385	347	458	401	525	499	641	719	883
50	232	313	283	379	341	451	394	517	490	633	706	875	230	308	280	371	337	441	390	505	484	614	696	838	230	308	280	371	337	441	390	505	484	614	696	838	
Après une petite alternance : asymétrie à l'instant du zéro de courant After minor loop : asymmetric at current zero	55	224	301	274	364	329	433	381	496	474	604	681	829	222	296	271	356	326	422	376	482	467	584	670	788	222	296	271	356	326	422	376	482	467	584	670	788
	60	216	288	263	348	317	413	366	471	455	572	653	778	213	282	260	339	313	401	361	456	448	550	641	733	213	282	260	339	313	401	361	456	448	550	641	733
	65	206	273	251	329	302	390	349	444	433	537	621	721	203	267	248	320	298	377	344	428	426	512	608	673	203	267	248	320	298	377	344	428	426	512	608	673
	70	195	256	238	308	285	364	329	413	408	497	584	658	192	249	234	298	280	350	324	395	400	471	570	607	192	249	234	298	280	350	324	395	400	471	570	607
	75	182	237	222	284	266	334	307	378	380	451	541	587	179	229	218	273	261	319	300	359	371	423	526	532	179	229	218	273	261	319	300	359	371	423	526	532
	80	166	214	203	256	243	299	280	337	346	399	492	506	163	206	198	244	237	284	273	317	337	369	476	447	163	206	198	244	237	284	273	317	337	369	476	447
	0	260	364	318	446	384	538	446	624	557	780	812	1137	260	364	318	446	384	538	446	624	557	780	812	1137	260	364	318	446	384	538	446	624	557	780	812	1137
	5	259	364	317	446	383	539	444	626	556	783	811	1146	259	364	318	447	383	540	445	627	556	785	812	1150	259	364	318	447	383	540	445	627	556	785	812	1150
	10	257	383	315	445	381	538	442	626	553	785	807	1153	258	364	316	446	381	540	443	628	554	789	809	1160	258	364	316	446	381	540	443	628	554	789	809	1160
	15	255	361	313	443	378	536	438	624	549	784	802	1157	256	362	313	445	379	539	440	628	550	790	805	1168	256	362	313	445	379	539	440	628	550	790	805	1168
20	252	358	309	440	373	533	434	621	543	782	795	1158	253	360	310	443	375	537	435	626	545	789	798	1172	253	360	310	443	375	537	435	626	545	789	798	1172	
25	249	354	305	435	368	528	428	616	536	777	785	1156	250	356	306	439	370	533	430	622	539	786	790	1174	250	356	306	439	370	533	430	622	539	786	790	1174	
30	244	349	299	430	362	522	421	609	527	770	773	1150	245	352	301	434	364	528	423	617	531	781	779	1172	245	352	301	434	364	528	423	617	531	781	779	1172	
35	239	343	293	423	355	514	412	601	517	761	759	1142	240	346	295	428	357	521	415	610	521	774	766	1168	240	346	295	428	357	521	415	610	521	774	766	1168	
40	233	336	286	414	346	505	402	591	505	750	742	1130	235	340	288	420	349	513	406	601	509	764	750	1159	235	340	288	420	349	513	406	601	509	764	750	1159	
45	226	327	278	405	336	494	391	578	491	736	723	1114	228	332	280	411	339	502	395	590	496	752	732	1147	228	332	280	411	339	502	395	590	496	752	732	1147	
50	219	318	269	393	325	481	378	564	475	719	700	1094	221	323	271	401	328	490	382	576	481	737	710	1131	221	323	271	401	328	490	382	576	481	737	710	1131	
55	210	307	258	380	312	465	364	547	457	699	675	1070	212	313	261	388	316	476	368	561	463	720	686	1111	212	313	261	388	316	476	368	561	463	720	686	1111	
60	200	294	246	365	298	448	347	527	437	676	646	1041	203	301	249	374	302	460	352	542	444	698	658	1085	203	301	249	374	302	460	352	542	444	698	658	1085	
65	189	280	233	348	282	428	328	504	414	649	613	1007	192	287	236	358	286	441	334	521	421	673	626	1055	192	287	236	358	286	441	334	521	421	673	626	1055	
70	177	264	217	329	264	405	307	478	387	618	576	966	179	271	221	339	268	418	313	496	395	644	590	1017	177	264	217	329	264	405	307	478	387	618	590	1017	
75	162	245	200	306	243	378	283	448	357	581	533	917	165	252	204	317	248	393	289	467	366	609	548	972	165	252	204	317	248	393	289	467	366	609	548	972	
80	146	223	179	279	218	346	255	412	322	537	483	858	149	231	184	291	224	362	261	432	332	567	499	917	149	231	184	291	224	362	261	432	332	567	499	917	

Facteur de premier pôle: 1,3

Constante de temps de la composante continue: 45 ms

First pole to clear factor 1,3

Time constant of d.c. decrement 45 ms

TABLEAU III / TABLE III

TTR après la coupure de courant asymétrique / TRV after breaking asymmetrical current

Fréquence / Frequency (Hz)		50												60													
Tension / Voltage (kV)		245		300		362		420		525		765		245		300		362		420		525		765			
Instant / Time co-ordinate (µs)		t ₁	t ₂	t ₁	t ₂	t ₁	t ₂	t ₁	t ₂	t ₁	t ₂	t ₁	t ₂	t ₁	t ₂	t ₁	t ₂	t ₁	t ₂	t ₁	t ₂	t ₁	t ₂	t ₁	t ₂		
		u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c	u _i	u _c		
		Tension / Voltage (kV)																									
Après une grande alternance : asymétrie à l'instant du zéro de courant After major-loop : asymmetry at current zero	0	260	364	318	446	384	598	446	624	557	780	812	1137	260	364	318	446	538	446	624	557	780	812	1137			
	5	260	363	318	444	384	595	445	620	554	773	809	1122	260	362	318	443	534	445	619	556	772	809	1119			
	10	259	360	317	440	382	590	443	614	554	764	805	1104	259	359	317	439	528	443	612	553	761	804	1097			
	15	257	357	315	436	380	584	440	606	550	753	798	1083	257	356	314	434	522	439	603	548	748	796	1073			
	20	255	352	312	430	376	576	436	597	544	740	790	1060	255	351	311	428	513	435	593	543	734	787	1047			
	25	252	347	308	423	372	568	431	586	537	725	779	1033	252	345	308	420	504	429	581	535	717	775	1017			
	30	249	341	304	415	366	561	424	573	529	708	766	1003	248	339	303	412	493	423	567	527	698	761	983			
	35	244	334	298	406	359	548	416	559	519	689	750	970	243	331	297	402	480	415	551	516	677	745	947			
	40	239	325	292	395	352	542	407	542	507	667	732	934	238	322	291	390	466	405	534	504	654	727	907			
	45	233	316	285	383	343	535	403	534	493	642	712	924	232	312	283	378	449	394	515	490	628	705	864			
	50	226	305	276	369	332	524	398	524	478	615	688	849	225	301	275	363	431	382	493	474	599	681	816			
	55	218	292	266	353	320	513	390	513	460	595	662	801	217	288	265	347	411	367	469	456	568	654	764			
	60	209	279	255	336	307	502	384	502	455	582	631	747	208	274	253	329	389	351	442	436	533	623	708			
	65	199	263	242	316	291	491	374	491	440	567	616	732	197	258	240	309	364	333	413	412	494	588	645			
	70	187	245	228	294	273	473	366	473	422	549	599	715	185	240	226	286	336	312	379	386	450	549	576			
	75	173	225	211	269	253	455	357	455	406	534	584	699	172	219	209	261	304	288	342	356	402	504	500			
	80	157	202	191	240	229	428	341	428	372	502	552	666	156	195	189	231	276	260	299	321	346	452	413			
Après une petite alternance : asymétrie à l'instant du zéro de courant After minor loop : asymmetric at current zero	0	260	364	318	446	384	598	446	624	557	780	812	1137	260	364	318	446	538	446	624	557	780	812	1137			
	5	260	365	318	447	384	599	445	627	557	785	812	1140	260	365	318	448	541	446	628	557	787	812	1152			
	10	259	364	317	447	382	596	444	628	555	788	811	1158	259	365	317	448	542	444	630	556	792	812	1185			
	15	257	363	315	446	380	594	441	628	552	789	807	1165	257	364	315	448	541	442	631	554	794	809	1174			
	20	254	361	312	444	377	593	438	626	548	789	802	1168	255	363	313	446	541	439	630	549	795	804	1181			
	25	251	358	308	440	372	584	433	623	542	786	794	1168	252	360	309	443	538	434	628	544	794	797	1185			
	30	248	354	304	436	367	579	426	618	534	780	784	1166	248	356	305	439	534	428	624	537	790	788	1185			
	35	243	348	298	430	360	572	419	611	525	773	771	1160	244	351	299	434	528	421	618	528	784	776	1183			
	40	238	342	292	422	353	564	410	602	515	763	756	1150	239	345	293	427	521	412	610	518	776	762	1177			
	45	232	335	284	414	344	554	400	591	502	751	739	1137	233	338	286	419	511	402	600	505	765	745	1167			
	50	224	326	276	403	333	549	388	578	487	736	718	1120	226	330	277	409	500	391	588	491	752	725	1153			
	55	216	316	266	391	322	542	374	562	471	718	695	1098	218	320	267	397	487	377	573	475	736	703	1134			
	60	207	304	254	377	308	538	359	544	452	697	668	1072	206	309	256	384	472	362	556	456	716	676	1111			
	65	197	290	242	361	293	534	341	522	430	671	637	1040	198	295	244	368	454	345	536	435	692	646	1083			
	70	185	275	227	347	275	524	321	497	405	642	601	1001	186	280	229	350	432	325	512	410	664	611	1047			
	75	171	257	210	321	255	513	298	468	376	607	560	955	172	263	213	329	407	302	484	381	631	570	1004			
	80	155	235	191	295	232	502	271	434	342	565	511	899	157	242	193	304	378	275	450	348	590	523	951			

Facteur de premier pôle: 1,3

Constante de temps de la composante continue: 120 ms

First pole to clear factor 1,3

Time constant of d.c. decrement 120 ms

TABLEAU IV / TABLE IV
TTR après la coupure de courant asymétrique / TRV after breaking asymmetrical current

Fréquence / Frequency (Hz)		50												60												
Tension / Voltage (kV)		245		300		362		420		525		765		245		300		362		420		525		765		
Instant / Time co-ordinate (μs)		t ₁	t ₂	u ₁	u ₂	t ₁	t ₂	u ₁	u ₂	t ₁	t ₂	u ₁	u ₂	t ₁	t ₂	u ₁	u ₂	t ₁	t ₂	u ₁	u ₂	t ₁	t ₂	u ₁	u ₂	
%		u ₁	u ₂	u ₁	u ₂	u ₁	u ₂	u ₁	u ₂	u ₁	u ₂	u ₁	u ₂	u ₁	u ₂	u ₁	u ₂	u ₁	u ₂	u ₁	u ₂	u ₁	u ₂	u ₁	u ₂	
Après une grande alternance: asymétrie à l'instant du zéro de courant After major loop: asymmetry at current zero		0	300	420	367	514	443	621	514	720	643	900	937	1312	300	420	367	514	443	621	514	720	643	900	937	1312
		5	300	419	368	512	444	618	515	716	643	893	936	1295	300	418	367	512	443	616	514	714	642	890	934	1290
		10	300	417	367	509	443	613	513	710	641	883	932	1274	299	416	366	507	442	611	512	706	640	878	929	1265
		15	299	414	366	505	441	607	511	702	638	871	926	1251	298	412	365	502	439	603	509	697	636	864	922	1236
		20	297	409	363	453	438	599	507	692	633	857	917	1224	296	407	362	495	436	594	505	685	630	847	912	1205
		25	294	404	360	492	433	590	502	680	626	840	906	1193	293	401	358	487	431	583	499	672	622	828	900	1169
		30	290	397	355	483	428	578	495	666	617	821	893	1159	289	393	353	478	425	571	492	656	613	807	885	1130
		35	286	390	350	473	421	565	487	659	607	800	877	1121	284	385	347	467	418	557	484	639	602	783	868	1088
		40	281	380	343	461	413	551	478	632	594	775	858	1080	279	375	340	454	409	541	474	619	589	756	848	1041
		45	274	370	335	448	403	534	466	612	580	748	835	1033	272	364	332	440	399	522	462	597	574	726	824	990
		50	267	358	326	433	392	515	453	589	563	717	810	983	264	352	323	424	388	502	448	573	556	693	798	935
		55	258	345	315	416	379	493	438	563	544	683	781	927	256	337	312	406	374	479	433	545	536	657	767	874
		60	249	329	303	396	364	469	421	534	522	645	748	865	246	321	299	385	359	454	415	515	514	616	733	808
		65	237	312	289	375	347	442	401	502	497	603	710	797	234	303	285	363	342	426	394	481	488	572	694	735
		70	224	292	273	350	328	411	378	466	468	556	667	722	221	283	269	337	322	394	371	443	458	522	650	655
		75	209	269	255	321	305	376	352	424	435	502	618	638	205	259	250	308	299	357	344	400	424	466	599	566
		80	191	243	233	288	279	336	321	376	396	440	560	542	187	232	228	274	272	316	313	350	385	402	540	465
Après une petite alternance: asymétrie à l'instant du zéro de courant After minor loop: asymmetric at current zero		0	300	420	367	514	443	621	514	720	643	900	937	1312	300	420	367	514	443	621	514	720	643	900	937	1312
		5	299	420	366	515	442	622	513	723	642	905	936	1325	299	421	367	516	442	623	513	724	642	908	937	1330
		10	297	419	364	514	440	622	510	724	638	908	933	1336	298	420	365	516	440	625	511	727	640	913	935	1345
		15	295	417	381	512	436	621	506	722	634	909	927	1343	295	419	362	515	437	624	508	727	636	916	930	1357
		20	291	414	357	509	431	617	501	720	627	907	919	1347	292	416	358	513	433	622	503	726	630	917	924	1366
		25	287	410	352	504	425	612	494	715	619	903	908	1347	288	413	354	509	427	619	497	723	623	915	914	1371
		30	282	404	346	498	418	606	486	708	609	896	895	1343	283	408	348	504	421	613	489	718	614	911	902	1372
		35	276	397	339	491	410	597	476	699	598	887	879	1336	278	402	341	497	413	606	480	710	603	904	887	1370
		40	269	390	331	482	400	587	465	688	584	875	860	1325	271	395	333	489	403	597	469	701	590	894	870	1363
		45	262	380	321	471	389	575	452	674	568	860	838	1309	264	386	324	479	393	586	457	689	575	882	849	1353
		50	253	369	311	458	376	560	438	658	550	842	813	1289	255	376	314	467	380	573	443	675	557	866	825	1337
		55	243	357	298	443	362	544	421	640	530	820	784	1264	246	364	302	454	366	557	427	568	538	847	798	1317
		60	232	343	285	427	345	524	402	618	507	795	751	1233	235	351	289	438	350	539	408	637	515	824	766	1291
		65	219	327	269	407	327	501	381	593	480	765	714	1196	222	335	273	419	332	518	387	614	489	796	730	1259
		70	204	308	252	385	306	475	356	563	450	730	671	1151	208	317	256	398	311	493	364	586	460	764	689	1219
		75	188	286	232	359	281	445	329	529	416	689	622	1098	192	296	236	373	288	464	336	553	426	725	641	1170
		80	169	261	208	329	253	409	296	488	375	640	564	1032	173	272	213	343	260	429	304	514	387	678	584	1109

Facteur de premier pôle: 1,5
Constante de temps de la composante continue: 45 ms

First pole to clear factor: 1.5
Time constant of d.c. decrement: 45 ms

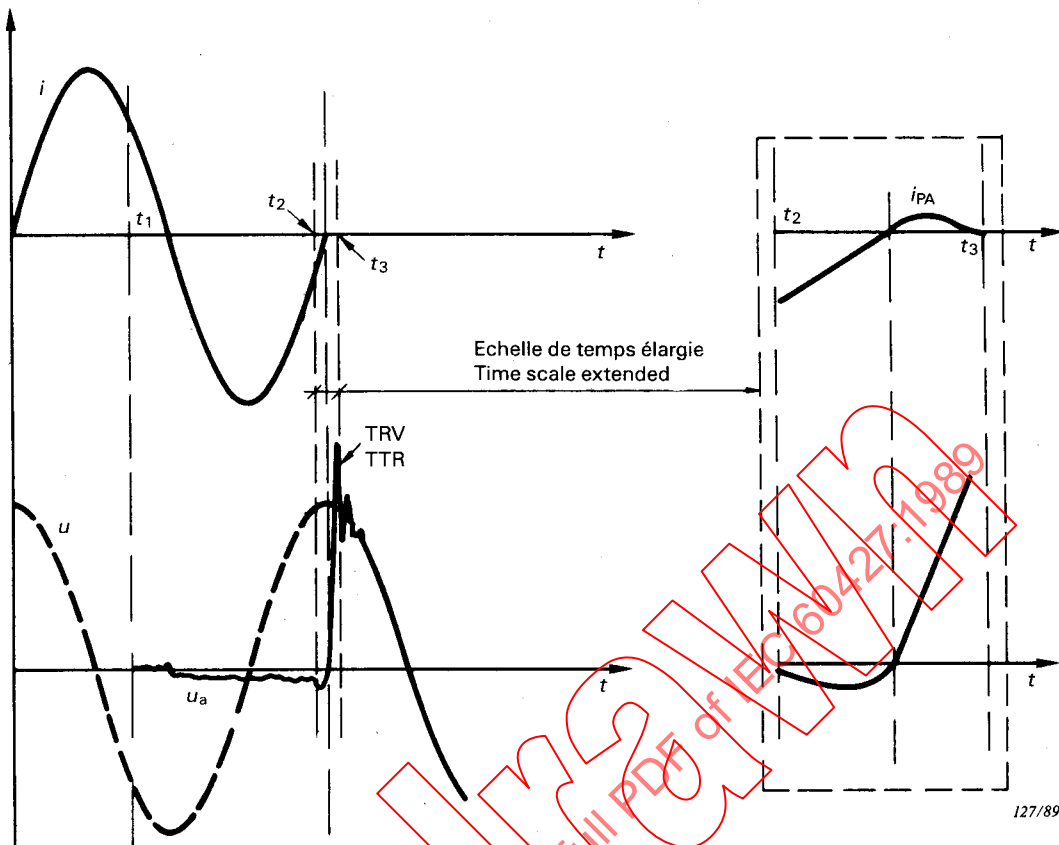
TABLEAU V / TABLE V

TTR après la coupure de courant asymétrique / TRV after breaking asymmetrical current

Fréquence / Frequency (Hz)	50												60											
	245			300			362			420			525			621			720			825		
	t_1	t_2	u_c	t_1	t_2	u_c	t_1	t_2	u_c	t_1	t_2	u_c	t_1	t_2	u_c	t_1	t_2	u_c	t_1	t_2	u_c	t_1	t_2	u_c
Instant / Time co-ordinate (μ s)	150	450		184			222			257			321			443			514			643		
%	u_i	u_c		u_i	u_c		u_i	u_c		u_i	u_c		u_i	u_c		u_i	u_c		u_i	u_c		u_i	u_c	
Tension / Voltage (kV)																								
Après une grande alternance : asymétrie à l'instant du zéro de courant After major loop : asymmetry at current zero	0	300	420	367	514	443	621	514	720	643	900	937	1312	300	420	367	514	443	621	514	720	643	900	937
	5	300	418	367	514	443	616	513	714	641	891	934	1292	300	418	367	511	442	615	513	713	641	889	933
	10	299	415	365	507	441	610	511	708	638	879	928	1269	298	414	365	506	440	608	510	704	637	875	926
	15	297	411	363	501	438	603	507	697	633	865	920	1242	296	409	363	499	437	600	507	693	632	859	917
	20	294	406	360	494	434	594	503	685	627	849	909	1212	294	404	359	492	433	589	501	680	625	841	906
	25	291	399	356	486	428	583	496	672	619	830	896	1179	290	397	355	482	427	578	495	665	616	820	892
	30	287	392	350	476	422	570	489	657	609	809	881	1141	286	389	349	472	420	564	487	648	606	797	875
	35	281	383	344	465	414	556	479	639	597	786	862	1101	280	380	343	460	412	549	477	630	594	771	856
	40	275	373	336	452	405	540	469	619	583	759	841	1056	274	369	335	446	403	531	466	608	579	742	834
	45	268	362	328	438	394	521	456	597	567	736	817	1007	267	357	326	431	392	512	453	585	563	711	809
	50	260	349	318	422	382	501	442	573	549	697	789	953	259	344	316	414	380	491	439	559	544	676	780
	55	251	334	306	403	368	478	426	546	529	661	758	894	250	329	304	395	365	467	422	531	523	638	748
	60	241	318	293	383	352	453	407	515	505	621	723	836	239	312	291	374	349	440	403	499	500	596	712
	65	229	300	279	360	335	424	386	481	479	577	683	759	227	293	276	350	331	411	382	464	473	550	672
	70	215	279	262	334	314	392	362	443	448	528	638	681	213	272	259	324	311	378	358	424	442	498	626
	75	199	255	242	304	290	356	335	400	414	472	587	593	197	248	240	293	287	340	330	380	407	441	573
	80	181	228	220	270	263	314	303	351	373	468	527	494	179	220	217	259	259	297	298	329	366	375	512
Après une petite alternance : asymétrie à l'instant du zéro de courant After minor loop : asymmetry at current zero	0	300	420	367	514	443	621	514	720	643	900	937	1312	300	420	367	514	443	621	514	720	643	900	937
	5	300	421	367	516	443	624	514	724	643	907	938	1328	300	422	367	517	443	625	514	726	643	909	938
	10	298	421	366	517	442	625	513	727	641	912	937	1342	299	422	366	518	442	627	513	729	642	916	939
	15	297	420	363	516	439	625	510	727	638	915	933	1352	297	421	364	518	440	628	511	731	639	921	936
	20	294	418	360	514	435	623	505	726	633	915	927	1358	294	420	361	516	436	627	507	731	635	923	930
	25	290	414	356	510	430	619	500	723	626	913	918	1362	291	417	357	514	434	624	501	729	629	923	923
	30	286	410	351	505	424	614	493	717	618	908	907	1361	287	413	352	509	426	620	495	726	621	921	912
	35	281	404	344	499	417	607	484	710	608	901	893	1357	282	407	346	504	418	614	487	720	611	916	899
	40	275	397	337	491	408	598	474	701	595	891	876	1349	276	401	339	496	416	606	477	712	599	908	884
	45	268	389	329	481	398	587	463	689	581	878	857	1336	269	393	330	487	400	597	465	701	585	897	865
	50	259	379	319	469	386	574	449	674	565	862	833	1319	261	384	321	477	388	584	452	688	569	883	842
	55	250	367	307	456	372	559	434	657	545	842	807	1297	252	373	309	464	375	570	437	672	551	865	817
	60	240	354	294	440	357	540	416	637	524	819	776	1269	241	360	297	449	360	553	420	653	529	848	787
	65	227	339	280	422	339	519	396	613	499	791	741	1235	229	345	282	431	343	533	400	631	505	814	752
	70	214	321	263	401	319	494	372	585	470	758	700	1193	216	328	266	411	323	509	377	604	477	787	713
	75	198	300	244	376	296	465	346	552	437	719	653	1142	200	308	246	387	300	481	350	573	444	750	666
	80	179	276	221	347	269	431	314	513	398	672	598	1080	182	284	224	359	273	447	320	535	406	705	612

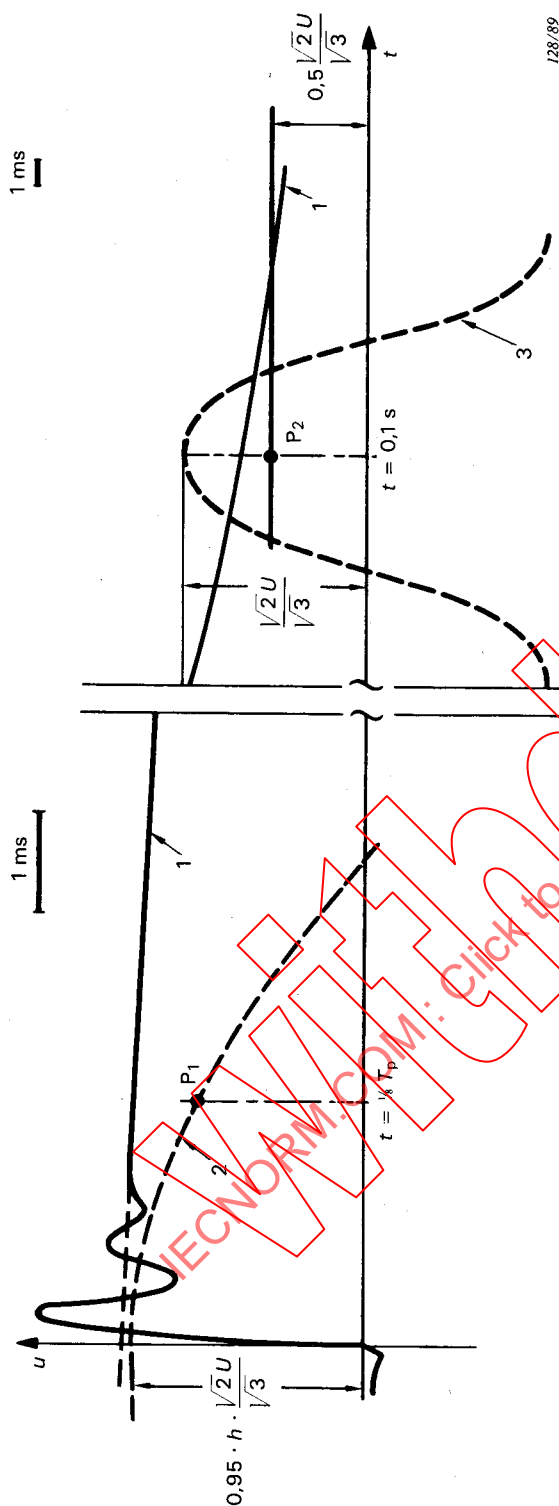
First pole to clear factor: 1,5
Time constant of d.c. decrement 120 ms

Facteur de premier pôle: 1,5
Constante de temps de la composante continue : 120 ms



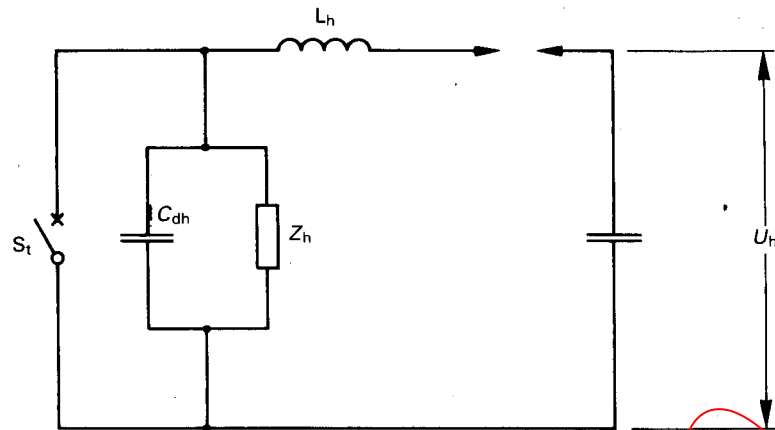
i	= courant à couper breaking current	t_2	= début du changement significatif de la tension d'arc start of significant change in arc voltage
u	= tension à fréquence industrielle power-frequency voltage	t_3	= disparition du courant post-arc instant of cessation of post-arc current
u_a	= tension d'arc arc-voltage	$t_2 - t_1$	= période fort courant high-current interval
TTR	= tension transitoire de rétablissement transient recovery voltage	$t_3 - t_2$	= période d'interaction interaction interval
TRV	= courant post-arc post-arc current	Après t_3	= période de contrainte diélectrique After t_3 = high-voltage interval
i_{PA}	= instant de séparation des contacts instant of contact separation		
t_1			

FIG. 1. — Processus d'interruption; périodes principales.
Interrupting process; basic time intervals.



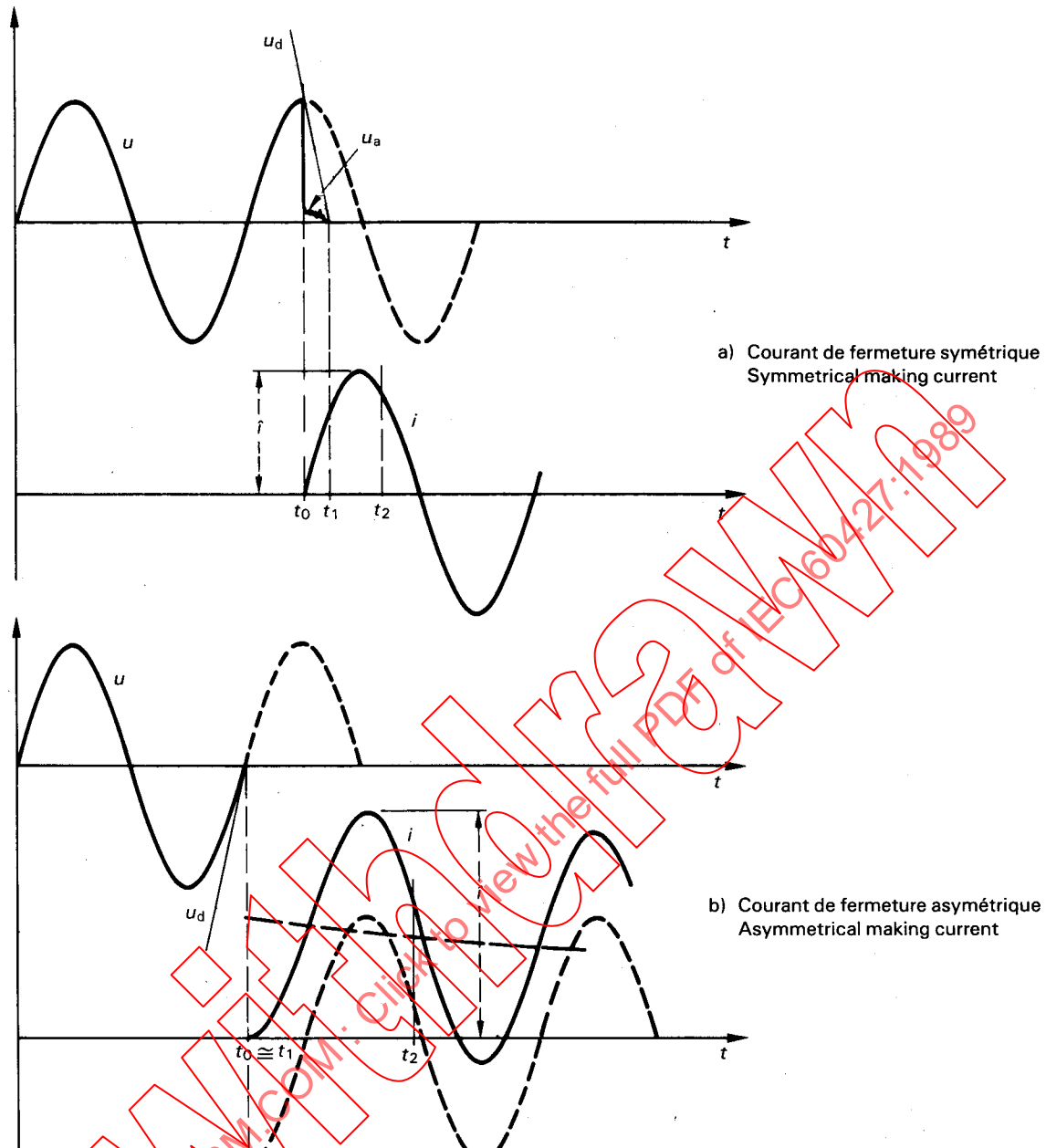
- 1 = tension de rétablissement avec décroissance exponentielle, aux bornes d'un disjoncteur en essai synthétique.
recovery voltage with exponential decrement across the circuit-breaker during a synthetic test
 - 2 = tension de rétablissement à fréquence industrielle pour le premier pôle lors d'un essai direct équivalent, par exemple avec un facteur de premier pôle $h = 1.3$.
power-frequency recovery voltage of the first extinguishing pole in the equivalent direct test, e.g. first-pole-to-clear factor $h = 1.3$
 - 3 = tension de rétablissement à fréquence industrielle après l'interruption des courants dans les 3 pôles pendant l'essai direct équivalent.
power-frequency recovery voltage after interruption of currents in all three poles in the equivalent direct test
- P_1 = la tension de rétablissement (1) ne doit pas se trouver au-dessous de la valeur spécifiée (2) en ce point.
point to which the recovery-voltage (1) shall not fall below the specified value (2)
- P_2 = point au-dessous duquel la tension de rétablissement (1) durant l'essai synthétique ne doit pas tomber.
point below which the recovery-voltage (1) shall not fall during a synthetic test
- T_p = période de la fréquence industrielle.
power frequency period.

FIG. 2. — Exemple de tension de rétablissement.
Example of recovery voltage.



- U_h = tension de charge du circuit de tension
 charging voltage of voltage circuit
 L_h = bobine d'inductance du circuit de tension
 inductance of voltage circuit
 Z_h = impédance d'onde équivalente
 equivalent surge impedance
 C_{dh} = capacité servant à introduire le retard initial de la TIR
 capacitance for time delay of voltage circuit
 S_t = disjoncteur en essai
 test circuit-breaker

FIG. 3.— Impédance d'onde équivalente dans le circuit de tension du schéma à injection de courant.
 Equivalent surge impedance within the voltage circuit of current injection scheme.



130/89

i = courant
current
 $\hat{i}$ = valeur crête du courant de fermeture
making current peak
 u = tension à fréquence industrielle
power-frequency voltage
 u_d = caractéristique diélectrique en fermeture
dielectric closing characteristic
 u_a = tension d'arc
arc-voltage

Intervalles de temps:
Time intervals:

Avant t_0 = période de contrainte diélectrique
Before t_0 = high-voltage interval
 $t_0 - t_1$ = période de pré-arc
pre-arcing interval
 $t_1 - t_2$ = période d'arrêt
latching interval
Après t_2 = position de fermeture complète
After t_2 = fully closed position

FIG. 4.— Processus de fermeture; périodes principales.
Making process: basic time intervals.

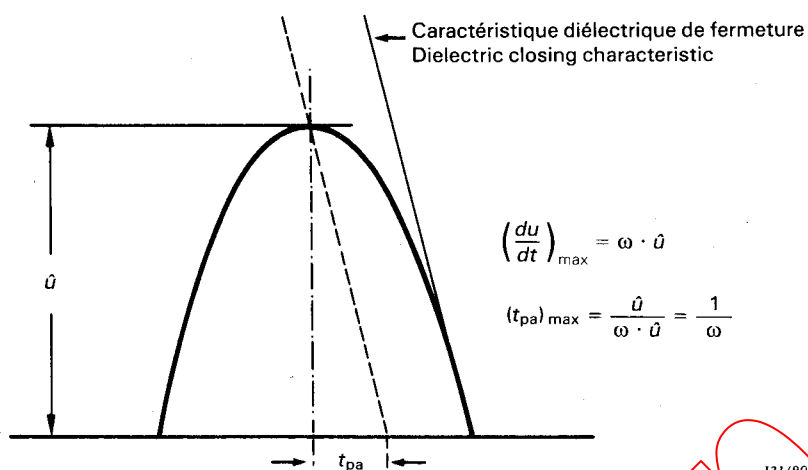
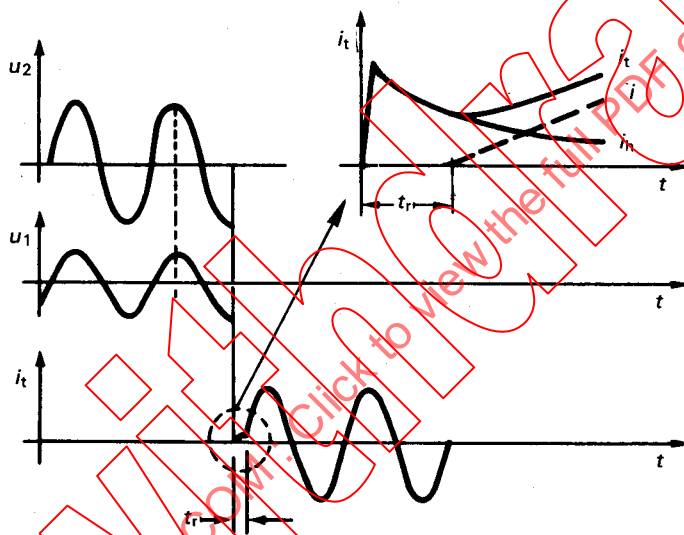
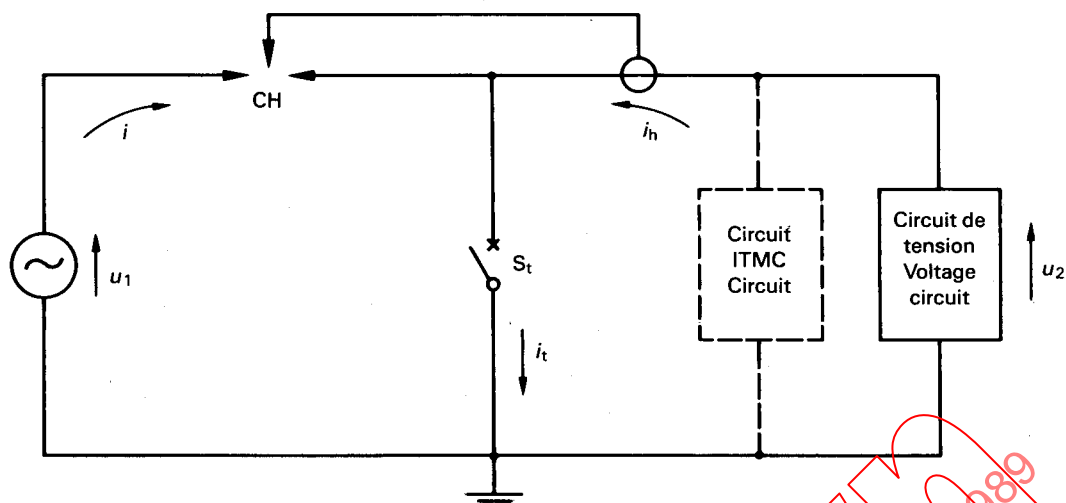


FIG. 5.— Durée maximale permise de pré-arc pour qu'un essai de fermeture à tension réduite soit valide.
Maximum allowable pre-arcing time for valid making test at reduced voltage.

IECNORM.COM: Click to view the full PDF of IEC 60060-1:1989



132/89

u_1 = tension du circuit de courant
 voltage of current circuit
 CH = enclencheur (eclateur commandé)
 making device (triggered spark gap)
 i = courant à fréquence industrielle fourni par le
 circuit de courant
 power-frequency current supplied by current
 circuit
 S_t = disjoncteur en essai
 test circuit breaker

u_2 = tension appliquée
 applied voltage
 i_h = courant transitoire initial de fermeture
 (ITMC)
 initial transient making current (ITMC)
 i_t = courant dans le disjoncteur en essai
 current in the test circuit-breaker
 t_r = retard de l'enclencheur
 time delay of making device

FIG. 6.— Circuit synthétique de fermeture et formes d'ondes.
 Synthetic make circuit and waveforms.

ANNEXE AA

DÉFORMATION DU COURANT

AA1. Déformation du courant immédiatement avant le zéro de courant

La période d'interaction commence lorsque la tension d'arc change de façon significative et que le courant tend vers zéro. La variation de la tension d'arc modifie la forme et la pente du courant juste avant le zéro de courant.

Cet écart par rapport au courant présumé a pour origine le courant déformant, qui s'écoule principalement dans l'impédance à faible constante de temps et dépendant bien sûr de tous les paramètres du circuit réel.

La manière particulière dont le courant approche de zéro est directement responsable des conditions physiques du milieu inter-contacts du disjoncteur au moment du zéro de courant. L'interaction la plus importante entre le circuit et le disjoncteur résulte de la charge et de la décharge des capacités par la tension d'arc et de l'influence de cette dernière sur la pente du courant di/dt avant le zéro.

Sur un circuit simplifié, tel que celui de la figure AA1a représentant un court-circuit dans le réseau ou en essai direct, la tension u alimente le courant d'arc i avec la tension d'arc appropriée u_a . En parallèle sur l'arc se trouve le condensateur C .

Si on admet que la tension d'arc u_a est nulle, alors le courant présumé de court-circuit i_p circule à travers l'arc (voir figure AA1b), l'amplitude et la forme d'onde de ce courant étant fonction de la bobine d'inductance L , de la tension u , de la fréquence de cette tension et de l'instant d'injection du courant.

Si on admet que la tension d'alimentation u est nulle et qu'une tension d'arc existe, alors cette tension d'arc provoque la circulation d'un courant. Ce courant i_d (voir figure AA1c) est le courant déformant qui se partage en deux courants i_{dL} à travers l'inductance L et i_{dC} à travers le condensateur C . Dans ces conditions, l'équation suivante s'applique:

$$u_a - L \cdot \frac{d}{dt}(i_{dL}) = 0$$

et

$$C \frac{d}{dt}(u_a) - i_{dC} = 0$$

On en déduit l'équation suivante pour i_d :

$$i_d = i_{dL} + i_{dC} = \frac{1}{L} \int u_a dt + C \cdot \frac{d}{dt}(u_a)$$

Si à la fois les tensions u et u_a existent (voir figure AA1d), alors le courant résultant réel est donné par:

$$i = i_p - i_d$$

Note. — Dans les cas réels, des calculs sur machine permettent de mieux prendre en compte les formes des tensions d'arc.

APPENDIX AA

CURRENT DISTORTION

AA1. Current distortion immediately prior to current-zero

The interaction interval begins when the arc-voltage starts to change significantly as the current approaches zero. The change of the arc-voltage during this time influences the shape and the rate-of-change of the current immediately before current-zero.

This deviation from the prospective current curve is caused by the distortion current, which mainly flows in the low time constant impedance, taking into account all parameters of the actual circuit.

The particular way in which the current approaches zero is responsible for the conditions prevailing between the arcing-contacts of a circuit-breaker at current-zero particularly for the conditions which exist in the medium between the arcing-contacts. The major interaction between circuit and circuit-breaker is caused by the arc-voltage charging and discharging capacitances and influencing di/dt just before zero.

In a simplified circuit, as in Figure AA1a representing a short-circuit in service or a direct test, the voltage u supplies an arc-current i with the appropriate arc-voltage u_a . Parallel to the arc is a capacitor C .

If it is assumed that the arc-voltage $u_a = 0$, then a prospective short-circuit current i_p (see Figure AA1b) will flow through the arc, the magnitude and wave shape of this current being determined by the inductance L , the voltage u , the frequency of this voltage and the moment of current initiation.

If it is assumed that the supply voltage $u = 0$ and that an arc-voltage exists, then the arc-voltage will produce a current flow. This current i_d (see Figure AA1c) is the distortion current, which will flow partly as i_{dL} through the inductance L , and partly as i_{dC} through the capacitance C . For this condition, the following equations apply:

$$u_a - L \cdot \frac{d}{dt} (i_{dL}) = 0$$

and

$$C \frac{d}{dt} (u_a) - i_{dC} = 0$$

From these, the following equation for i_d can be obtained:

$$i_d = i_{dL} + i_{dC} = \frac{1}{L} \int u_a dt + C \cdot \frac{d}{dt} (u_a)$$

If both of the voltages, u and u_a are present (see Figure AA1d), then the resulting actual current is given by:

$$i = i_p - i_d$$

Note. — For actual cases digital calculations by computers may be more appropriate where various arc-voltage wave shapes can be introduced.

AA2. Courant déformant pendant la période fort courant

Pendant cette période, la tension d'arc engendre un courant déformant i_d dans le circuit. i_d se superpose au courant total.

En le comparant au courant présumé, le courant d'arc résultant présente des différences sous quatre aspects: l'amplitude du courant, la durée de l'alternance, l'énergie d'arc et di/dt .

Pour évaluer l'influence de la tension d'arc, il suffit, en pratique, de considérer l'amplitude du courant et la durée de l'alternance.

En première approximation, deux caractéristiques de tension d'arc peuvent être considérées, à savoir:

- 1) une tension d'arc constante $u_a = U_a$
- 2) une tension d'arc croissant linéairement $u_a = S \cdot t$

Puisque le courant à travers le condensateur C (voir figure AA1a) est petit pendant cette période d'arc, le schéma simplifié de la figure AA2a peut être utilisé.

AA2.1 Distorsion due à un courant d'arc symétrique pendant une alternance

Les formules suivantes sont obtenues en négligeant la résistance dans le schéma de la figure AA2a, ce qui est licite pour une seule alternance. Quelques résultats sont donnés aux figures AA3a et AA3b.

Les calculs utilisent les caractéristiques indiquées aux figures AA2b et AA2c.

- $\hat{u} = L \cdot \omega \cdot \hat{i}_p$ = valeur de crête de la tension du circuit de courant
 $\hat{i}_p$ = valeur de crête du courant présumé
 $\hat{i}$ = valeur de crête du courant d'arc réel (réduite par la tension d'arc)
 t_m = instant de la valeur de crête de $\hat{i}$.

a) Rapport des amplitudes de courant

- pour une tension d'arc constante:

$$\frac{\hat{i}}{\hat{i}_p} = \sin \omega \cdot t_m - \frac{U_a}{\hat{u}} \cdot \omega \cdot t_m$$

- pour une tension d'arc linéairement croissante:

$$\frac{\hat{i}}{\hat{i}_p} = \sin \omega \cdot t_m - \frac{S\omega}{2\hat{u}} t_m^2$$

b) Durée réelle de l'alternance de courant T_1 (réduite par la tension d'arc)

- pour une tension d'arc constante:

$$\sin \omega T_1 = \frac{U_a \omega}{\hat{u}} T_1$$

- pour une tension d'arc linéairement croissante:

$$\sin \omega T_1 = \frac{S\omega}{2\hat{u}} T_1^2$$

Les figures AA3a et AA3b montrent la réduction relative de l'amplitude du courant $\Delta i/\hat{i}_p$ et de la durée de l'alternance $\Delta t/T_p$ en fonction respectivement du rapport $U_a/\hat{u}$ pour une tension d'arc constante et du rapport $S \cdot T_a/2 \cdot \hat{u}$ pour une tension d'arc linéairement croissante, où:

$$\Delta i = \hat{i}_p - \hat{i}$$

$$\Delta t = T_p - T_1$$

AA2. Current distortion during the high current interval

During this interval, the arc-voltage generates a distortion current i_d , in the circuit. i_d is superimposed on the total current.

By comparison with the prospective current, the resulting arc current exhibits distortion in four physical aspects: current amplitude, loop duration, arc-energy and di/dt .

To evaluate the influence of the arc-voltage it is sufficient, in practice, to consider the current amplitude and the loop duration.

As a first approximation, two different arc-voltage characteristics can be considered, namely:

- 1) a constant arc-voltage $u_a = U_a$
- 2) a linearly rising arc-voltage $u_a = S \cdot t$

Since the current through the capacitor C (see Figure AA1a) will be small during this period of arcing, the simplified diagram of Figure AA2a is adequate.

AA2.1 Distortion during one loop of arcing related to a symmetrical current

The following formulae are derived, where the resistance in Figure AA2a is neglected since the effect of this during the single loop is negligible. Some results are given in Figure AA3a and AA3b.

Calculations are made based on the characteristics shown in Figure AA2b and AA2c.

- $\hat{u} = L \cdot \omega \cdot \hat{i}_p$ = peak value of voltage of current circuit
 $\hat{i}_p$ = peak value of prospective current
 $\hat{i}$ = peak value of actual current (reduced by arc-voltage)
 t_m = instant of peak value $\hat{i}$

a) Ratio of current amplitudes

- for constant arc-voltage:

$$\frac{\hat{i}}{\hat{i}_p} = \sin \omega \cdot t_m - \frac{U_a}{\hat{u}} \cdot \omega t_m$$

- for linearly rising arc-voltage:

$$\frac{\hat{i}}{\hat{i}_p} = \sin \omega \cdot t_m - \frac{S\omega}{2\hat{u}} t_m^2$$

b) Actual current loop duration T_1 (reduced by arc-voltage)

- for constant arc-voltage :

$$\sin \omega T_1 = \frac{U_a \omega}{\hat{u}} T_1$$

- for linearly rising arc-voltage:

$$\sin \omega T_1 = \frac{S\omega}{2\hat{u}} T_1^2$$

In Figure AA3a, and AA3b relative reduction of current amplitude $\Delta i/\hat{i}_p$ and current loop duration $\Delta t/T_p$ are given as a function of ratio $U_a/\hat{u}$ for constant arc-voltage and of ratio $S \cdot T_a/2 \cdot \hat{u}$ for linearly rising arc-voltage respectively, where:

$$\Delta i = \hat{i}_p - \hat{i}$$

$$\Delta t = T_p - T_1$$

T_p = durée présumée de l'alternance

T_a = durée d'arc réelle ($T_a = T_1$ pour une seule alternance d'arc, voir figures AA2b et AA2c).

AA2.2 Déformation dans le cas général

Le courant déformant en cas de défaut symétrique ou asymétrique avec un arc durant plus d'une alternance peut être calculé à l'aide des formules suivantes qui sont applicables dans les deux cas de tension d'arc constante ou linéairement croissante. Ces calculs sont basés sur le schéma de la figure AA2a où la constante de temps L/R de l'impédance d'alimentation est introduite. Le courant présumé par unité est donné par:

$$i_p/\hat{i}_p = \sin(\omega t + \omega t_1 - \varphi) - \sin(\omega t_1 - \varphi) \cdot e^{-\frac{R}{L}t}$$

où:

t = temps compté à partir du début du courant

t_1 = intervalle de temps compris entre le début de l'alternance positive de tension et le début du courant

φ = $\arctan \frac{\omega L}{R}$ Pour un courant symétrique $\varphi = \omega t_1$

Les courants déformants, par unité, sont:

$i_d/\hat{i}_p = C$ pour la première alternance d'arc

$i_d/\hat{i}_p = D - E$ pour la deuxième alternance d'arc

$i_d/\hat{i}_p = D - F + G$ pour la troisième alternance d'arc

où:

$C, D, E, F,$ et G sont définis comme suit:

a) pour une tension d'arc constante:

$$C = \frac{M}{\cos \varphi} \left[1 - e^{-\frac{R}{L}(t - t_0)} \right]$$

$$D = \frac{M}{\cos \varphi} \left[1 - e^{-\frac{R}{L}(t'_0 - t_0)} \right] e^{-\frac{R}{L}(t - t'_0)}$$

$$E = \frac{M}{\cos \varphi} \left[1 - e^{-\frac{R}{L}(t - t'_0)} \right]$$

$$F = \frac{M}{\cos \varphi} \left[1 - e^{-\frac{R}{L}(t''_0 - t'_0)} \right] e^{-\frac{R}{L}(t - t''_0)}$$

$$G = \frac{M}{\cos \varphi} \left[1 - e^{-\frac{R}{L}(t - t''_0)} \right]$$

T_p = prospective current loop duration

T_a = actual arcing time ($T_a = T_1$ for one loop of arcing, see Figures AA2b and AA2c).

AA2.2 Distortion in general case

The distortion currents in the case of both symmetrical and asymmetrical currents including more than one loop of arcing are obtained by the following formulae which are applicable for the case of constant and linearly rising arc-voltages. These calculations are based on a circuit as in Figure AA2a where the L/R time constant of the supply impedance is introduced. The p.u. prospective current is given by:

$$i_p/\hat{i}_p = \sin(\omega t + \omega t_1 - \varphi) - \sin(\omega t_1 - \varphi) \cdot e^{-\frac{R}{L}t}$$

where:

t = time coordinate counting from the instant of current initiation

t_1 = time interval between the beginning of the positive voltage loop and current initiation

$\varphi = \arctan \frac{\omega L}{R}$ For symmetrical current $\varphi = \omega t_1$

The per unit distortion currents are:

$i_d/\hat{i}_p = C$ for the first loop of arcing

$i_d/\hat{i}_p = D - E$ for the second loop of arcing

$i_d/\hat{i}_p = D - F + G$ for the third loop of arcing

where:

C, D, E, F and G are defined as follows:

a) for constant arc-voltage.

$$C = \frac{M}{\cos \varphi} \left[1 - e^{-\frac{R}{L}(t - t_{cs})} \right]$$

$$D = \frac{M}{\cos \varphi} \left[1 - e^{-\frac{R}{L}(t'_0 - t_{cs})} \right] e^{-\frac{R}{L}(t - t'_0)}$$

$$E = \frac{M}{\cos \varphi} \left[1 - e^{-\frac{R}{L}(t - t'_0)} \right]$$

$$F = \frac{M}{\cos \varphi} \left[1 - e^{-\frac{R}{L}(t''_0 - t'_0)} \right] e^{-\frac{R}{L}(t - t''_0)}$$

$$G = \frac{M}{\cos \varphi} \left[1 - e^{-\frac{R}{L}(t - t''_0)} \right]$$

où:

$M = \frac{U_a}{\hat{u}}$ = rapport entre la tension d'arc et la valeur de crête de la tension à fréquence industrielle

$$\cos \varphi = \frac{R}{\sqrt{R^2 + (\omega L)^2}}$$

t_{cs} = instant de séparation des contacts

t'_o, t''_o = instants de la fin de chaque alternance

b) pour une tension d'arc linéairement croissante:

$$C = \frac{M}{\cos \varphi} \left[(t - t_{cs}) - \frac{L}{R} (1 - e^{-\frac{R}{L}(t - t_{cs})}) \right]$$

$$D = \frac{M}{\cos \varphi} \left[(t'_o - t_{cs}) - \frac{L}{R} (1 - e^{-\frac{R}{L}(t'_o - t_{cs})}) \right] e^{-\frac{R}{L}(t - t'_o)}$$

$$E = \frac{M}{\cos \varphi} \left[(t - t'_o) - \frac{L}{R} (1 - e^{-\frac{R}{L}(t - t'_o)}) + (t'_o - t_{cs}) \cdot (1 - e^{-\frac{R}{L}(t - t'_o)}) \right]$$

$$F = \frac{M}{\cos \varphi} \left[(t''_o - t'_o) - \frac{L}{R} (1 - e^{-\frac{R}{L}(t''_o - t'_o)}) + (t'_o - t_{cs}) \cdot (1 - e^{-\frac{R}{L}(t''_o - t'_o)}) \right] e^{-\frac{R}{L}(t - t''_o)}$$

$$G = \frac{M}{\cos \varphi} \left[(t - t''_o) - \frac{L}{R} (1 - e^{-\frac{R}{L}(t - t''_o)}) + (t''_o - t_{cs}) \cdot (1 - e^{-\frac{R}{L}(t - t''_o)}) \right]$$

où:

$$M = \frac{S \cdot T_a}{2 \hat{u}}$$

Les réductions relatives de l'amplitude et de la durée de l'alternance du courant sont données aux figures AA3a à AA3d dans quelques cas caractéristiques en fonction de la dernière alternance d'arc.

where:

$M = \frac{U_a}{\hat{u}}$ = the ratio between the arc-voltage and the peak value of the power-frequency voltage

$$\cos \varphi = \frac{R}{\sqrt{R^2 + (\omega L)^2}}$$

t_{cs} = instant of contact separation

t'_o, t''_o = instants at the end of each current loop

b) for linearly rising arc-voltage:

$$C = \frac{M}{\cos \varphi} \left[(t - t_{cs}) - \frac{L}{R} (1 - e^{-\frac{R}{L}(t - t_{cs})}) \right]$$

$$D = \frac{M}{\cos \varphi} \left[(t'_o - t_{cs}) - \frac{L}{R} (1 - e^{-\frac{R}{L}(t'_o - t_{cs})}) \right] e^{-\frac{R}{L}(t - t'_o)}$$

$$E = \frac{M}{\cos \varphi} \left[(t - t'_o) - \frac{L}{R} (1 - e^{-\frac{R}{L}(t - t'_o)}) + (t'_o - t_{cs}) \cdot (1 - e^{-\frac{R}{L}(t - t'_o)}) \right]$$

$$F = \frac{M}{\cos \varphi} \left[(t''_o - t'_o) - \frac{L}{R} (1 - e^{-\frac{R}{L}(t''_o - t'_o)}) + (t'_o - t_{cs}) \cdot (1 - e^{-\frac{R}{L}(t''_o - t'_o)}) \right] e^{-\frac{R}{L}(t - t''_o)}$$

$$G = \frac{M}{\cos \varphi} \left[(t - t''_o) - \frac{L}{R} (1 - e^{-\frac{R}{L}(t - t''_o)}) + (t''_o - t_{cs}) \cdot (1 - e^{-\frac{R}{L}(t - t''_o)}) \right]$$

Where:

$$M = \frac{S \cdot T_a}{2 \hat{u}}$$

Relative reductions of current amplitudes and loop durations related to the last arcing loop for some typical cases are given in Figures AA3a to AA3d.

Pour un courant symétrique, les valeurs sont données à la figure AA3a en fonction du rapport $U_a/\hat{u}$ dans le cas de tension d'arc constante et à la figure AA3b en fonction du rapport $S \cdot T_a/2\hat{u}$ dans le cas d'une tension d'arc linéairement croissante. Les figures AA3c et AA3d donnent les résultats correspondant à un courant asymétrique.

Pour les différentes durées d'arc, on a considéré trois cas caractéristiques: 1, 2 et 2,5 alternances. Pour les courants asymétriques, la position de séparation des contacts a été fixée à 1,5 cycle après l'origine du courant.

L'effet de la tension d'arc dépend beaucoup, non seulement de la tension d'arc elle-même mais aussi de la durée d'arc et de l'asymétrie du courant. Par conséquent, chaque cas nécessite une évaluation précise.

Note. — Pour comparer les courbes correspondant aux deux types d'arc, les valeurs de U_a ont été choisies de manière à ce que la tension d'arc croissant linéairement atteigne deux fois la valeur constante de tension d'arc, au moment du dernier zéro de courant.

AA3. Exemples d'estimation des paramètres du courant déformant

Quelques exemples d'application des méthodes d'évaluation du courant déformant proposées ci-dessus, aux articles AA1 et AA2 sont donnés, ci-après, pour l'essai tripolaire d'un disjoncteur 123 kV.

Pour les exemples d'essais synthétiques, on a supposé égales les tensions d'arc et les positions de départ des contacts pour le disjoncteur en essai et pour le disjoncteur auxiliaire.

AA3.1 Essai avec un courant symétrique

AA3.1.1 Tension d'arc constante

Essai direct

Tension assignée

$$U = 123 \text{ kV}$$

Tension d'essai monophasé

$$U_1 = \frac{123 \cdot 1,3}{\sqrt{3}} = 92 \text{ kV}$$

Valeur moyenne de la tension d'arc constante (dernière alternance)

$$U_a = 1 \text{ kV}$$

En conséquence:

$$\frac{U_a}{\hat{u}} = \frac{1}{92 \cdot \sqrt{2}} = 0,0077$$

d'où par le calcul pour une alternance d'arc (voir paragraphe AA2.1):

$$\frac{\Delta i}{\hat{i}_p} = -1,2\%$$

et:

$$\frac{\Delta t}{T_p} = -0,7\%$$

Essai synthétique

Tension du circuit de courant

$$U_1 = 31 \text{ kV}$$

Valeur moyenne d'une tension d'arc constante (disjoncteur en essai et disjoncteur auxiliaire, dernière alternance)

$$U_{as} = 2 U_a = 2 \text{ kV}$$

donc:

$$\frac{U_{as}}{\hat{u}} = \frac{2}{31 \cdot \sqrt{2}} = 0,046$$

et à l'aide de la figure AA3a pour une alternance d'arc

$$\frac{\Delta i}{\hat{i}_p} = -7\%$$

For symmetrical current, values are given for constant arc-voltage as a function of ratio $U_a/\hat{u}$ in Figure AA3a and for linearly rising arc-voltage as a function of the ratio $S \cdot T_a/2\hat{u}$ in Figure AA3b. For asymmetrical current the corresponding results are given in Figures AA3c and AA3d.

For arcing times, three typical values, i.e. for one, two and two and half loops, are introduced. In the case of asymmetrical current contact parting positions have been selected starting about 1.5 cycles after current initiation.

The modifying of arc-voltage is much dependent on not only arc-voltage but also arcing time and current asymmetry, therefore an exact evaluation for each case is necessary.

Note. — In order to be able to compare the curves relevant to either type of arcing suitable values have been chosen for the arc-voltages: the value at the last current zero for linearly rising arc-voltage is twice the value U_a for the constant arc-voltage.

AA3. Examples of estimation of the parameters of the distorted current

In the following, some examples of application of the methods of evaluation of the distorted current shown in the preceding clauses AA1 and AA2 are given for the single pole test of a 123 kV circuit-breaker.

For the synthetic test examples, equal arc-voltages and contact parting positions of both the test and the auxiliary circuit-breaker are assumed.

AA3.1 Symmetrical current test

AA3.1.1 Constant arc-voltage

Direct test

Rated voltage

$$U = 123 \text{ kV}$$

Single pole test voltage

$$U_1 = \frac{123 \cdot 1,3}{\sqrt{3}} = 92 \text{ kV}$$

Mean value of constant arc-voltage (last loop)

$$U_a = 1 \text{ kV}$$

Therefore:

$$\frac{U_a}{\hat{u}} = \frac{1}{92 \cdot \sqrt{2}} = 0,0077$$

by calculation for one loop of arcing (see Sub-clause AA2.1):

$$\frac{\Delta i}{\hat{i}_p} = -1,2\%$$

and:

$$\frac{\Delta t}{T_p} = -0,7\%$$

Synthetic test

Current circuit voltage

$$U_1 = 31 \text{ kV}$$

Mean value of constant arc-voltage (test and auxiliary circuit-breaker, last loop)

$$U_{as} = 2 U_a = 2 \text{ kV}$$

therefore:

$$\frac{U_{as}}{\hat{u}} = \frac{2}{31 \cdot \sqrt{2}} = 0,046$$

from Figure AA3a for one loop of arcing

$$\frac{\Delta i}{\hat{i}_p} = -7\%$$

et:

$$\frac{\Delta t}{T_p} = -4,5\%$$

AA3.1.2 Tension d'arc croissant linéairement

Essai direct

Tension d'essai monophasé

$$U_t = 92 \text{ kV comme ci-dessus}$$

Tension d'arc croissant linéairement

$$\frac{S T_a}{2} = 3 \text{ kV}$$

donc:

$$\frac{S T_a}{2 \hat{u}} = \frac{3}{92 \sqrt{2}} = 0,023$$

et par la figure AA3b pour une alternance d'arc

$$\frac{\Delta i}{\hat{i}_p} = -1,7\%$$

et:

$$\frac{\Delta t}{T_p} = -2,2\%$$

Essai synthétique

Tension du circuit de courant

$$U_t = 31 \text{ kV comme ci-dessus}$$

Tension d'arc croissant linéairement (disjoncteur en essai et disjoncteur auxiliaire)

$$\frac{S T_a}{2} = 2 \cdot 3 \text{ kV} = 6 \text{ kV}$$

donc:

$$\frac{S T_a}{2 \hat{u}} = \frac{6}{31 \sqrt{2}} = 0,137$$

et par la figure AA3b pour une alternance d'arc

$$\frac{\Delta i}{\hat{i}_p} = -10\%$$

et:

$$\frac{\Delta t}{T_p} = -11,2\%$$

Dans le premier exemple, les tolérances sur l'amplitude et la durée de l'alternance de courant à fréquence industrielle ne doivent pas, en principe, être dépassées pendant l'essai synthétique réel selon le paragraphe 4.1. Cependant, cela n'est possible que si la décroissance de la composante alternative du courant est négligeable.

Dans le deuxième exemple, la tension du circuit de courant doit être augmentée ou d'autres mesures doivent être prises, comme indiqué au paragraphe 4.1, lorsque les tolérances sur la durée de l'alternance sont dépassées. Alors que la tolérance sur l'amplitude du courant n'est apparemment pas dépassée, elle peut l'être en pratique quand il existe une décroissance de la composante alternative du courant présumé.

AA3.2 Essai avec un courant asymétrique

Si la tension d'arc est présumée presque constante ou croissant linéairement, on peut utiliser les courbes des figures AA3c et AA3d. La méthode d'évaluation est similaire à celle décrite pour le cas symétrique. Par exemple, dans le cas des tensions d'arc constante:

and:

$$\frac{\Delta t}{T_p} = -4,5\%$$

AA3.1.2 Linearly rising arc-voltage

Direct test

Single pole test voltage

$$U_t = 92 \text{ kV as above}$$

Linearly rising arc-voltage

$$\frac{S T_a}{2} = 3 \text{ kv}$$

therefore:

$$\frac{S T_a}{2 \hat{u}} = \frac{3}{92 \sqrt{2}} = 0,023$$

from Figure AA3b for one loop of arcing

$$\frac{\Delta i}{\hat{i}_p} = -1,7\%$$

and:

$$\frac{\Delta t}{T_p} = -2,2\%$$

Synthetic test

Current circuit voltage

$$U_l = 31 \text{ kV as above}$$

Linearly rising arc-voltage (test and auxiliary circuit-breaker)

$$\frac{S T_a}{2} = 2 \cdot 3 \text{ kV} = 6 \text{ kV}$$

therefore:

$$\frac{S T_a}{2 \hat{u}} = \frac{6}{31 \sqrt{2}} = 0,137$$

from Figure AA3b for one loop of arcing

$$\frac{\Delta i}{\hat{i}_p} = -10\%$$

and:

$$\frac{\Delta t}{T_p} = -11,2\%$$

In the first example, the tolerances on the amplitude and the duration of the power-frequency current loop, according to Sub-clause 4.1, should not be exceeded during the actual synthetic test. This depends, however, on the decrement of the a.c. component of the current being negligible.

In the second example, the current circuit voltage has to be increased or other measures as described in Sub-clause 4.1 have to be taken because the tolerance on the loop duration is exceeded. Whilst tolerance on the current amplitude is apparently not exceeded, it might be exceeded in practice where there is likely to be some decrement of the a.c. component of the prospective current.

AA3.2 Asymmetrical current test

If the arc-voltage is approximately constant or linearly rising, the curves in Figures AA3c and AA3d can be used. The method of evaluation is similar to the one outlined for the symmetrical case. For example in case of constant arc-voltage:

Essai direct

Tension d'essai monophasé

$$U_t = \frac{123 \cdot 1,3}{\sqrt{3}} = 92 \text{ kV}$$

(comme ci-dessus)

Tension d'arc constante

$$U_a = 1 \text{ kV}$$

donc:

$$\frac{U_a}{\hat{u}} = \frac{1}{92 \cdot \sqrt{2}} = 0,0077$$

pour une séparation des contacts environ 1,5 cycle après l'apparition du courant et une alternance d'arc

et:

$$\frac{\Delta i}{\hat{i}_p} = -1\%$$

$$\frac{\Delta t}{T_p} = -0,6\% \text{ (figure AA3c)}$$

Essai synthétique

Tension de la source de courant

$$U_1 = 14,2 \text{ kV}$$

Tension d'arc constante (disjoncteur en essai et disjoncteur auxiliaire)

$$U_a = 2 \text{ kV}$$

donc:

$$\frac{U_a}{\hat{u}} = \frac{2}{14,2 \sqrt{2}} = 0,10$$

pour le même cas que ci-dessus:

$$\frac{\Delta i}{\hat{i}_p} = -12,6\%$$

et:

$$\frac{\Delta t}{T_p} = -8,0\% \text{ (figure AA3c)}$$

La tension d'arc réelle peut ne pas présenter l'une des caractéristiques simplifiées. Dans un tel cas, la réduction de courant pendant l'essai synthétique peut être mesurée à partir des enregistrements oscillographes réels ou calculés. Le courant réel de l'essai direct qui est nécessaire pour déterminer la tension de la source de courant d'essai synthétique ne peut qu'être calculé.

Pour les disjoncteurs ayant une tension d'arc relativement faible (par exemple $U_a = 2\% U_1$) l'effet de la tension d'arc sur le courant d'arc dans le réseau et dans le circuit direct est négligeable. Par conséquent, on peut admettre pour courant de référence, le courant présumé spécifié.

Note — Si l'ouverture du disjoncteur auxiliaire est retardée par rapport à l'ouverture du disjoncteur en essai, ou si un disjoncteur auxiliaire avec une tension d'arc plus faible est utilisé, son influence sur le courant coupé sera plus faible que celle du disjoncteur en essai.

Direct test

Single pole test voltage

$$U_t = \frac{123 \cdot 1,3}{\sqrt{3}} = 92 \text{ kV}$$

(as above)

Constant arc-voltage

$$U_a = 1 \text{ kV}$$

therefore:

$$\frac{U_a}{\hat{u}} = \frac{1}{92 \cdot \sqrt{2}} = 0,0077$$

for contact parting at around 1,5 cycle after current initiation and one loop of arcing

and:

$$\frac{\Delta i}{\hat{i}_p} = -1\%$$

$$\frac{\Delta t}{T_p} = -0,6\% \text{ (Figure AA3c)}$$

Synthetic test

Current circuit voltage

$$U_t = 14,2 \text{ kV}$$

Constant arc-voltage (test and auxiliary circuit-breakers)

$$U_a = 2 \text{ kV}$$

therefore:

$$\frac{U_a}{\hat{u}} = \frac{2}{14,2 \sqrt{2}} = 0.10$$

for the same situation as above:

$$\frac{\Delta i}{\hat{i}_p} = -12,6\%$$

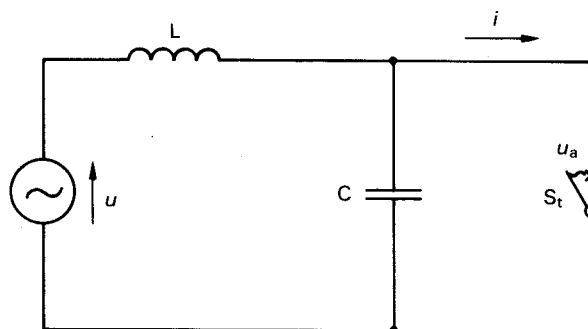
and:

$$\frac{\Delta t}{T_p} = -8,0\% \text{ (Figure AA3c)}$$

The actual arc-voltage may not follow one of the simplified characteristics. In such a case the current reduction during the synthetic test can be measured from actual oscillograms or calculated. The actual current of the direct test which is required to establish the synthetic test driving voltage can only be calculated.

For circuit-breakers having relatively low arc-voltage (e.g. $U_a = 2\% U_t$), the modifying effect of the arc-voltage on the current in the system or in the direct circuit is negligible. Therefore the specified prospective current is assumed as reference current.

Note. — If the opening of the auxiliary circuit-breaker is delayed in relation to the opening of the test circuit-breaker or if an auxiliary circuit-breaker with a lower arc-voltage is used, then its influence on the breaking current will be smaller than that of the test circuit-breaker.



133/89

u = tension alimentant le circuit direct
voltage supplying the direct circuit
 u_a = tension d'arc du disjoncteur
arc-voltage of circuit-breaker
 L = bobine d'inductance du circuit direct à pleine
puissance, contrôlant avec u le courant de
court-circuit
inductance of the full power direct circuit, toge-
ther with u controlling the short-circuit cur-
rent

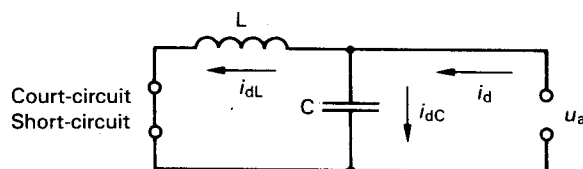
C = condensateur du circuit direct à pleine puissan-
ce, contrôlant avec L la tension transitoire de
rétablissement du circuit
capacitance of the full power direct circuit,
together with L controlling the transient
recovery-voltage of the circuit
 S_t = disjoncteur
circuit-breaker
 i = courant d'arc
arc-current

FIG. AA1a. — Circuit direct, schéma simplifié.
Direct circuit, simplified diagram.



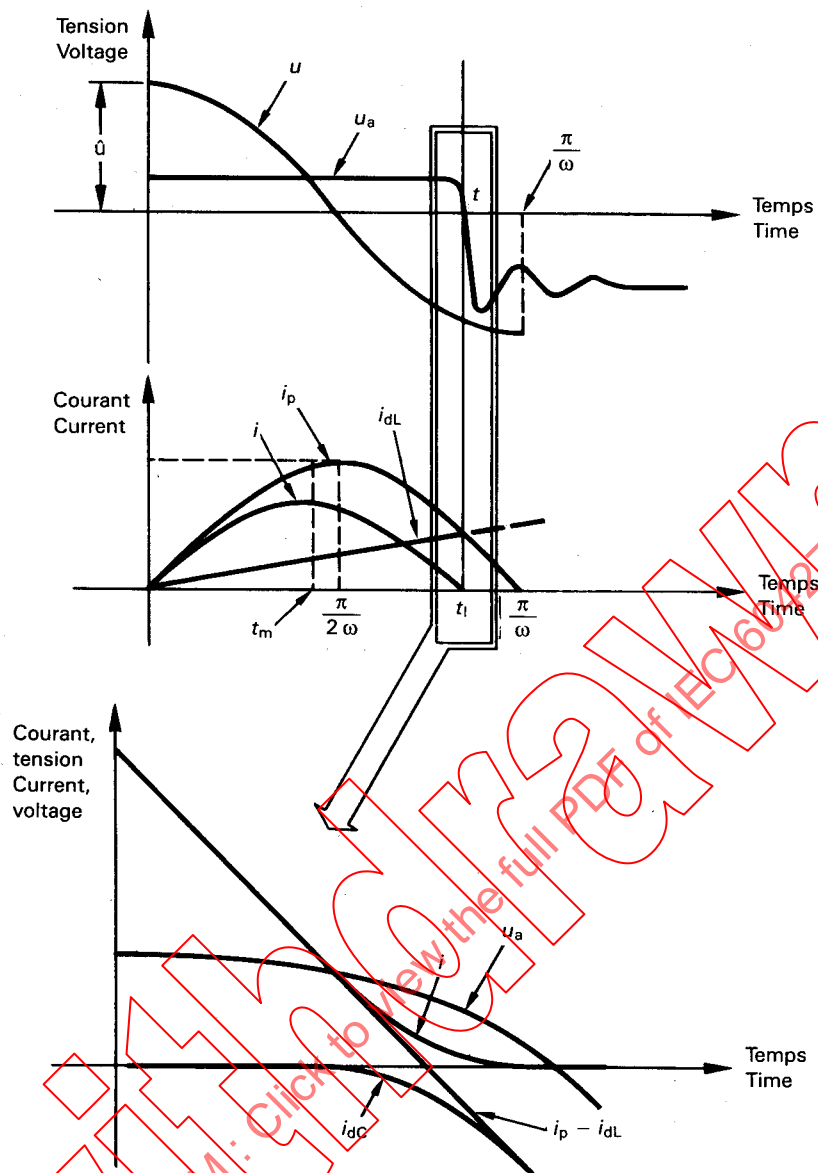
134/89

FIG. AA1b. — Courant de court-circuit présumé.
Prospective short-circuit current.



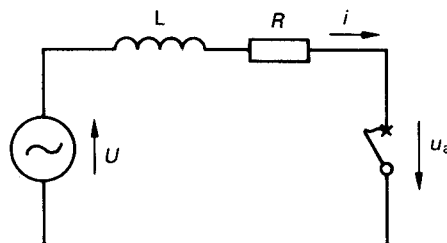
135/89

FIG. AA1c. — Courant déformant.
Distortion current.



136/89

FIG. AA1d. — Courant déformant.
Distortion current.



137/89

FIG. AA2a. — Schéma de circuit simplifié.
Simplified circuit diagram.

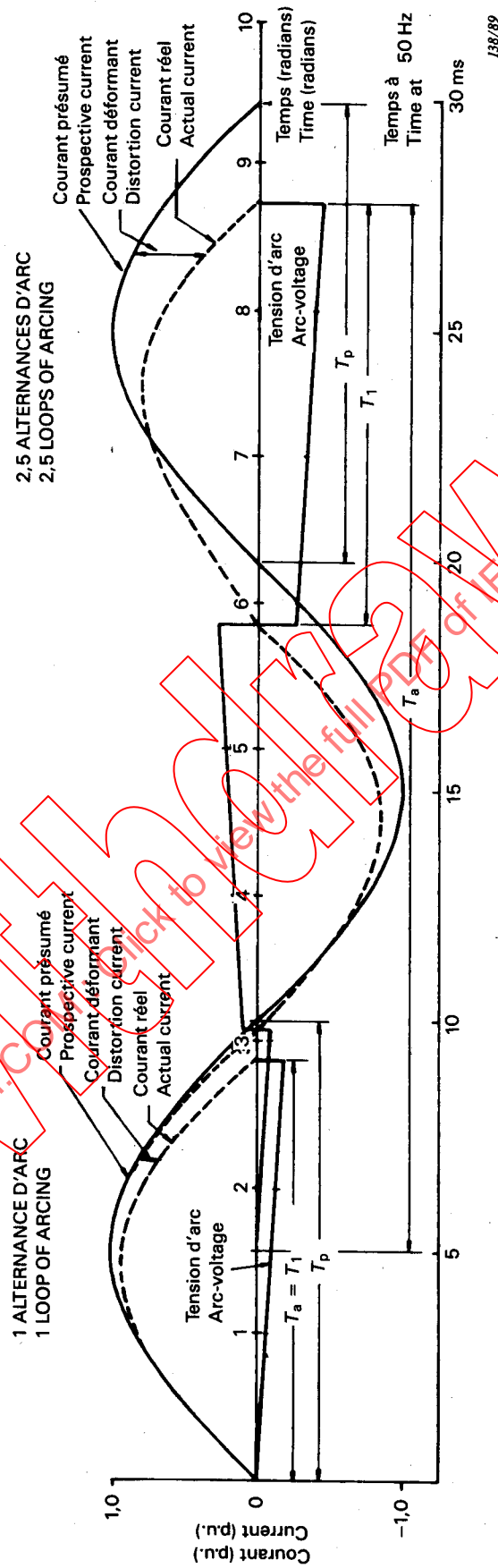


Fig. AA2b. — Caractéristiques du courant et de la tension d'arc pour courant symétrique
Current and arc-voltage characteristics for symmetrical current.

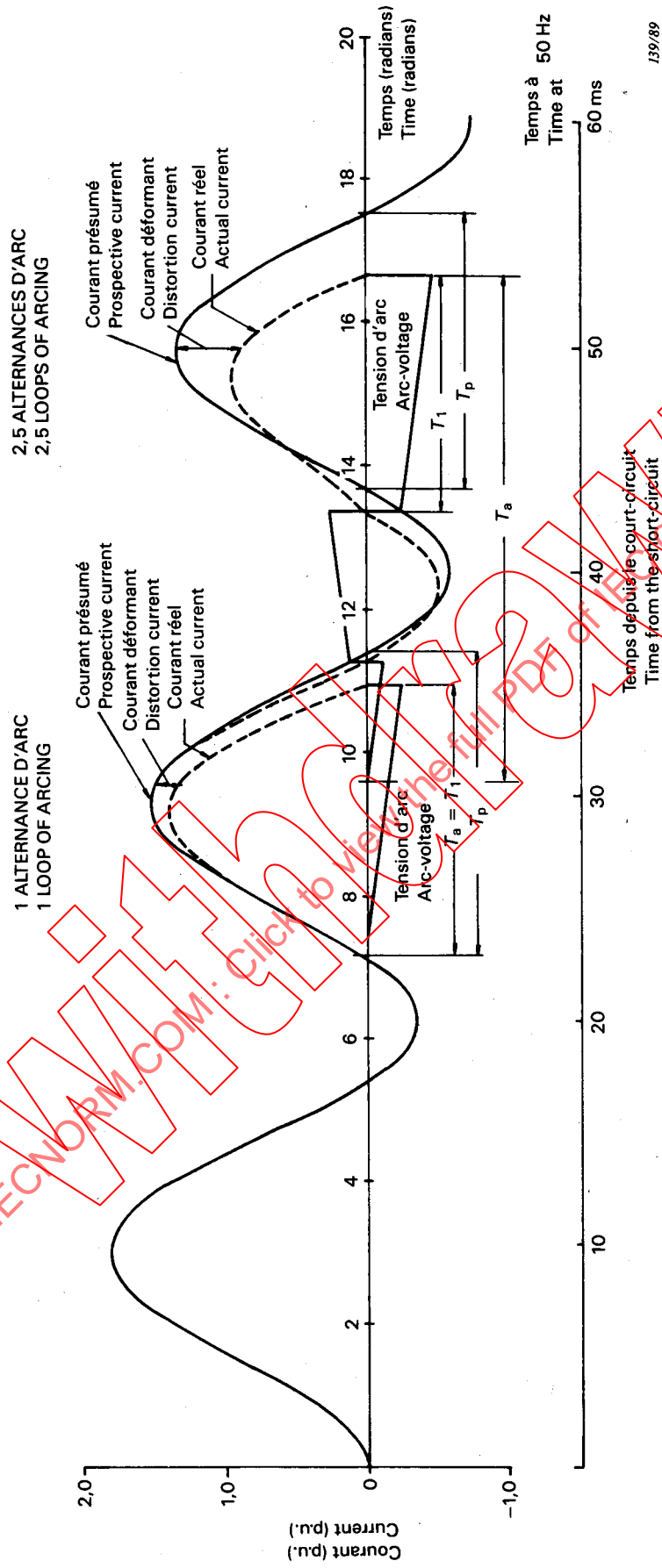
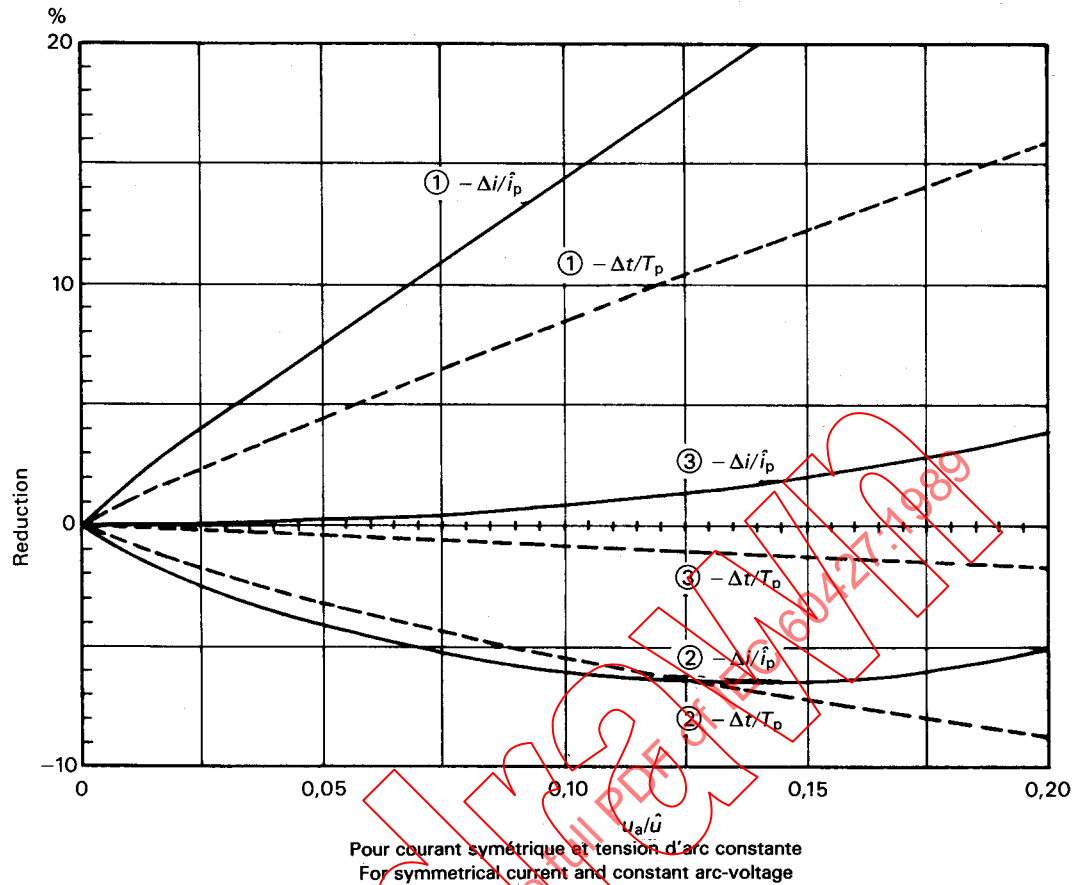


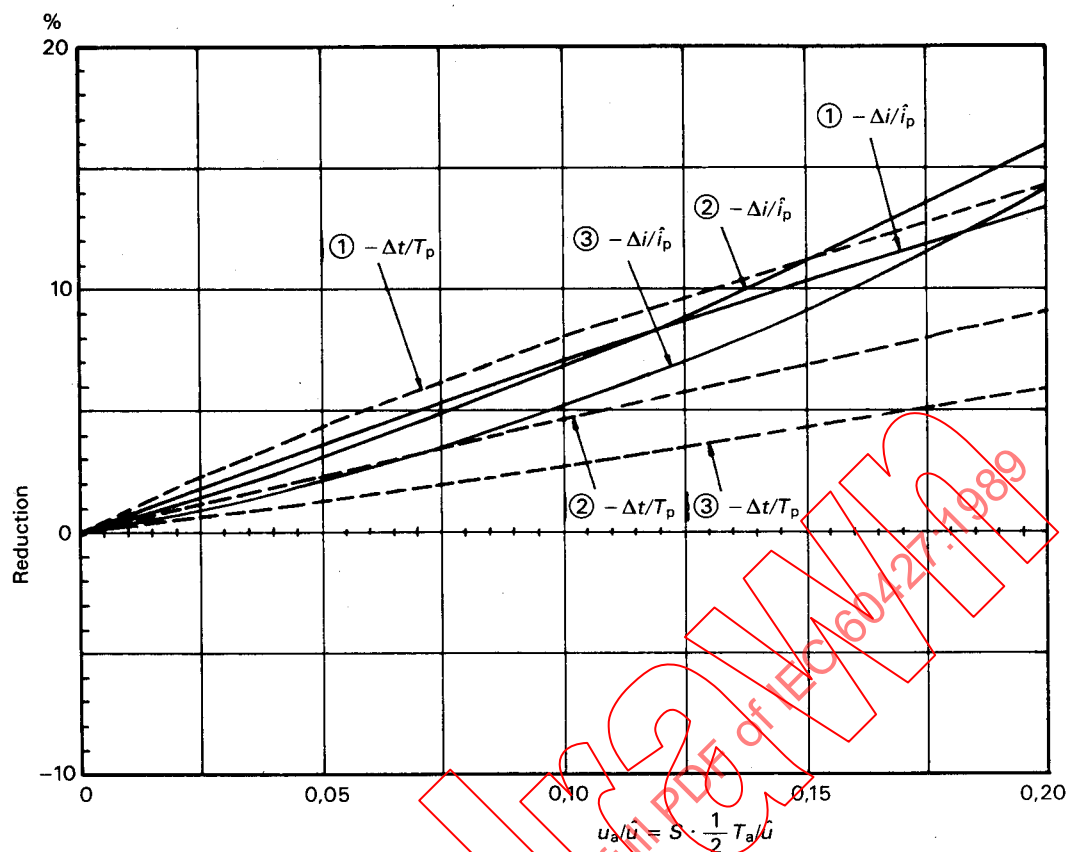
Fig. AA2c. — Caractéristiques de courant et de tension d'arc pour courant asymétrique.
Current and arc-voltage characteristics for asymmetrical current



140/89

- | | |
|---|---|
| ① — Arc durant 1 alternance
1 loop of arcing | ③ — Arc durant 2,5 alternances
2,5 loops of arcing |
| ② — Arc durant 2 alternances
2 loops of arcing | Voir fig. AA2b
See figure AA2b |

FIG. AA3a. — Réduction de l'amplitude et de la durée de la dernière alternance.
Reduction of amplitude and duration of final current loop of arcing.

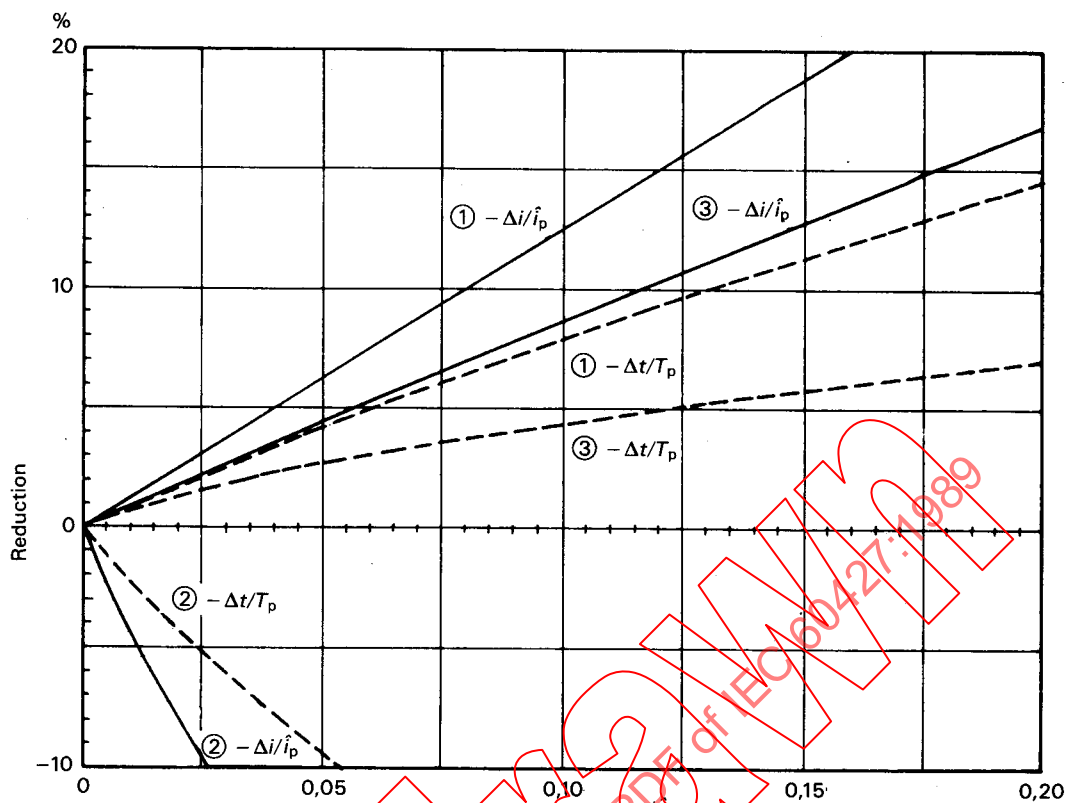


Pour courant symétrique et tension d'arc croissant linéairement
For symmetrical current and linearly rising arc-voltage

141/89

- ① — Arc durant 1 alternance
1 loop of arcing
- ② — Arc durant 2 alternances
2 loops of arcing
- ③ — Arc durant 2,5 alternances
2,5 loops of arcing
- Voir fig. AA2b
See figure AA2b

FIG. AA3b. — Réduction de l'amplitude et de la durée de la dernière alternance.
Reduction of amplitude and duration of final current loop of arcing.

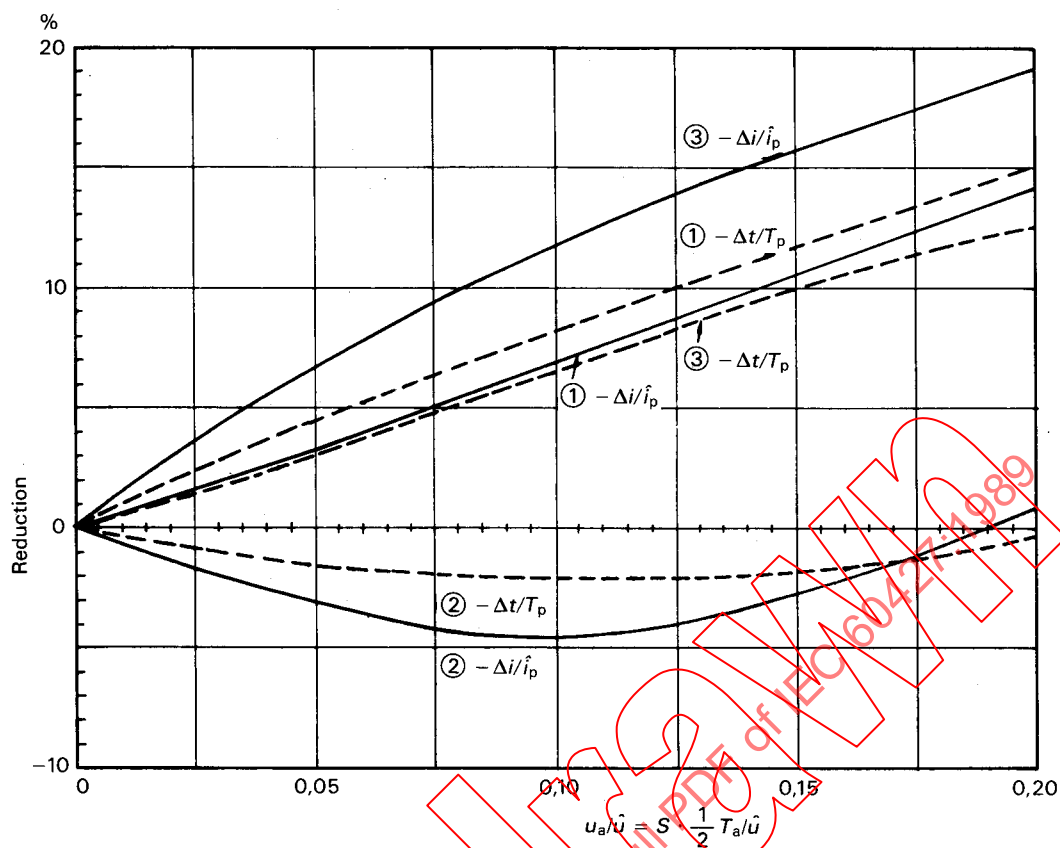


Pour courant asymétrique et tension d'arc constante
For asymmetrical current and constant arc-voltage

142/89

- | | |
|---|---|
| ① — Arc durant 1 alternance
1 loop of arcing | ③ — Arc durant 2,5 alternances
2,5 loops of arcing |
| ② — Arc durant 2 alternances
2 loops of arcing | Voir fig. AA2c
See figure AA2c |

FIG. AA3c. — Réduction de l'amplitude et de la durée de la dernière alternance.
Reduction of amplitude and duration of final current loop of arcing.



Pour courant asymétrique et tension d'arc croissant linéairement
For asymmetrical current and linearly rising arc-voltage

143/89

- | | |
|---|---|
| ① — Arc durant 1 alternance
1 loop of arcing | ③ — Arc durant 2,5 alternances
2,5 loops of arcing |
| ② — Arc durant 2 alternances
2 loops of arcing | Voir fig. AA2c
See figure AA2c |

FIG. AA3d. — Réduction de l'amplitude et de la durée de la dernière alternance.
Reduction of amplitude and duration of final current loop of arcing.

ANNEXE BB

MÉTHODES D'INJECTION DE COURANT

BB1. Injection de courant

Dans un circuit d'essai synthétique utilisant l'injection de courant, la superposition des courants a lieu légèrement avant le zéro du courant de court-circuit à fréquence industrielle. Un courant d'amplitude plus petite mais de fréquence plus élevée, obtenu à partir du circuit de tension, est superposé au courant existant dans le disjoncteur en essai ou dans le disjoncteur auxiliaire. L'instant de commutation de ce courant injecté est choisi au moyen d'un circuit de commande dépendant du courant. Il convient que cet instant soit tel que l'onde de courant résultant dans le disjoncteur en essai corresponde à celle du courant de coupure spécifié avant le zéro de courant pendant la période de changement significatif de tension d'arc.

De cette manière, le disjoncteur en essai est relié automatiquement au circuit de tension après l'interruption du courant par le disjoncteur auxiliaire de telle sorte qu'il n'y a aucun décalage entre la contrainte de courant et l'application de la contrainte de tension.

BB1.1 *Circuit d'injection de courant avec circuit de tension en parallèle avec le disjoncteur en essai (injection parallèle)*

La figure BB1 montre le schéma simplifié d'un circuit d'injection de courant dont la source de tension est connectée en parallèle avec le disjoncteur en essai.

Le circuit de tension est commuté un court instant avant le zéro du courant de court-circuit à fréquence industrielle, avant la période d'interaction. A cet instant, un courant oscillatoire à haute fréquence i_h est superposé au courant de court-circuit à fréquence industrielle i avec la même polarité pour obtenir le courant d'essai total dans le disjoncteur en essai.

Lorsque le disjoncteur auxiliaire coupe le courant de court-circuit à fréquence industrielle i , le disjoncteur en essai est seulement relié au circuit de tension et i_h est le seul courant restant. Le circuit de tension fournit aussi la tension de rétablissement aux bornes du disjoncteur en essai après la coupure de ce courant.

La figure BB2 montre un exemple de séquence de l'injection. Les deux points d'inflexion indiquent de façon typique le début de l'injection de courant dans le disjoncteur en essai et la coupure du courant de court-circuit à fréquence industrielle par le disjoncteur auxiliaire. La forme d'onde de la tension transitoire de rétablissement peut être réglée en ajustant Z_h et C_{dh} (figure BB1) pour satisfaire aux prescriptions de la Publication 56 de la CEI (voir paragraphe 4.1.3).

BB1.2 *Circuit d'injection de courant avec circuit de tension en parallèle avec le disjoncteur auxiliaire (injection série)*

La figure BB3 montre le circuit simplifié du schéma d'injection de courant avec le circuit de tension en parallèle avec le disjoncteur auxiliaire.

Après commutation du circuit de tension, peu avant le zéro du courant de court-circuit à fréquence industrielle, le courant oscillatoire haute fréquence i_h est superposé, avec la polarité inverse au courant i à fréquence industrielle dans le disjoncteur auxiliaire.

Dès que le courant résultant est interrompu dans le disjoncteur auxiliaire, le courant oscillatoire traverse le disjoncteur en essai et le circuit de courant. Le disjoncteur en essai fait maintenant partie d'un circuit qui comprend en série le circuit de courant et le circuit de tension. Après extinction du courant résultant par le disjoncteur en essai, la TTR est créée à la fois par le circuit de tension et le circuit de courant.

APPENDIX BB

CURRENT INJECTION METHODS

BB1. Current injection

In a synthetic test circuit using current injection, the superposition of the currents takes place shortly before the zero of the power-frequency short-circuit current. A current of smaller amplitude but higher frequency, derived from the voltage circuit, is superimposed either in the test circuit-breaker or in the auxiliary circuit-breaker. The instant of switching in this injected current is selected by means of a current-dependent control circuit. This instant should be such that the character of the resulting current wave in the test circuit-breaker corresponds to that of the specified breaking current prior to the current-zero during the interval of significant change of arc-voltage.

In this way, the circuit-breaker under test is automatically connected into the voltage circuit after the interruption of the current in the auxiliary circuit-breaker, so there will be no delay between the current stress and the application of the voltage stress.

BB1.1 *Current injection circuit with the voltage circuit in parallel with the test circuit-breaker (parallel circuit)*

Figure BB1 shows the simplified circuit diagram of a current injection circuit with the voltage circuit connected in parallel with the test circuit-breaker.

The voltage circuit is switched in shortly before the zero of the power-frequency short-circuit current, prior to the interaction interval. At this time the high-frequency oscillatory current i_h is superimposed on the power-frequency short-circuit current i , with the same polarity, to give a resultant test current in the test circuit-breaker.

After the auxiliary circuit-breaker interrupts the power-frequency short-circuit current i , the test circuit breaker is connected only to the voltage circuit and i_h is the only remaining current. The voltage circuit also provides the recovery voltage across the test circuit-breaker after the current is interrupted.

Figure BB2 shows an example of injection timing. The two points of inflection typically indicate the start of the current injection in the test circuit-breaker and the interruption of the power-frequency short-circuit current by the auxiliary circuit-breaker. The waveshape of the transient recovery voltage can be adjusted by varying Z_h and C_{dh} (Figure BB1), to obtain compliance with the requirements of IEC Publication 56 (see Sub-clause 4.1.3).

BB1.2 *Current injection circuit with the voltage circuit in parallel with the auxiliary circuit-breaker (series circuit)*

Figure BB3 shows the simplified circuit diagram of a current injection circuit with the voltage circuit connected in parallel with the auxiliary circuit-breaker.

After switching in the voltage circuit, shortly before the zero of the power frequency short-circuit current, the high-frequency oscillatory current i_h is superimposed, with opposing polarity, on the power-frequency short-circuit current i , in the auxiliary circuit-breaker.

After the resulting current in the auxiliary circuit-breaker has ceased to flow, the oscillatory current commutates into the test circuit-breaker and the current circuit. The test circuit-breaker is now part of a circuit which comprises the series-connected current circuit and the voltage circuit. After the extinction of the resulting current in the test circuit-breaker, the transient recovery voltage is supplied both by the voltage circuit and the current circuit.

La figure BB4 montre un exemple de séquence de l'injection. Le seul point d'inflexion correspond à l'interruption du courant dans le disjoncteur auxiliaire.

La forme d'onde de la tension de rétablissement peut être réglée en ajustant Z_h et C_{dh} ou Z_1 et C_{d1} (figure BB3) pour satisfaire aux prescriptions de la Publication 56 de la CEI (voir paragraphe 4.1.3).

BB2. Détermination de la période de changement significatif de la tension d'arc

Pour déterminer la période de changement significatif de la tension d'arc qui apparaît immédiatement avant le zéro de courant, la méthode suivante peut être appliquée, selon les caractéristiques de chaque tension d'arc.

Les tensions d'arc des disjoncteurs ont des formes générales très variées. Dans nombre de cas, la tension d'arc n'est pas stable mais fluctue autour d'une valeur moyenne. Dans le but d'évaluer le changement significatif, une valeur moyenne est obtenue en traçant une ligne entre les minimums et maximums de la courbe (figure BB5). La forme des caractéristiques de tension d'arc moyenne peut aussi varier considérablement.

La plupart des disjoncteurs présentent une tension d'arc approximativement constante ou croissant régulièrement pendant l'alternance de courant avec une augmentation appréciable juste avant le zéro de courant. Dans de tels cas, il n'est pas difficile de déterminer à partir des oscillogrammes l'instant à partir duquel le changement significatif commence. Dans ce but, il est préférable d'utiliser un oscillographe donnant un tracé d'amplitude relativement grand pour la tension d'arc et ayant une échelle de temps suffisamment rapide pour permettre une mesure précise de la période de changement significatif de la tension d'arc.

Dans certains cas, il peut être difficile de déterminer cette période de changement significatif de la tension d'arc parce que:

- 1) la tension d'arc reste quasi constante ou croît régulièrement pendant l'alternance de courant presque jusqu'à l'instant du zéro de courant;
- 2) des changements de tension d'arc apparaissent très longtemps avant le zéro de courant.

Dans ces cas, la fréquence du courant d'injection doit être aussi basse que possible en tenant compte des exigences du paragraphe 4.2.1.

Figure BB4 shows an example of injection timing. The single point of inflection corresponds to the interruption of current in the auxiliary circuit-breaker.

The waveshape of the recovery voltage can be adjusted by varying Z_h and C_{dh} as well as Z_1 and C_{d1} (Figure BB3) to obtain compliance with the requirements of IEC Publication 56 (see Sub-clause 4.1.3).

BB2. Determination of the interval of significant change of the arc-voltage

To determine the interval of significant change of the arc-voltage which occurs immediately prior to current-zero, the following method may be applied dependent on individual arc-voltage characteristics.

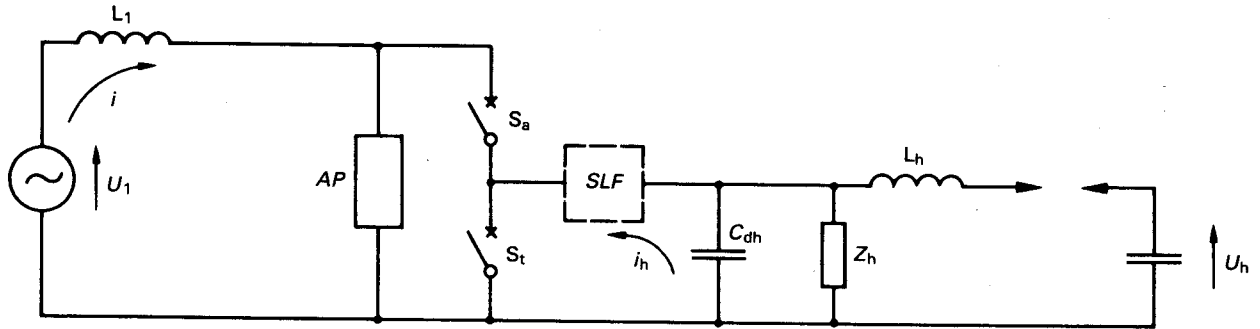
The arc-voltages of circuit-breakers vary considerably in general shape. In many cases, the arc-voltage is not steady but fluctuates about a mean value. For the purpose of identifying a significant change, a mean value is obtained by drawing a smooth curve between the maximums and minimums (Figure BB5). The shape of mean arc-voltage characteristics may also vary widely.

Most circuit-breakers show a nearly constant or steadily rising arc-voltage during the current loop, with an appreciable increase just prior to current-zero. In such cases, it is not difficult to determine from the oscillogram the instant at which a significant change begins. For this purpose, it is preferable to use an oscillograph giving a relatively large deflection for the arc-voltage and having a time scale which is fast enough to enable the interval of significant change of arc-voltage to be measured accurately.

In some cases, it may be difficult to determine the interval of significant change of arc-voltage because:

- 1) the arc-voltage remains nearly constant or is steadily rising during the current loop almost to the instant of current-zero;
- 2) changes in the arc-voltage occur considerably before the current-zero.

In these cases, an injection current frequency as low as possible shall be used, taking account also of the requirements in Sub-clause 4.2.1.

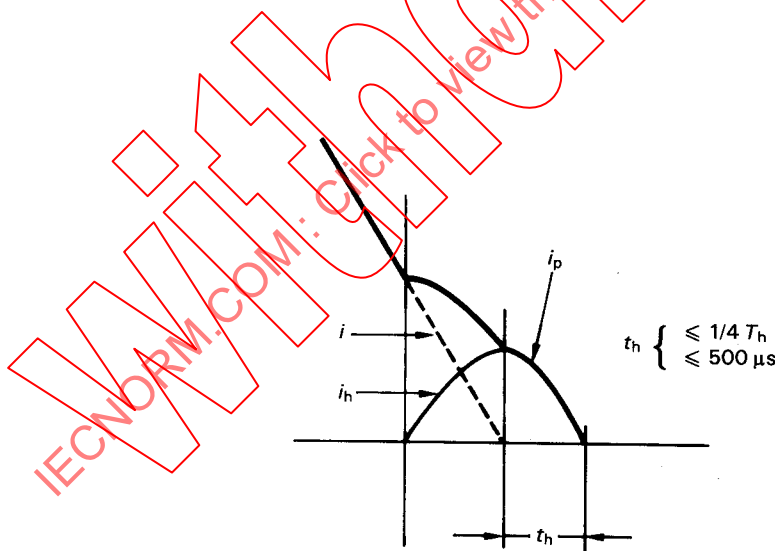


144/89

U_1 = tension du circuit de courant
voltage of current circuit
 L_1 = bobine d'inductance du circuit de courant
inductance of current circuit
 AP = circuit de réallumage de l'arc
arc prolonging circuit
 S_a = disjoncteur auxiliaire
auxiliary circuit-breaker
 S_t = disjoncteur en essai
test circuit-breaker
 Z_h = impédance d'onde équivalente dans le circuit de tension
equivalent surge impedance of voltage circuit

C_{dh} = capacité simulant le retard initial
capacitance for time delay of voltage circuit
 L_h = bobine d'inductance du circuit de tension
inductance of voltage circuit
 U_h = tension de charge du circuit de tension
charging voltage of voltage circuit
 i = courant du circuit de courant
current of the current circuit
 i_h = courant injecté
injected current
 SLF = circuit pour l'essai de défaut proche en ligne (pour les essais correspondants)
short-line-fault circuit (for the corresponding tests)

FIG. BB1. — Circuit type à injection de courant où le circuit de tension est en parallèle avec le disjoncteur en essai.
Typical current injection circuit with voltage circuit in parallel with the test circuit-breaker.

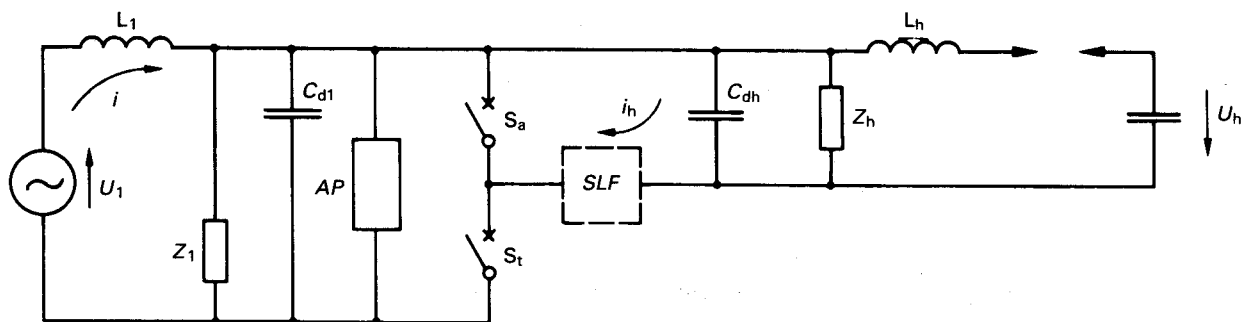


145/89

i = courant dans le disjoncteur auxiliaire
current in the auxiliary circuit-breaker
 i_h = courant injecté
injected current
 i_p = courant dans le disjoncteur en essai
current in the test circuit-breaker

T_h = durée d'une période du courant injecté
duration of one period of the injected current
 t_h = durée pendant laquelle l'arc n'est alimenté que par le courant injecté
time during which the arc is fed only by the injected current

FIG. BB2. — Séquence de l'injection du courant dans le circuit de la figure BB1.
Injection timing for current injection scheme with circuit BB1.

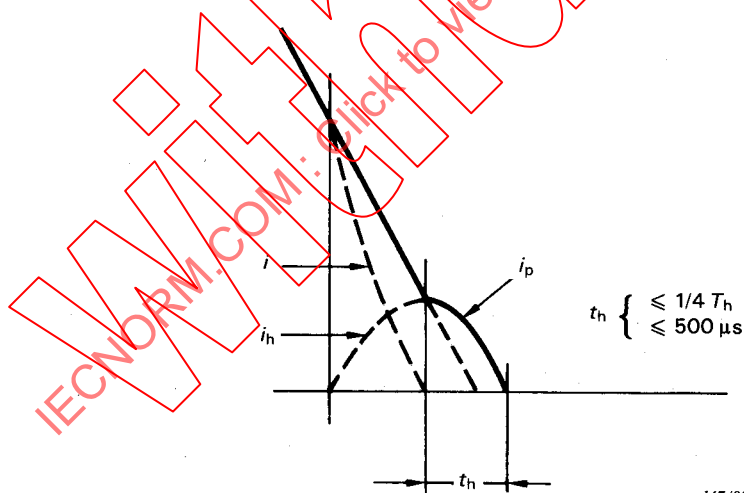


146/89

- | | |
|--|---|
| U_1 = tension du circuit de courant
voltage of current circuit | U_h = tension de charge du circuit de tension
charging voltage of voltage circuit |
| L_1 = bobine d'inductance du circuit de courant
inductance of current circuit | i = courant du circuit de courant
current of the current circuit |
| AP = circuit de réallumage de l'arc
arc prolonging circuit | i_h = courant injecté
injected current |
| S_1 = disjoncteur auxiliaire
auxiliary circuit-breaker | Z_1 = impédance d'onde équivalente dans le circuit de courant
equivalent surge impedance of current circuit |
| S_a = disjoncteur en essai
test circuit-breaker | C_{d1} = capacité simulant le retard dans le circuit de courant
capacitance for time delay of current circuit |
| Z_h = impédance d'onde équivalente dans le circuit de tension
equivalent surge impedance of voltage circuit | SLF = circuit pour l'essai de défaut proche en ligne (pour les essais correspondants)
short-line-fault circuit (for the corresponding tests) |
| C_{dh} = capacité représentant le retard initial
capacitance for time delay of voltage circuit | |
| L_h = bobine d'inductance du circuit de tension
inductance of voltage circuit | |

FIG. BB3. — Circuit type à injection de courant où le circuit de tension est en parallèle avec le disjoncteur auxiliaire.

Typical current injection circuit with voltage circuit in parallel with the auxiliary circuit-breaker.



147/89

- | | |
|--|---|
| i = courant traversant le disjoncteur auxiliaire
current in the auxiliary circuit-breaker | t_h = durée pendant laquelle l'arc n'est alimenté que par le courant injecté
time during which the arc is fed only by the injected current |
| i_h = courant injecté
injected current | |
| i_p = courant dans le disjoncteur en essai
current in the test circuit-breaker | |

FIG. BB4. — Séquence de l'injection dans le circuit de la figure BB3.

Injection timing for current injection scheme with circuit BB3.

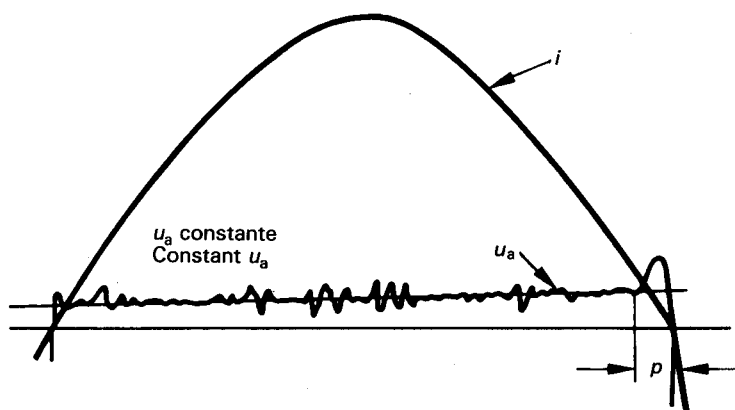


Figure BB5a

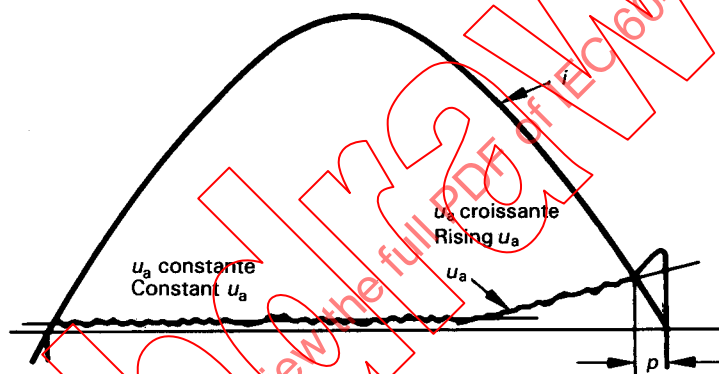


Figure BB5b

i = courant
current
 u_a = tension d'arc
arc-voltage
 p = période du changement significatif de la tension
d'arc
interval of significant change of arc-voltage

FIG. BB5. — Exemples de détermination de la période de changement significatif de la tension d'arc à partir d'oscillogrammes.

Examples of the determination of the interval of significant change of arc-voltage from the oscillograms.

— Page blanche —

— Blank page —

Withdrawing
IECNORM.COM: Click to view the full PDF of IEC 60427:1989

ANNEXE CC

MÉTHODES D'INJECTION DE TENSION

Dans un circuit d'essai synthétique utilisant l'injection de tension, le circuit de courant fournit la totalité du courant de court-circuit au disjoncteur en essai et aussi, après le zéro de courant, la première partie de la tension transitoire de rétablissement.

Les valeurs correctes du facteur de puissance, du courant et de la première partie de la TTR peuvent être obtenues par le choix judicieux de la tension et de la fréquence propre du circuit de courant à fréquence industrielle.

Le circuit de tension est commuté à un temps voisin de celui de la première crête de la tension transitoire de rétablissement du circuit de courant au moyen d'un circuit de commande dépendant de la tension et de manière telle que la tension transitoire de rétablissement spécifiée soit poursuivie sans qu'il y ait de retard entre les contraintes de courant et les contraintes de tension.

CC1. Circuit d'injection de tension ou le circuit de tension est en parallèle avec le disjoncteur auxiliaire (circuit série)

La figure CC1 montre que le schéma simplifié du circuit d'injection de tension dans lequel le circuit de tension est connecté en parallèle avec le disjoncteur auxiliaire. Le circuit de courant fournit la contrainte totale du courant de court-circuit. Un condensateur de valeur appropriée est connecté en parallèle avec le disjoncteur auxiliaire. Après le zéro du courant de court-circuit à fréquence industrielle, ce condensateur transmet la tension de rétablissement transitoire totale du circuit de courant au disjoncteur en essai, transmettant l'énergie nécessaire au courant post-arc.

A un temps voisin de celui où la tension transitoire atteint sa première crête, le circuit de tension est commuté et, à partir de ce moment, les tensions transitoires de rétablissement des deux circuits s'ajoutent pour constituer la contrainte de tension transitoire de rétablissement entre les bornes du disjoncteur en essai.

La figure CC2 présente le courant dans le disjoncteur en essai et les formes d'onde de tension aux bornes du disjoncteur auxiliaire et du disjoncteur en essai. Le disjoncteur auxiliaire est seulement soumis aux contraintes de tension du circuit de tension. Les deux composantes de la tension entre les bornes du disjoncteur en essai sont superposées pour produire la tension transitoire de rétablissement dont la forme d'onde peut être réglée en ajustant C_h et C_1 avec éventuellement d'autres composantes additionnelles non indiquées dans la figure CC1 afin de satisfaire aux prescriptions de la Publication 56 de la CEI (voir paragraphe 4.1.3).

CC2. Circuit d'injection de tension avec circuit de tension en parallèle avec le disjoncteur en essai

Ce circuit d'injection de tension est semblable à celui décrit ci-dessus, sauf que le circuit de tension est en parallèle avec le disjoncteur en essai au lieu de l'être avec le disjoncteur auxiliaire. Ce circuit n'est pas d'usage courant.

APPENDIX CC

VOLTAGE INJECTION METHODS

In a synthetic test circuit using voltage injection, the current circuit provides the entire short-circuit current for the test circuit-breaker and also, after current-zero, the first part of the transient recovery voltage.

By suitable choices of its voltage and natural frequency, the correct values of the power factor, current and first part of the TRV can be obtained.

About the time of the first peak of the transient recovery voltage of the current circuit, the voltage circuit is switched in by means of a voltage dependent control circuit in such a way that the specified transient recovery voltage is continued and so that there will be no delay between the current stress and the voltage stress.

CC1. Voltage injection circuit with the voltage circuit in parallel with the auxiliary circuit-breaker (series circuit)

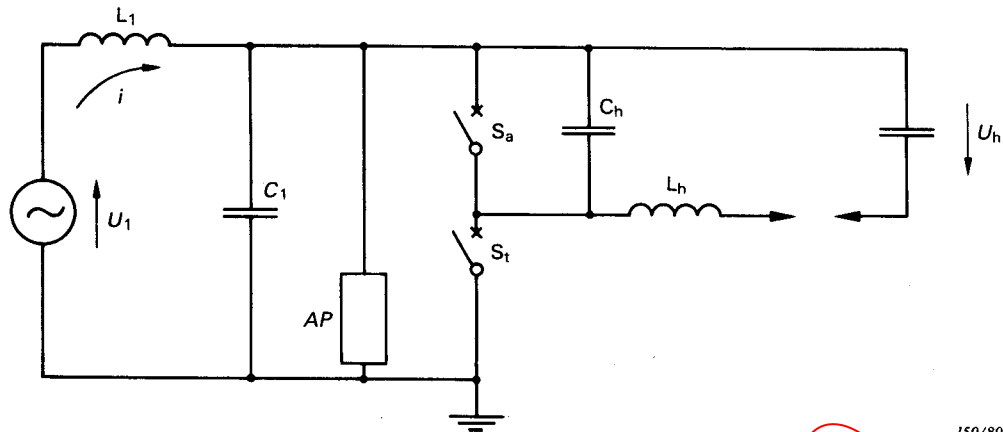
Figure CC1 shows the simplified circuit diagram of a voltage injection circuit with the voltage circuit connected in parallel with the auxiliary circuit-breaker. The current circuit supplies the entire short-circuit current stress. A capacitor of suitable value is connected in parallel with the auxiliary circuit-breaker. After the current-zero of the power-frequency short-circuit current, this capacitor transmits the entire transient recovery voltage of the current circuit to the test circuit-breaker, passing the necessary energy for the post-arc current.

About the time of the first peak of this transient voltage, the voltage circuit will be switched in and from this moment onwards the transient recovery voltages of both circuits are added together to form the transient recovery voltage across the test circuit-breaker.

Figure CC2 shows the current in the test circuit-breaker and the waveshape of the voltage across the auxiliary circuit-breaker and test circuit-breaker. The auxiliary circuit-breaker is stressed only by the voltage of the voltage circuit. Both components of the voltage across the test circuit-breaker are superimposed to produce the transient recovery voltage, the waveshape of which can be adjusted by varying C_1 and C_2 in conjunction with additional components—not shown in Figure CC1—to obtain compliance with the requirements of IEC Publication 56 (see Sub-clause 4.1.3).

CC2. Voltage injection circuit with the voltage circuit in parallel with the test circuit-breaker

This voltage injection circuit is similar to the one described above except that the voltage circuit is in parallel with the test circuit-breaker instead of the auxiliary circuit-breaker. It is not in common usage.

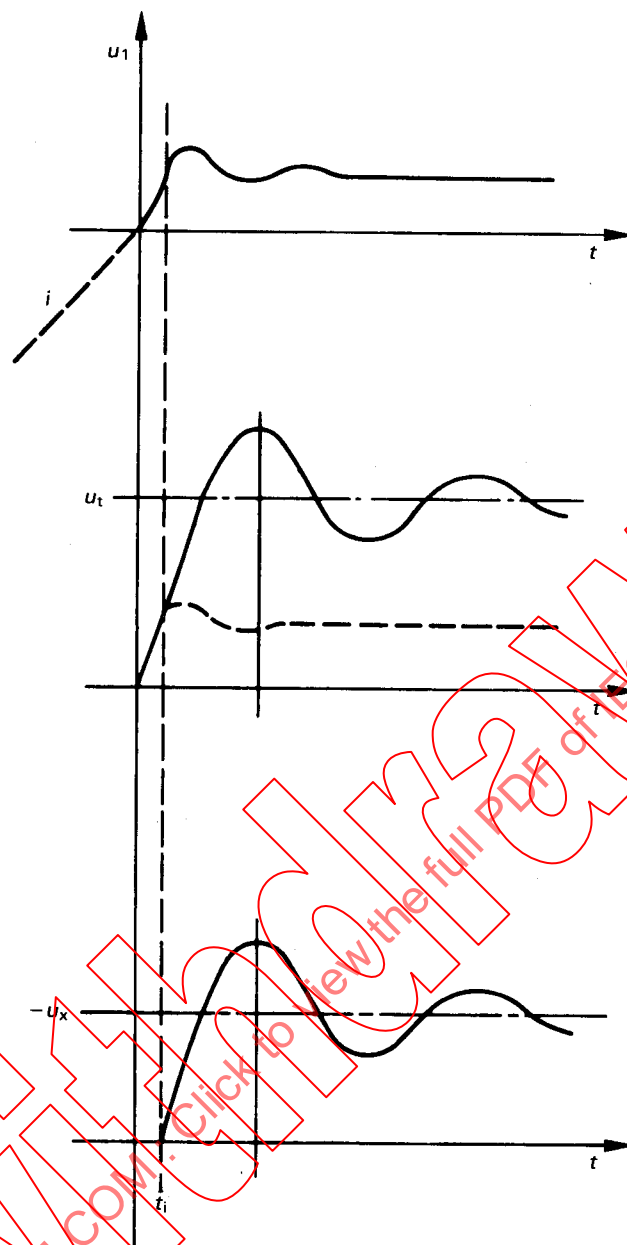


150/89

U_1 = tension du circuit de courant
 voltage of current circuit
 L_1 = bobine d'inductance du circuit de courant
 inductance of current circuit
 C_1 = condensateur du circuit de courant qui régit avec L_1
 la première partie de la TTR
 capacitance of current circuit which together with
 L_1 controls the first part of the TRV
 AP = circuit de réallumage
 arc prolonging circuit
 S_a = disjoncteur auxiliaire
 auxiliary circuit-breaker

S_t = disjoncteur en essai
 test circuit-breaker
 C_h = condensateur du circuit de tension qui régit avec L_h
 la plus grande partie de la TTR
 capacitance of voltage circuit which together with
 L_h controls the major part of the TRV
 L_h = inductance du circuit de tension
 inductance of voltage circuit
 U_h = tension de charge du circuit de tension
 charging voltage of voltage circuit

FIG. CC1. — Schéma caractéristique de l'injection de tension avec le circuit de tension en parallèle avec le disjoncteur auxiliaire (schéma simplifié).
 Typical voltage injection circuit diagram with voltage circuit in parallel with the auxiliary circuit-breaker (simplified diagram).



151/89

i = courant à fréquence industrielle dans les disjoncteurs en essai et auxiliaire
power-frequency current in test and auxiliary circuit-breakers

u_1 = TTR fournie par le circuit de courant
TRV from current circuit

u_t = tension aux bornes du disjoncteur en essai
voltage across test circuit-breaker

u_x = tension aux bornes du disjoncteur auxiliaire
voltage across auxiliary circuit-breaker

t_i = instant de l'injection de tension
instant of voltage injection

FIG. CC2. — Formes d'onde (TTR) obtenues dans un circuit d'injection de tension avec la source de tension en parallèle avec le disjoncteur auxiliaire.
TRV waveshapes in a voltage injection circuit with the voltage circuit in parallel with the auxiliary circuit-breaker.

ANNEXE DD

CIRCUIT DE SKEATS (OU PAR TRANSFORMATEUR)

DD1. Principe de la méthode

Dans ce circuit d'essai, le courant est fourni par un circuit de courant au disjoncteur auxiliaire et au disjoncteur en essai disposés en série. La haute tension est appliquée au disjoncteur en essai à travers une résistance, à partir d'un transformateur (ou un autotransformateur) dont le primaire est connecté au circuit de courant aux bornes du disjoncteur en essai et du disjoncteur auxiliaire. La figure DD1 montre la disposition générale du circuit.

Pendant la période de fort courant, les tensions d'arc du disjoncteur en essai et du disjoncteur auxiliaire imposent dans le circuit haute tension un courant i_R qui s'ajoute au courant aux bornes du disjoncteur en essai, $i_2 = i_1 + i_R$. Ainsi, dans le disjoncteur auxiliaire, le courant atteint zéro et s'interrompt avant celui du disjoncteur en essai. Si l'on suppose que les tensions d'arc sont quasi constantes, le courant du disjoncteur en essai passe par zéro au temps Δt après l'interruption du disjoncteur auxiliaire, approximativement donné par la formule:

$$\Delta t = \frac{n(u_{a1} + u_{a2}) - u_{a1}}{n \cdot \dot{u}_1} \cdot \frac{L_2}{R}$$

où:

- n = rapport du transformateur
- u_{a1}, u_{a2} = tensions d'arc dans S_1 et S_2 respectivement
- $\dot{u}_1$ = tension du circuit de courant
- L_2 = $n^2 \cdot L_1 + L_T$ (inductance effective dans le circuit haute tension)
- L_T = inductance de fuite de T .

Pendant la période Δt , la vitesse de variation du courant di_2/dt aux bornes du disjoncteur en essai atteint une valeur voisine de:

$$\frac{di_2}{dt} = - \frac{n \cdot \dot{u}_1}{L_2} = - \frac{n \dot{u}_1}{n^2 L_1 + L_T}$$

c'est-à-dire que di_2/dt aura une valeur plus faible que la valeur présumée qui serait obtenue sans influence. Cette valeur est réduite d'un facteur équivalent au rapport n du transformateur.

Si l'on choisit une résistance R de valeur suffisante, l'intervalle Δt peut être court. D'autre part, une valeur élevée augmente l'amortissement de la TTR. Pour les disjoncteurs avec courant post-arc des valeurs plus restreintes peuvent être nécessaires. On utilise généralement pour R des valeurs de l'ordre de quelques kilohms, ce qui donne $\Delta t \leq 10 \mu s$.

Le circuit d'essai n'est donc pas valable pour les essais de défaillance en mode thermique d'un disjoncteur, pour les raisons suivantes:

- l'impédance côté source ne correspond pas aux conditions en réseau (ou en circuit d'essais directs) pendant la période d'interaction;
- le di/dt s'écarte de la valeur présumée pendant un intervalle de temps (court) immédiatement avant le zéro de courant.

Le circuit d'essai peut être utilisé pour les essais de tenue diélectrique de rétablissement d'un disjoncteur. Il peut aussi être utilisé pour les essais de fermeture et peut être adapté pour fonctionner avec plusieurs applications à pleine tension.

APPENDIX DD

DUPLICATE CIRCUIT (TRANSFORMER OR SKEATS CIRCUIT)

DD1. Principle of the method

In the duplicate test circuit the current is supplied from a current circuit to the series combination of the auxiliary and the test circuit-breaker. The high voltage is applied to the test circuit-breaker via a resistance from a transformer (or auto-transformer) the primary of which is connected to the current circuit across the auxiliary and test circuit-breakers. Figure DD1 shows the principal lay-out of the circuit.

During the high current interval the arc-voltages of the test and auxiliary circuit-breakers induce a current, i_R in the high-voltage circuit which adds to the current through the test circuit-breaker, $i_2 = i_1 + i_R$. The current in the auxiliary breaker will thus reach zero and interrupt before the test circuit-breaker. If the arc-voltages are assumed nearly constant the test circuit-breaker current will go through zero a time Δt after the interruption of the auxiliary breaker approximately given by:

$$\Delta t = \frac{n(u_{al} + u_{at}) - u_{at}}{n \cdot \hat{u}_1} \cdot \frac{L_2}{R}$$

where:

- n = transformer ratio
- u_{al}, u_{at} = arc-voltages in S_1 and S_2 respectively
- $\hat{u}_1$ = voltage of current circuit
- L_2 = $n^2 \cdot L_1 + L_T$ (effective inductance in the high-voltage circuit)
- L_T = leakage inductance of T

During the interval Δt , the rate of change of the current through the test circuit-breaker di_2/dt will approximately attain the value:

$$\frac{di_2}{dt} = - \frac{n \cdot \hat{u}_1}{L_2} = - \frac{n \hat{u}_1}{n^2 L_1 + L_T}$$

i.e. di_2/dt will be lower than the prospective uninfluenced value. This value is reduced by a factor of the same magnitude as the transformer ratio n .

By choosing the resistance, R , sufficiently large, the time interval Δt could be kept small. On the other hand a high value will increase the damping of the TRV. For circuit-breakers with post-arc current the value may be further restricted. Values of R in the range some kilohms are normally used giving $\Delta t \leq 10 \mu s$.

The test circuit is thus not valid for tests where attention is paid to the thermal failure mode of a circuit-breaker, because:

- the source-side impedance does not correspond to network (or direct test circuit) conditions during the interaction interval;
- the di/dt deviates from the prospective value during a (short) time interval just before current-zero.

The test circuit could be used when testing the dielectric recovery of a circuit-breaker. It could further be used for closing tests and could be extended to work with several full voltage applications.

DD2. Disposition pratique du circuit

On peut voir une disposition pratique du circuit à la figure DD2. Il peut être utilisé pour l'application de la pleine tension de rétablissement sur trois zéros de courant consécutifs dans une manœuvre d'ouverture en ouvrant les disjoncteurs auxiliaires S_1 , S_2 et S_3 l'un après l'autre. Les éclateurs G_1 et G_2 sont déclenchés pour rétablir le courant au cas où le disjoncteur en essai ne coupe pas aux premier et second zéros de courant respectivement.

Il permet aussi d'appliquer les contraintes de pleine tension à l'enclenchement et à l'ouverture d'un cycle CO. Le disjoncteur en essai S_1 est fermé sous haute tension (S_1 est ouvert) et, au moment où il pré-amorce, un des éclateurs, par exemple G_2 est déclenché pour fermer le circuit de courant (S_3 est fermé). S_1 est fermé avant l'ouverture du disjoncteur en essai et sert de disjoncteur auxiliaire au premier zéro de courant. On peut, si nécessaire, tester un deuxième zéro de courant au moyen de G_1 et S_2 .

Les deux manœuvres d'ouverture d'une opération de réenclenchement automatique peuvent être entièrement essayées de cette manière.

Withdrawing
IEC NORM.COM: Click to view the full PDF of IEC 60427:1989

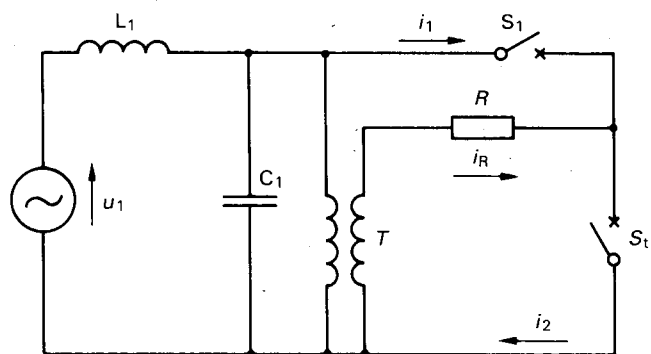
DD2. Practical arrangement of the circuit

A practical circuit arrangement is shown in Figure DD2. It could be used to apply full recovery voltage in three consecutive current-zeros in an opening operation by opening the auxiliary circuit-breakers S_1 , S_2 and S_3 in turn. The spark gaps G_1 and G_2 are triggered to restore the current if the test circuit-breaker fails to interrupt in the first and second current-zero respectively.

It can also apply full voltage stresses at both closing and opening in a CO operation. The test circuit-breaker, S_1 , closes against full voltage (S_1 is open) and, when it pre-strikes, one of the spark gaps, e.g. G_2 , is triggered to make the current circuit (S_3 is closed). S_1 is closed before the opening of the test circuit-breaker and used as auxiliary circuit-breaker at the first current-zero. If necessary a second current-zero could be tested by means of G_1 and S_2 .

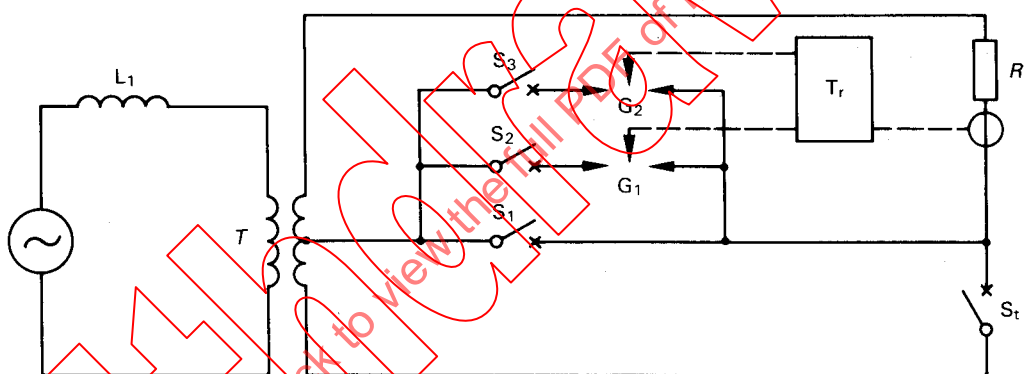
In the same way the two opening operations in an auto-reclosing operation could be fully tested.

Withdrawing
IECNORM.COM: Click to view the full PDF of IEC 60427:1989



152/89

FIG. DD1. — Circuit de Skeats ou par transformateur.
Transformer or Skeats circuit.



153/89

FIG. DD2. — Circuit de Skeats ou par transformateur avec déclenchement.
Triggered transformer or Skeats circuit.

— Page blanche —

— Blank page —

Withdrawing
IECNORM.COM: Click to view the full PDF of IEC 60427:1989

ANNEXE EE

INDICATIONS À DONNER ET RÉSULTATS À ENREGISTRER LORS D'ESSAIS SYNTHÉTIQUES

En plus des prescriptions de l'annexe CC de la Publication 56 de la CEI, les informations suivantes doivent être fournies dans les rapports d'essais synthétiques:

EE1. Disjoncteur auxiliaire

- a) Identification.
- b) Description, incluant le nombre d'éléments par pôle, le fluide utilisé pour l'extinction et, éventuellement, les condensateurs de répartition.

EE2. Conditions d'essai

- a) Paramètres du circuit de tension.
- b) Ajustement du temps d'arc recherché pour le disjoncteur en essai, y compris l'utilisation de circuit(s) de réallumage.

EE3. Enregistrement des quantités

Les enregistrements de la déviation et de l'échelle de temps doivent être tels que les informations recherchées puissent être évaluées avec suffisamment de précision.

EE3.1 Tensions

- a) Tension du circuit de courant.
- b) Tension aux bornes du disjoncteur en essai.
- c) Tension aux bornes du disjoncteur auxiliaire.
- d) Tension d'arc du disjoncteur en essai.

EE3.2 Courants

- a) Courant dans le disjoncteur en essai.
- b) Courant du circuit de tension.

Notes 1. — Pour certaines grandeurs, il sera peut être nécessaire d'effectuer plusieurs enregistrements avec des déviations et/ou des échelles de temps différentes. Ce sera normalement le cas pour les informations décrites en EE3.1 b) et EE3.2 a).

2. — D'autres informations peuvent être ajoutées pour décrire des données de type ou d'essais.

APPENDIX EE

INFORMATION TO BE GIVEN AND RESULTS
TO BE RECORDED FOR SYNTHETIC TESTS

In addition to the requirements as specified in Appendix CC of IEC Publication 56, the following information shall be given in reports on synthetic tests:

EE1. Auxiliary circuit-breaker

- a) Identification.
- b) Description, including the number of units per pole, extinguishing medium and grading capacitors, if any.

EE2. Test conditions

- a) Circuit parameters of the voltage circuit.
- b) Setting of the intended arcing time of the test circuit-breaker including application of reignition circuit(s).

EE3. Quantities to be recorded

The resolution of the records with respect to the deflection and the time scale shall be such, that the information to be obtained can be evaluated with sufficient accuracy.

EE3.1 Voltages

- a) Voltage of the current circuit.
- b) Voltage across the test circuit-breaker.
- c) Voltage across the auxiliary circuit-breaker.
- d) Arc-voltage of the test circuit-breaker.

EE3.2 Currents

- a) Current through the test circuit-breaker.
- b) Current from the voltage circuit.

Notes 1. — For some quantities it may be necessary to have several records with different deflections and/or time scales. Normally it will be the case for the measurements EE3.1b) and EE3.2a).

- 2. — Other information and records may be added to obtain test or design data.
-

ANNEXE FF

PROCÉDURES D'ESSAIS PARTICULIÈRES POUR LES DISJONCTEURS ÉQUIPÉS DE RÉSISTANCES DE COUPURE PARALLÈLES

FF1. Introduction

Quand on utilise des méthodes d'essais synthétiques pour des disjoncteurs équipés de résistances de coupure parallèles, il convient d'envisager chaque circuit en fonction de ses qualités, le principe essentiel étant que le circuit d'essais synthétiques devra avoir une tension transitoire de rétablissement présumée conforme aux prescriptions de la Publication 56 de la CEI, et d'appliquer sur le disjoncteur une tension de rétablissement comme il est spécifié au paragraphe 4.1.3 de la présente norme.

Pour ce type de disjoncteur où des résistances parallèles sont employées pour modifier la forme de la tension transitoire de rétablissement, un circuit d'essais synthétiques devra être tel que la forme de la tension transitoire de rétablissement soit, dans la mesure du possible, égale à la tension transitoire de rétablissement spécifiée une fois modifiée par la résistance du disjoncteur. Si la valeur ohmique de la résistance shunt est très basse, la valeur crête de la TTR réelle dans un essai synthétique peut ne pas atteindre cette valeur à cause de la limitation de l'énergie disponible dans la source de tension. Dans ce cas, on doit choisir une méthode d'essais modifiée dans laquelle la réduction relative de la TTR réelle est maintenue à un minimum négligeable (moins de 5%). Cela n'exclut cependant pas la possibilité de ne pas satisfaire aux prescriptions du paragraphe 4.1.3 concernant la tension de rétablissement.

En prenant certaines précautions, des essais valables peuvent être réalisés, par exemple en suivant une des méthodes suivantes:

- l'ajustement des paramètres du circuit de tension pour fournir l'énergie supplémentaire nécessaire absorbée par la résistance;
- la commutation d'une source de tension périodique supplémentaire suffisante pour maintenir la tension aux bornes de la résistance;
- la déconnexion de la résistance shunt du disjoncteur en essai et la connexion d'une résistance à d'autres points appropriés du circuit d'essai (par exemple aux bornes de l'inductance du circuit de tension) pour donner une forme d'onde de tension transitoire de rétablissement équivalente aux bornes du disjoncteur en essai. Cette méthode exige que l'on s'assure que l'influence de la résistance pendant la période de zéro de courant est suffisamment proche de celle qui se produit dans un essai où la résistance est connectée aux bornes du disjoncteur.

De telles méthodes doivent être choisies et acceptées après mûre réflexion par la station d'essai, le constructeur et l'utilisateur.

Si la méthode d'essais appliquée ne soumet pas la résistance à la pleine contrainte thermique, ou l'interrupteur du courant de résistance à la pleine contrainte de coupure, alors des essais supplémentaires devront être réalisés (voir paragraphes FF3.3 et FF3.4).

FF2. Conditions

Les prescriptions concernant le circuit principal d'essais synthétiques doivent être satisfaites (voir paragraphe 4.1). Des prescriptions supplémentaires pendant la période de contrainte diélectrique doivent être satisfaites lors des essais concernant les disjoncteurs équipés de résistances à faible valeur ohmique et dont l'impédance est si faible qu'elle exclut l'utilisation d'une source de tension provenant de condensateurs uniquement.

APPENDIX FF

SPECIAL PROCEDURES FOR TESTING CIRCUIT-BREAKERS HAVING PARALLEL BREAKING RESISTORS

FF1. Introduction

When using synthetic test methods on circuit-breakers fitted with parallel breaking resistors, each arrangement should be considered on its merits, the guiding principle being that the synthetic test circuit should have a prospective transient recovery voltage as specified in IEC Publication 56 and a recovery voltage as specified in Sub-clause 4.1.3 of this standard should be applied to the circuit-breaker.

For those circuit-breakers where parallel resistors are employed to modify the shape of the transient recovery voltage, a synthetic test circuit should be such that the shape of the transient recovery voltage will be, as far as possible, the same as the specified transient recovery voltage as modified by the circuit-breaker resistor. If the ohmic value of the shunt resistor is very low, it may not be possible for the actual peak TRV in a synthetic test to attain this value due to the limited energy available from the voltage source. In this case, a modified test method should be chosen where this relative reduction of the actual peak TRV is kept to a negligible minimum (less than 5%). However, it may then still not be possible to meet the recovery voltage requirements of Sub-clause 4.1.3.

Valid tests may be made after observing certain precautions, e.g. by one of the following methods:

- by an adjustment of the parameters of the voltage circuit to provide the necessary additional energy absorbed by the resistor;
- by switching over to an additional a.c. voltage source capable of maintaining the voltage across the resistor;
- by disconnecting the test circuit-breaker shunt resistor, and connecting a resistor at other appropriate places in the test circuit (e.g. across the voltage circuit inductance) to give an equivalent transient recovery voltage waveform across the terminals of the test circuit-breaker. When using this method, care shall be taken to ensure that the influence of the resistor during the current-zero period is sufficiently close to that which would occur in a test with the resistor connected to the circuit-breaker terminals.

The choice and acceptance of such methods require very careful consideration and shall be subject to agreement between testing station, manufacturer and user.

If the applied test method does not subject the resistor to the full thermal stress, or the interrupter of the resistor current to its full breaking stress, then additional tests shall be made (see Sub-clauses FF3.3 and FF3.4).

FF2. Conditions

The requirements which relate to the basic synthetic test circuit, see Sub-clause 4.1, shall be met. Additional requirements during the high-voltage interval which must be met when the circuit-breaker resistance is so low as to preclude the use of a voltage source derived only from capacitors are given below.

FF2.1 *Période de tension transitoire de rétablissement*

La tension transitoire de rétablissement correcte devra apparaître aux bornes du disjoncteur, l'influence de la résistance shunt incorporée dans le disjoncteur et la tension d'arc étant prises en compte. Il convient qu'il n'y ait pas de discontinuité dans la forme d'onde de tension transitoire de rétablissement.

Note. — La tension transitoire de rétablissement, influencée seulement par la résistance shunt, peut être calculée en supposant un disjoncteur idéal et en évaluant l'influence de la résistance shunt incorporée dans le disjoncteur sur la tension transitoire de rétablissement spécifiée.

FF2.2 *Période de tension de rétablissement à fréquence industrielle*

Une tension de rétablissement à fréquence industrielle, égale à la valeur spécifiée dans la Publication 56 de la CEI doit être appliquée.

Note. — Il est permis d'utiliser une tension de rétablissement à fréquence industrielle d'amplitude correcte ayant un déphasage différent de celui qui peut être obtenu en réseau. Le sens de ce déphasage devra être tel que la tension de rétablissement dans l'essai synthétique soit retardée par rapport à celle obtenue en réseau. Il en résulte une extension de la première alternance de la tension de rétablissement, ce qui est acceptable à condition que le déphasage ne dépasse pas 20° environ.

FF3. *Procédure d'essai en plusieurs étapes*

Une autre approche consiste à effectuer une série de quatre procédures d'essais séparées afin de démontrer que le comportement du disjoncteur en essai est globalement satisfaisant. Pour cela, il doit être possible de déconnecter la ou les résistances dans le disjoncteur.

Note. — Pour que ces procédures d'essais séparées soient recevables, il est essentiel que le fonctionnement et le comportement de l'interrupteur de la résistance ne soient pas affectés par le fonctionnement de l'interrupteur principal.

FF3.1 *Essais de réallumages thermiques sur l'interrupteur principal*

Le but de ces essais est de démontrer que les réallumages ne se produisent pas dans l'interrupteur principal lors de la période d'interaction.

Un essai synthétique est effectué, dans lequel la résistance est montée en position normale sur le disjoncteur. Cet essai est soumis aux exigences normales pendant une période dont la durée est grande par rapport à celle de la période d'interaction.

Lors de l'utilisation de la méthode par injection de courant avec circuit de tension en parallèle sur le disjoncteur en essai, l'énergie de la source de tension est en général suffisante si la constante de temps de décharge de la source de tension branchée en parallèle avec la résistance de coupure du disjoncteur est au moins cinq fois plus grande que la durée de l'intervalle d'interaction.

FF3.2 *Essais de réamorçages diélectriques sur l'interrupteur principal*

Dans un premier temps, la résistance du disjoncteur est déconnectée. Puis, un essai synthétique est réalisé avec la valeur correcte de la tension transitoire de rétablissement présumée une fois modifiée par la résistance seulement. Cet essai permet de vérifier le comportement pendant la période diélectrique qui ne l'a pas été lors de l'essai de réallumages thermiques décrit en FF3.1.

Notes 1. — Pour plus de facilité, il est permis, si on le souhaite, de connecter la résistance au circuit externe immédiatement avant la période d'interaction. Cette mesure peut modifier les conditions déterminant les critères de réallumages thermiques mais ces conditions ont déjà été remplies dans l'essai décrit au paragraphe FF3.1.

2. — Des problèmes peuvent être rencontrés lors de la réalisation de l'essai diélectrique décrit au paragraphe FF3.2 sur un certain nombre d'interrupteurs montés en série. La déconnexion des résistances shunt implique qu'il n'y a plus distribution de tension en dehors de celle qui est déterminée par les capacités. Ces dernières risquent de ne pas pouvoir assurer une répartition suffisamment uniforme et on risque de soumettre un interrupteur à une trop grande contrainte. Un moyen de résoudre ce problème pour les disjoncteurs de type ouvert est de fixer à l'extérieur une chaîne de résistances de valeur plus élevée pour obtenir une distribution presque uniforme. Cela doit bien sûr être pris en compte pour obtenir la forme de l'onde de tension transitoire de rétablissement correcte.

FF2.1 *Transient recovery voltage interval*

The correct transient recovery voltage should appear across the circuit-breaker taking into account the influence of the shunt resistor incorporated in the circuit-breaker and the arc-voltage. There should be no discontinuity in the transient recovery voltage waveform.

Note. — The transient recovery voltage influenced only by the shunt resistor can be calculated by assuming an ideal circuit-breaker and evaluating the influence of the shunt resistor incorporated in the circuit-breaker on the specified transient recovery voltage.

FF2.2 *Power-frequency recovery voltage interval*

A power-frequency recovery voltage shall be provided which is the same as the value specified in IEC Publication 56.

Note. — It is acceptable to use a power-frequency recovery voltage of the correct amplitude which has a phase shift different from that which would be obtained in a network. The direction of this phase shift should be such that the recovery voltage in the synthetic test lags behind that of the network. The result is to extend the first loop of the recovery voltage, which is acceptable provided that the phase shift does not exceed about 20°.

FF3. *Multiple step test procedure*

An alternative approach is to use a set of four separate test procedures to establish that the overall testing of the test circuit-breaker is satisfactory. For this to be achieved it must be possible to disconnect the resistor(s) in the circuit-breaker.

Note. — It is essential that the operation and performance of the resistor interrupter is not affected by the operation of the main interrupter for these separate test procedures to be allowable.

FF3.1 *Thermal reignition mode tests on the main interrupter*

The object of these tests is to establish that reignitions do not occur in the main interrupter during the interaction interval.

A synthetic test is made with the resistor mounted in its normal position in the circuit-breaker. This test is subject to the normal requirements during an interval large with respect to the interaction interval.

When the current injection method with the voltage circuit in parallel with the test circuit-breaker is used, energy from the voltage source is usually sufficient if the discharge time constant of the voltage source with parallel breaking resistor of the circuit-breaker is at least five times higher than the duration of the interaction interval.

FF3.2 *Dielectric reignition mode tests on the main interrupter*

The resistor is first disconnected in the circuit-breaker. A synthetic test is then made with the correct prospective transient recovery voltage, as modified by the effect of the resistor only. This test covers the dielectric interval not already covered in the thermal reignition test described in FF3.1.

Notes 1. — One easement is allowed, namely that the substituting resistor in the external circuit can be switched into the circuit just prior to the beginning of the interaction interval if so desired. This may change the conditions determining the thermal reignition criteria but these have already been met in the test of Sub-clause FF3.1.

2. — Problems can arise when carrying out the dielectric test of Sub-clause FF3.2 on a number of series interrupters. The disconnection of the shunt resistors means that there is no longer any voltage grading apart from that provided by capacitance. This in itself may not provide a sufficiently uniform distribution and there is a danger of overstressing one interrupter. One way of overcoming this problem on open-type circuit-breakers is to attach an external string of higher value resistors to achieve near uniform grading. The effect of these shall of course be taken into account in providing the correct transient recovery voltage waveform.

FF3.3 *Essais sur la résistance*

Des essais à fréquence industrielle sont nécessaires pour démontrer que la résistance peut satisfaire aux conditions thermiques et de tension imposées par la séquence de manœuvres du disjoncteur.

FF3.4 *Essais sur le ou les interrupteurs de résistance*

Des essais sont effectués pour démontrer que le ou les interrupteurs de résistance ont le comportement exigé.

FF4. *Autres remarques*

Il convient de noter que, dans un circuit utilisant la tension de rétablissement à fréquence industrielle, le moment de la fermeture du circuit de tension est critique et que la validité de la procédure d'essais exige que ce moment soit maintenu dans des tolérances bien définies. Ne pas respecter cette précaution peut entraîner des erreurs importantes dans la forme d'onde de la tension transitoire de rétablissement présumée.

Si la procédure d'essai en plusieurs étapes est adoptée, il convient de tenir compte des problèmes qui peuvent apparaître pendant les essais de réallumages diélectriques décrits au paragraphe FF3.2. L'utilisation d'une résistance externe au disjoncteur peut introduire des inductances et capacités parasites dans le circuit contenant l'interrupteur principal. Cela peut conduire à la défaillance en mode thermique pendant l'essai diélectrique. De telles défaillances ne constitueraient pas une raison suffisante de non-acceptation du disjoncteur mais nécessiteraient d'autres essais diélectriques après modification du circuit.

Withdrawing
IECNORM.COM: Click to view the full PDF file
60477:1989