

NORME
INTERNATIONALE
INTERNATIONAL
STANDARD

CEI
IEC

60747-9

1998

AMENDEMENT 1
AMENDMENT 1
2001-08

Amendement 1

Dispositifs à semiconducteurs –

Partie 9:

Transistors bipolaires à grille isolée (IGBT)

Amendment 1

Semiconductor devices –

Part 9:

Insulated-gate bipolar transistors (IGBTs)

© IEC 2001 Droits de reproduction réservés — Copyright - all rights reserved

International Electrotechnical Commission
Telefax: +41 22 919 0300

3, rue de Varembeé Geneva, Switzerland
e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

W

Pour prix, voir catalogue en vigueur
For price, see current catalogue

AVANT-PROPOS

Le présent amendement a été établi par le sous-comité 47E: Dispositifs discrets à semi-conducteurs, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cet amendement est issu des documents suivants:

FDIS	Rapport de vote
47E/194/FDIS	47E/198/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cet amendement.

Le comité a décidé que le contenu de la publication de base et de ses amendements ne sera pas modifié avant 2002. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

Page 2

SOMMAIRE

Remplacer la page de sommaire par la page suivante:

SOMMAIRE

AVANT-PROPOS

INTRODUCTION

Articles

- 1 Domaine d'application
- 2 Références normatives
- 3 Définitions
 - 3.1 Termes généraux
 - 3.2 Termes relatifs aux valeurs limites et aux caractéristiques; tensions et courants
 - 3.3 Termes relatifs aux valeurs limites et caractéristiques; autres caractéristiques
- 4 Symboles littéraux
 - 4.1 Généralités
 - 4.2 Autres indices généraux
 - 4.3 Liste des symboles littéraux
 - 4.3.1 Tensions
 - 4.3.2 Courants
 - 4.3.3 Autres grandeurs électriques
 - 4.3.4 Amplitudes thermiques
 - 4.3.5 Temps

FOREWORD

This amendment has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

The text of this amendment is based on the following documents:

FDIS	Report on voting
47E/194/FDIS	47E/198/RVD

Full information on the voting for the approval of this amendment can be found in the report on voting indicated in the above table.

The committee has decided that the contents of the base publication and its amendments will remain unchanged until 2002. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

Page 3

CONTENTS

Replace the contents page by the following:

CONTENTS

FOREWORD

INTRODUCTION

Clause

- 1 Scope
- 2 Normative references
- 3 Definitions
 - 3.1 General terms
 - 3.2 Terms related to ratings and characteristics; voltages and currents
 - 3.3 Terms related to ratings and characteristics; other characteristics
- 4 Letter symbols
 - 4.1 General
 - 4.2 Additional general subscripts
 - 4.3 List of letter symbols
 - 4.3.1 Voltages
 - 4.3.2 Currents
 - 4.3.3 Other electrical magnitudes
 - 4.3.4 Thermal magnitudes
 - 4.3.5 Times

5 Valeurs limites et caractéristiques essentielles

5.1 Généralités

- 5.1.1 Méthodes de spécification
- 5.1.2 Températures recommandées

5.2 Conditions pour les valeurs limites

- 5.2.1 Transistors bipolaires à grille isolée à température ambiante spécifiée
- 5.2.2 Transistors bipolaires à grille isolée à température de boîtier spécifiée

5.3 Valeurs limites

- 5.3.1 Tension collecteur-émetteur avec tension grille-émetteur nulle (V_{CES})
- 5.3.2 Tension grille-émetteur avec tension collecteur-émetteur nulle (V_{GES})
- 5.3.3 Courant (continu) de collecteur (I_C)
- 5.3.4 Courant collecteur de pointe répétitif (I_{CRM})
- 5.3.5 Courant collecteur de pointe non répétitif (I_{CSM})
- 5.3.6 Zone de fonctionnement de sécurité
- 5.3.7 Dissipation totale de puissance (P_{tot})
- 5.3.8 Température virtuelle de jonction (T_{vj})
- 5.3.9 Température de boîtier (T_C) (pour les transistors bipolaires à grille isolée à température de boîtier spécifiée)
- 5.3.10 Température de stockage (T_{stg})
- 5.3.11 Force de fixation (F)
- 5.3.12 Tension de maintien collecteur-émetteur (V_{CE*sus})
- 5.3.13 Aire de sécurité en inverse (RBSOA)
- 5.3.14 Aire de sécurité en court-circuit (SCSOA)
- 5.3.15 Tension de décharge électrostatique spécifiée

5.4 Caractéristiques

- 5.4.1 Tension de claquage collecteur(-émetteur) avec tension grille-émetteur nulle ($V_{(BR)CES}$)
- 5.4.2 Tension de saturation collecteur(-émetteur) ($V_{CE(sat)}$)
- 5.4.3 Tension de seuil grille-émetteur ($V_{GE(FO)}$)
- 5.4.4 Courant collecteur résiduel (I_{CES})
- 5.4.5 Courant de fuite de grille (I_{GES})
- 5.4.6 Dissipation d'énergie à l'établissement (par impulsion) (E_{on})
- 5.4.7 Dissipation d'énergie à la coupure (par impulsion) (E_{off})
- 5.4.8 Capacités
- 5.4.9 Charge de grille (Q_{ge})
- 5.4.10 Temps de commutation
- 5.4.11 Résistance thermique jonction-boîtier ($R_{th(j-c)}$)
- 5.4.12 Résistance thermique jonction-ambiante ($R_{th(j-a)}$)
- 5.4.13 Impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$)
- 5.4.14 Impédance thermique transitoire jonction-ambiante ($Z_{th(j-a)}$)
- 5.4.15 Impédance thermique jonction-boîtier dans des conditions d'impulsion ($Z_{th(j-c)p}$)
- 5.4.16 Impédance thermique jonction-ambiante dans des conditions d'impulsion ($Z_{th(j-a)p}$)
- 5.4.17 Caractéristiques mécaniques et autres données

6 Méthodes d'essai

6.1 Généralités

6.2 Méthodes d'essai

- 6.2.1 Tension de maintien collecteur-émetteur (V_{CE*sus})
- 6.2.2 Tensions collecteur-émetteur (V_{CES} , V_{CER} , V_{CEX})
- 6.2.3 Tension grille-émetteur ($\pm V_{GES}$)
- 6.2.4 Aire de sécurité en inverse (RBSOA)
- 6.2.5 Aire de sécurité en court-circuit
- 6.2.6 Tension de décharge électrostatique
- 6.2.7 Courant collecteur

7 Méthodes de mesure de référence

7.1 Généralités

- 7.1.1 Précautions générales
- 7.1.2 Précautions de manipulation
- 7.1.3 Symbole graphique des transistors bipolaires à grille isolée

5 Essential ratings and characteristics

5.1 General

- 5.1.1 Rating methods
- 5.1.2 Recommended temperatures

5.2 Rating conditions

- 5.2.1 Ambient-rated IGBTs
- 5.2.2 Case-rated IGBTs

5.3 Ratings (limiting values)

- 5.3.1 Collector-emitter voltage with gate-emitter short-circuited (V_{CES})
- 5.3.2 Gate-emitter voltage with collector-emitter short-circuited (V_{GES})
- 5.3.3 (Continuous) collector (direct) current (I_C)
- 5.3.4 Repetitive peak collector current (I_{CRM})
- 5.3.5 Non-repetitive peak collector current (I_{CSM})
- 5.3.6 Safe operating area
- 5.3.7 Total power dissipation (P_{tot})
- 5.3.8 Virtual junction temperature (T_{vj})
- 5.3.9 Case temperature (T_C) (for case-rated IGBTs)
- 5.3.10 Storage temperature (T_{stg})
- 5.3.11 Mounting force (F)
- 5.3.12 Collector-emitter sustaining voltage (V_{CE*sus})
- 5.3.13 Reverse biased safe operating area (RBSOA)
- 5.3.14 Short-circuit safe operating area (SCSOA)
- 5.3.15 Rated electrostatic discharge voltage

5.4 Characteristics

- 5.4.1 Collector(-emitter) breakdown voltage with gate-emitter short-circuited ($V_{(BR)CES}$)
- 5.4.2 Collector(-emitter) saturation voltage ($V_{CE(sat)}$)
- 5.4.3 Gate-emitter threshold voltage ($V_{GE(TH)}$)
- 5.4.4 Collector cut-off current (I_{CES})
- 5.4.5 Gate leakage current (I_{GES})
- 5.4.6 Turn-on energy (per pulse) (E_{on})
- 5.4.7 Turn-off energy (per pulse) (E_{off})
- 5.4.8 Capacitances
- 5.4.9 Gate charge (Q_{ge})
- 5.4.10 Switching times
- 5.4.11 Thermal resistance junction to case ($R_{th(j-c)}$)
- 5.4.12 Thermal resistance junction to ambient ($R_{th(j-a)}$)
- 5.4.13 Transient thermal impedance junction to case ($Z_{th(j-c)}$)
- 5.4.14 Transient thermal impedance junction to ambient ($Z_{th(j-a)}$)
- 5.4.15 Thermal impedance junction to case under pulse conditions ($Z_{th(j-c)p}$)
- 5.4.16 Thermal impedance junction to ambient under pulse conditions ($Z_{th(j-a)p}$)
- 5.4.17 Mechanical characteristics and other data

6 Methods of testing

6.1 General

6.2 Test methods

- 6.2.1 Collector-emitter sustaining voltage (V_{CE*sus})
- 6.2.2 Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})
- 6.2.3 Gate-emitter voltage ($\pm V_{GES}$)
- 6.2.4 Reverse biased safe operating area (RBSOA)
- 6.2.5 Short-circuit safe operating area
- 6.2.6 Electrostatic discharge voltage
- 6.2.7 Collector current

7 Methods of measurement

7.1 General

- 7.1.1 General precautions
- 7.1.2 Handling precautions
- 7.1.3 Graphical symbol of IGBT

7.2 Méthodes de mesure

- 7.2.1 Tension de seuil grille-émetteur ($V_{GE(TO)}$)
- 7.2.2 Courant de fuite de grille (I_{GES})
- 7.2.3 Dissipation de puissance à l'établissement (P_{on}), dissipation d'énergie à l'établissement (par impulsion) (E_{on})
- 7.2.4 Dissipation de puissance à la coupure (P_{off}), dissipation d'énergie à la coupure (E_{off})
- 7.2.5 Temps total d'établissement (t_{on}), temps de retard à l'établissement ($t_{d(on)}$), temps de croissance (t_r)
- 7.2.6 Temps total de coupure (t_{off}), temps de retard à la coupure ($t_{d(off)}$), temps de décroissance (t_f)
- 7.2.7 Résistance thermique jonction-boîtier ($R_{th(j-c)}$) et impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$)
- 7.2.8 Tension de saturation collecteur-émetteur (V_{CESat})
- 7.2.9 Courant résiduel collecteur-émetteur (I_{CES} , I_{CER} , I_{CEX})
- 7.2.10 Temps de commutation (t_{don} , t_r , t_{on}) et énergie de commutation (E_{on})
- 7.2.11 Capacité d'entrée (C_{ies})
- 7.2.12 Capacité de sortie (C_{oes})
- 7.2.13 Capacité de transfert inverse (C_{res})

8 Réception et fiabilité

8.1 Exigences générales

8.2 Exigences spécifiques

- 8.2.1 Liste des essais d'endurance
- 8.2.2 Conditions pour les essais d'endurance
- 8.2.3 Critères de défaillance et caractéristiques définissant la défaillance pour les essais de réception
- 8.2.4 Critères de défaillance et caractéristiques définissant la défaillance pour les essais de fiabilité
- 8.2.5 Procédure à suivre en cas d'erreur d'essai
- 8.2.6 Essais d'endurance et méthodes d'essais
- 8.3 Essais de type et essais individuels
- 8.3.1 Essais de type
- 8.3.2 Essais individuels
- 8.3.3 Méthodes de mesure et méthodes d'essais

Annexe A (normative) Méthode de mesure de la tension de claquage collecteur-émetteur

Annexe B (normative) Mesure du temps de commutation sur charge inductive dans des conditions spécifiées

Annexe C (normative) Aire de sécurité en direct (FBSOA)

Annexe D (informative) Rupture du boîtier

Page 8

2 Référence normatives

Insérer, dans la liste existante, le titre de la norme suivante:

CEI 60747-7:2000, *Dispositifs discrets et circuits intégrés à semiconducteurs – Partie 7: Transistors bipolaires*

7.2 Measuring methods

- 7.2.1 Gate-emitter threshold voltage ($V_{GE(TO)}$)
- 7.2.2 Gate leakage current (I_{GES})
- 7.2.3 Turn-on power dissipation (P_{on}), turn-on energy (per pulse) (E_{on})
- 7.2.4 Turn-off power dissipation (P_{off}), turn-off energy (per pulse) (E_{off})
- 7.2.5 Turn-on time (t_{on}), turn-on delay time ($t_{d(on)}$), rise time (t_r)
- 7.2.6 Turn-off time (t_{off}), turn-off delay time ($t_{d(off)}$), fall time (t_f)
- 7.2.7 Thermal resistance junction to case ($R_{th(j-c)}$) and transient thermal impedance junction to case ($Z_{th(j-c)}$)
- 7.2.8 Collector-emitter saturation voltage (V_{CEsat})
- 7.2.9 Collector-emitter cut-off current (I_{CES} , I_{CER} , I_{CEX})
- 7.2.10 Turn-on intervals (t_{don} , t_r , t_{on}) and turn-on energy (E_{on})
- 7.2.11 Input capacitance (C_{ies})
- 7.2.12 Output capacitance (C_{oes})
- 7.2.13 Reverse transfer capacitance (C_{res})

8 Acceptance and reliability

8.1 General requirements

8.2 Specific requirements

- 8.2.1 List of endurance tests
- 8.2.2 Conditions for endurance tests
- 8.2.3 Failure-defining characteristics and failure criteria for acceptance tests
- 8.2.4 Failure-defining characteristics and failure criteria for reliability tests
- 8.2.5 Procedure in case of a testing error
- 8.2.6 Endurance tests and test methods

8.3 Type tests and routine tests

- 8.3.1 Type tests
- 8.3.2 Routine tests
- 8.3.3 Measuring and test methods

Annex A (normative) Measuring method for collector-emitter breakdown voltage

Annex B (normative) Measuring method for inductive load turn-off current under specified conditions

Annex C (normative) Forward biased safe operating area (FBSOA)

Annex D (informative) Case rupture

Page 9

2 Normative references

Insert, in the existing list, the title of the following standard:

IEC 60747-7:2000, *Semiconductor discrete devices and integrated circuits – Part 7: Bipolar transistors*

3.2 Termes relatifs aux valeurs limites et aux caractéristiques; tensions et courants

Ajouter les nouvelles définitions suivantes:

3.2.7

tension collecteur(-émetteur) avec grille et émetteur court-circuités (V_{CES})

tension collecteur-émetteur pour laquelle le courant collecteur a une faible valeur (absolue) spécifiée, la grille et l'émetteur étant court-circuités

3.2.8

tension de maintien collecteur-émetteur (V_{CE*sus})

tension de claquage collecteur-émetteur à courant collecteur relativement élevé pour laquelle la tension de claquage est relativement insensible aux variations du courant collecteur, dans les conditions spécifiées de terminaison de la grille et de l'émetteur

NOTE 1 Les conditions spécifiées de terminaison de la grille et de l'émetteur sont indiquées, dans le symbole littéral, par la troisième lettre '*'; voir 4.1.2 de la CEI 60747-7.

NOTE 2 Quand cela est nécessaire, un qualificatif approprié peut être ajouté au terme de base pour indiquer une terminaison spécifique entre grille et émetteur.

Exemple: Tension de maintien collecteur-émetteur avec grille et émetteur court-circuités $V_{CES*sus}$.

NOTE 3 Le terme peut être raccourci si le symbole littéral utilisé est suffisamment explicite.

Exemple: Tension de maintien collecteur-émetteur $V_{CER*sus}$.

NOTE 4 Ce terme est important pour les dispositifs haute tension, par exemple à plus de 4 kV.

3.2.9

tension de décharge électrostatique

A l'étude.

4 Symboles littéraux

4.3 Liste des symboles littéraux

4.3.1 Tensions

Insérer, après «Tension de saturation collecteur-émetteur», les termes suivants:

Tension de maintien collecteur-émetteur (V_{CE*sus})

Tension de décharge électrostatique: les symboles littéraux sont à l'étude

Page 18

5.3 Valeurs limites

Ajouter les nouvelles valeurs limites suivantes:

5.3.12 Tension de maintien collecteur-émetteur (V_{CE*sus})

Supérieure à la valeur minimale spécifiée dans les conditions définies.

5.3.13 Aire de sécurité en inverse (RBSOA)

Diagramme représentant les conditions du couple courant collecteur I_C tension collecteur-émetteur V_{CE} que peut supporter sans dommage l'IGBT pendant une courte période à l'ouverture dans les conditions définies.

3.2 Terms related to ratings and characteristics; voltages and currents

Add the following new definitions:

3.2.7

collector(-emitter) voltage with gate-emitter short-circuited (V_{CES})

collector-emitter voltage at which the collector current has a specified low (absolute) value with gate-emitter short-circuited

3.2.8

collector-emitter sustaining voltage (V_{CE*sus})

collector-emitter breakdown voltage at relatively high values of collector current where the breakdown voltage is relatively insensitive to changes in collector current, for a specified termination between gate and emitter terminals

NOTE 1 The specified termination between gate and emitter terminals is indicated in the letter symbol by the third subscript '*'; see 4.1.2 of IEC 60747-7.

NOTE 2 When necessary, a suitable qualifier is added to the basic term to indicate a specific termination between gate and emitter terminals.

Example: Collector-emitter sustaining voltage with gate and emitter terminals short-circuited V_{CESsus} .

NOTE 3 The basic term may be shortened if the meaning is clear from the letter symbol used.

Example: Collector-emitter sustaining voltage V_{CERSus} .

NOTE 4 This term is important for high-voltage devices, for example more than 4 kV.

3.2.9

electrostatic discharge voltage

Under consideration.

4 Letter symbols

4.3 List of letter symbols

4.3.1 Voltages

Insert, after "Collector-emitter saturation voltage", the following:

Collector-emitter sustaining voltage (V_{CE*sus})

Electrostatic discharge voltage: letter symbols are under consideration

Page 19

5.3 Ratings (limiting values)

Add the following new ratings:

5.3.12 Collector-emitter sustaining voltage (V_{CE*sus})

Not less than the specified minimum value under specified conditions.

5.3.13 Reverse biased safe operating area (RBSOA)

Diagram showing the area of collector current I_C and collector-emitter voltage V_{CE} which the IGBTs will sustain simultaneously for a short period of time during turn-off without being damaged under the specified conditions.

5.3.14 Aire de sécurité en court-circuit (SCSOA)

L'aire de sécurité en court-circuit est définie par un couple de valeurs de la durée du court-circuit t_{psc} et la tension collecteur-émetteur V_{CE} , qui ne doit pas être dépassé à la mise en court-circuit. Le composant doit être conducteur, puis de nouveau ouvert, pour court-circuiter la source de tension sans être endommagé.

5.3.15 Tension de décharge électrostatique spécifiée

Tension maximale de décharge ne produisant pas de dégradation, appliquée entre la grille et l'émetteur dans des conditions spécifiées de polarisation collecteur-émetteur, court-circuit ou résistance série ou accumulateur ou circuit ouvert.

*= définitions de R,S,O ou X: (R), (S), (O), (X)

Insérer le nouvel article 6 suivant:

6 Méthodes d'essai

6.1 Généralités

Les méthodes de mesure sont décrites pour éviter la destruction des dispositifs à l'essai (DUT). Il convient que les DUT ne soient pas essayés à des valeurs supérieures aux valeurs limites maximales spécifiées.

6.2 Méthodes d'essai

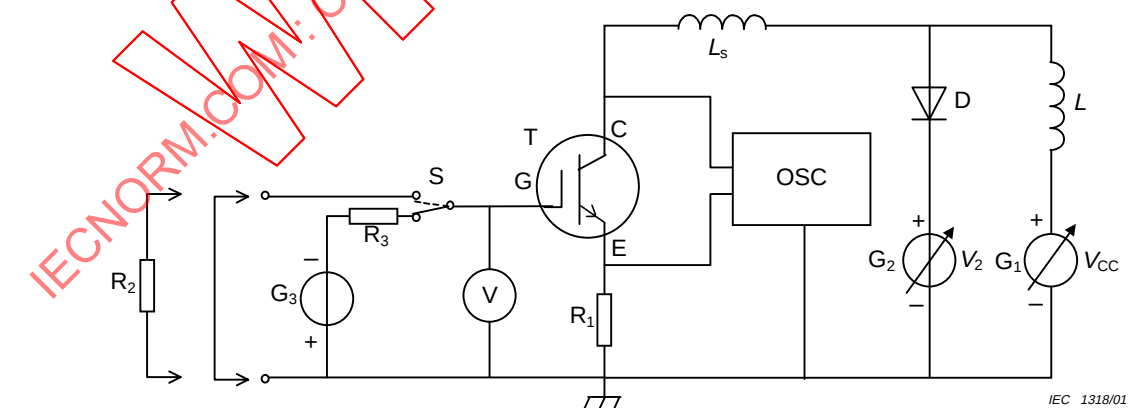
6.2.1 Tension de maintien collecteur-émetteur (V_{CE*sus})

Voir 6.1.7 de la CEI 60747-7.

But

Vérifier que la tension de maintien collecteur-émetteur d'un IGBT, dans des conditions spécifiées, n'est pas inférieure à la valeur maximale spécifiée V_{CE*sus} .

Schéma



Légende

- T IGBT (dispositif à l'essai)
- V_2 Valeur de V_{CE*sus} prévue
- R_1 Résistance de mesure du courant ou sonde
- OSC Oscilloscope double canal

Figure 1 – Circuit de mesure de la tension de maintien collecteur-émetteur V_{CE*sus}

5.3.14 Short-circuit safe operating area (SCSOA)

SCSOA is given by a pair of values of short-circuit duration t_{psc} and collector-emitter voltage V_{CE} which may not be exceeded under the load short-circuit conditions. The device may be turned on and turned off again for shorting a voltage source without being damaged.

5.3.15 Rated electrostatic discharge voltage

Maximum voltages for discharge without damage between gate and emitter at specified collector-emitter circuit conditions, short-circuit or series resistor circuit or series battery circuit or open circuit.

*= R,S,O or X definitions: (R), (S), (O), (X)

Insert the following new clause 6:

6 Methods of testing

6.1 General

The test methods are introduced to avoid destruction of the device under test (DUT). DUTs should not be tested at higher than the specified maximum rated values.

6.2 Test methods

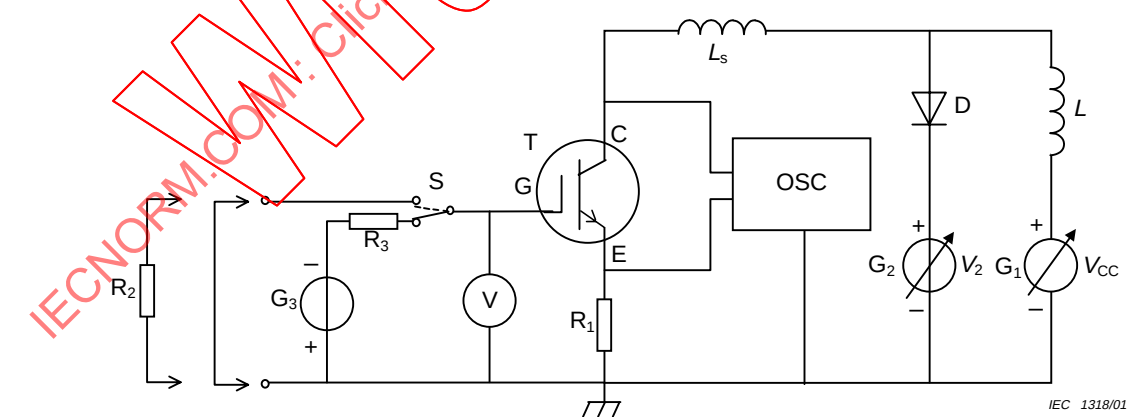
6.2.1 Collector-emitter sustaining voltage (V_{CE*sus})

See 6.1.7 of IEC 60747-7.

Purpose

To ensure that the collector-emitter sustaining voltage of an IGBT, under specified conditions, is not less than the maximum rated value V_{CE*sus} .

Circuit diagram



Key

- T IGBT (device under test)
- V_2 Expected V_{CE*sus}
- R_1 Shunt or current probe
- OSC Dual-channel oscilloscope

Figure 1 – Circuit for measuring the collector-emitter sustaining voltage V_{CE*sus}

Description et exigences du circuit

L'IGBT est mis en conduction en régime saturé en impulsion.

A cause de l'inductance L , la commutation de la tension de grille provoque l'exploration d'un cycle courant-tension pour le composant.

La résistance R_2 est nécessaire pour la mesure de $V_{CE\text{sus}}$.

Le générateur G_1 est réglable; il permet d'ajuster le courant collecteur à la valeur spécifiée. R_1 est une résistance pour la mesure du courant ou une sonde.

Un dispositif d'écrêtage de tension, indiqué à la figure 1 par une source de tension réglable G_2 en série avec une diode, limite la tension V_{CE} à la valeur minimale spécifiée $V_2 = V_{CE\text{sus}}$. V_2 est réglé à la valeur de $V_{CE\text{sus}}$ prévue.

La valeur minimale de l'inductance L peut être donnée dans la spécification particulière; dans le cas contraire, elle peut être calculée à partir de

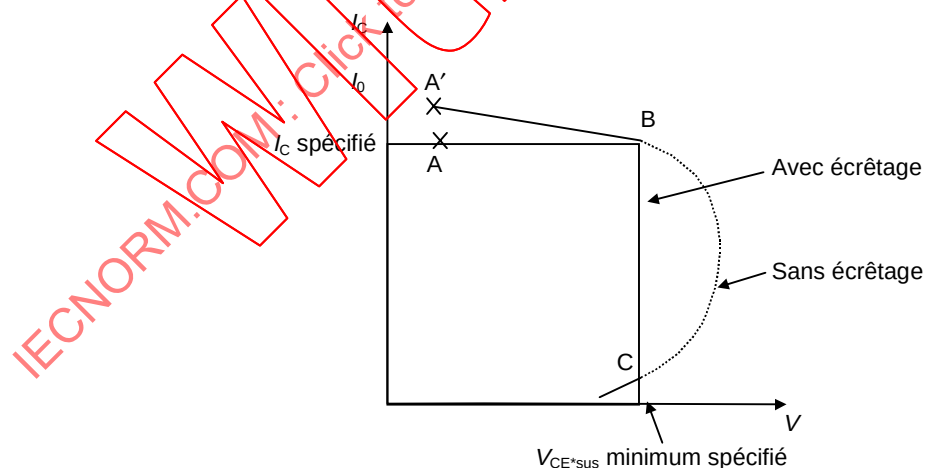
$$L_{\min} = (V_{CES} - V_{CC}) \times t_{\text{off}} / 0,1 I_C$$

Cela assure que I_C ne chute pas de plus de 10 % pendant t_{off} .

Exécution

Régler le dispositif d'écrêtage pour qu'il agisse à la valeur minimale spécifiée de $V_{CE\text{sus}}$. La tension V_{CC} étant nulle, régler la tension V_{GE} de telle façon que le courant I_C spécifié atteigne pour une valeur de tension V_{CE} en régime de saturation (point A de la figure 2).

Augmenter progressivement la tension V_{CC} jusqu'à obtenir le courant I_C spécifié pour la tension minimale $V_{CE\text{sus}}$ spécifiée (point B de la figure 2). Il en résulte que le courant de départ du cycle peut atteindre une valeur I_0 légèrement supérieure à la valeur de I_C spécifiée (point A' de la figure 2).



IEC 1319/01

Figure 2 – Aire de fonctionnement du courant collecteur

Précautions à prendre

Dans un premier essai, il convient de vérifier l'action du dispositif d'écrêtage en diminuant sa tension de réglage V_2 ; puis de réajuster cette tension à la valeur désirée de V_{CE} qui correspond au courant I_C spécifié (point B de la figure 2).

Circuit description and requirements

The IGBT is operated in a saturated condition under pulse operation.

Due to the inductance L , switching off the gate voltage causes the IGBT to be swept through a current-voltage cycle.

Resistor R_2 is required for the measurement of $V_{CE\text{R}\text{sus}}$.

The generator G_1 is adjustable; it enables the collector current to be set to the specified value. R_1 is a current-measuring shunt or current probe.

A voltage clamping unit, indicated in figure 1 as a variable voltage source G_2 in series with a diode, limits the voltage V_{CE} at the maximum rated value $V_2 = V_{CE\text{*}\text{sus}}$. V_2 is set to the expected value of $V_{CE\text{*}\text{sus}}$.

The minimum value of load inductance L may be given in the detail specification; otherwise, it may be calculated from

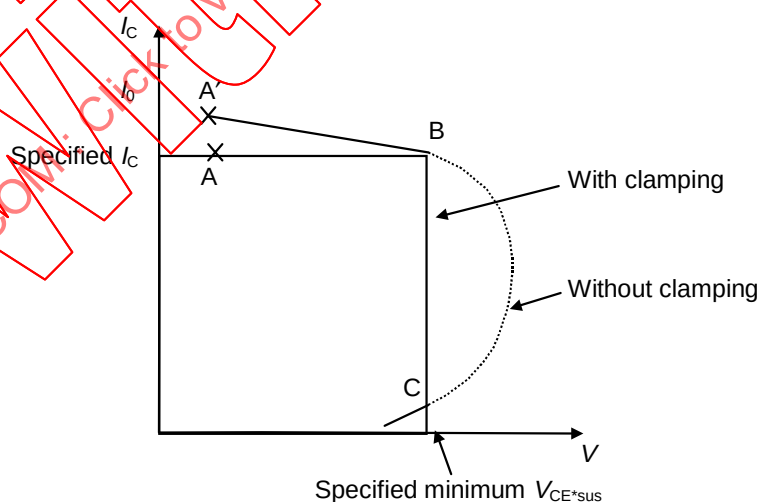
$$L_{\min} = (V_{\text{CES}} - V_{\text{CC}}) \times t_{\text{off}} / 0,1 I_C$$

This ensures that I_C does not drop by more than 10 % during t_{off} .

Test procedure

The clamping unit is adjusted to operate at the minimum rated value $V_{CE\text{*}\text{sus}}$. With voltage V_{CC} set at zero, V_{GE} is adjusted so that the specified current I_C can be reached with a V_{CE} value in the saturated condition (point A in figure 2).

The value V_{CC} is progressively increased until the specified current I_C is reached for the minimum rated voltage $V_{CE\text{*}\text{sus}}$ (point B in figure 2). As a result, the current at which the cycle starts may reach a value I_0 slightly higher than the specified current I_C (point A' of figure 2).



IEC 1319/01

Figure 2 – Operating locus of the collector current

Precautions to be observed

In a preliminary test, the action of the clamping unit should be verified by decreasing its adjustable voltage V_2 ; then the clamping unit should be adjusted to the desired value of V_{CE} that corresponds to the specified current I_C (point B of figure 2).

Exigences

- L'IGBT est satisfaisant lorsque la trace du point B vers le point C ne passe pas à gauche de la ligne BC.
- Lorsque le dispositif d'écrêtage n'est pas utilisé, l'IGBT est satisfaisant lorsque la trace contourne effectivement le point B, comme indiqué à la figure 2.

Conditions spécifiées

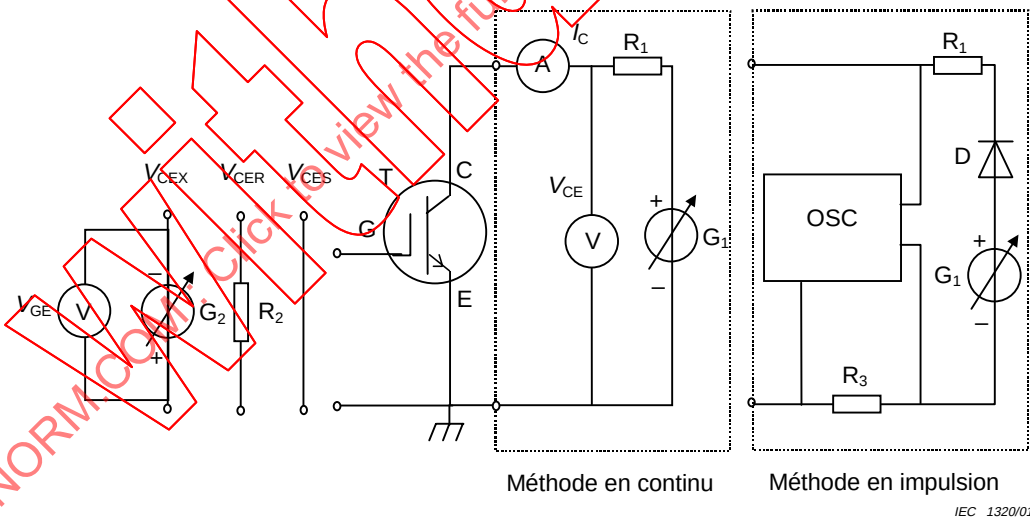
- Température du boîtier ou ambiante ou virtuelle de jonction T_c ou T_a ou T_{vj}
- Courant collecteur I_C
- Tension de maintien minimale V_{CERSus} , V_{CESSus}
- Valeur de l'inductance L , s'il y a lieu
- Valeur de l'inductance par dispersion sans écrêtage L_s
- Fréquence du générateur d'impulsions de tension de grille V_G , si elle diffère de 50 Hz
- Résistance de grille R_2 , R_3 si nécessaire
- Tension de grille G_3 (obligatoire)

6.2.2 Tensions collecteur-émetteur (V_{CES} , V_{CER} , V_{CEX})

But

Vérifier que les tensions collecteur-émetteur d'un IGBT, dans des conditions spécifiées, ne sont pas inférieures aux valeurs minimales spécifiées V_{CES} , V_{CER} , V_{CEX} .

Schéma



Légende

T IGBT (dispositif à l'essai)

Figure 3 – Circuit de mesure des tensions collecteur-émetteur V_{CES} , V_{CER} , V_{CEX}

Exécution

Il existe deux méthodes, l'une en continu et l'autre en impulsion. Les circuits sont donnés à la figure 3.

Régler la tension grille-émetteur à la valeur spécifiée. Régler la tension collecteur-émetteur à la valeur spécifiée. Le courant résiduel collecteur-émetteur I_C ne doit pas dépasser la valeur spécifiée.

Requirements

- The IGBT is satisfactory when the trace moving from point B to point C does not pass to the left of the line BC.
- When the clamping unit is not used, the IGBT is satisfactory if the trace effectively turns around point B, as shown in figure 2.

Specified conditions

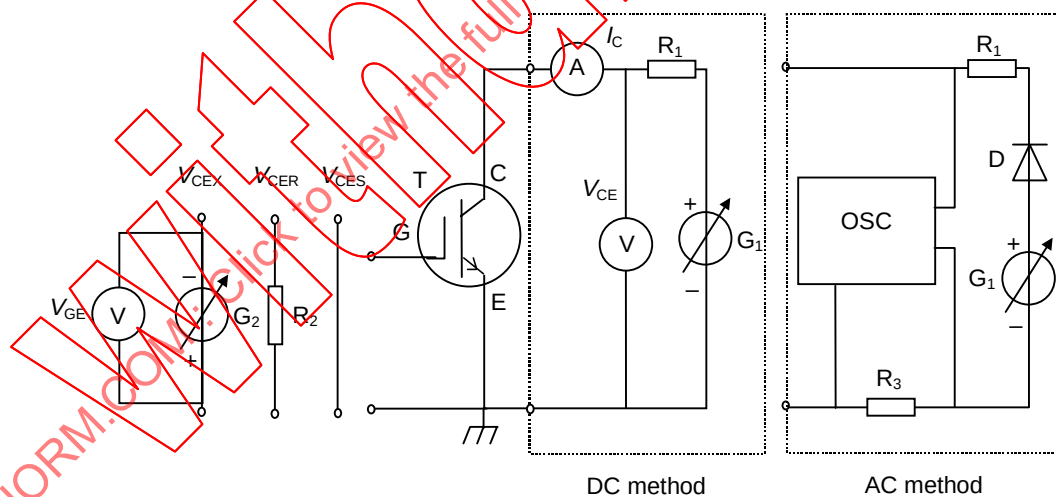
- Case or ambient or virtual junction temperature T_c or T_a or T_{vj}
- Collector current I_c
- Minimum sustaining voltage V_{CESus} , V_{CESus}
- Value of load inductance L , where appropriate
- Value of unclamped stray inductance L_s
- Frequency of the gate voltage pulse generator V_G , if different from 50 Hz
- Gate resistor R_2 , R_3 , if available
- Gate voltage G_3 (shall be specified)

6.2.2 Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})

Purpose

To verify that an IGBT withstands the rated collector-emitter voltages V_{CES} , V_{CER} or V_{CEX} under specified conditions.

Circuit diagram



IEC 1320/01

Key

T IGBT (device under test)

Figure 3 – Circuit for measuring the collector-emitter voltages V_{CES} , V_{CER} , V_{CEX}

Test procedure

There are two methods, i.e. the d.c. method and the a.c. method with circuits according to figure 3.

The gate-emitter voltage is set to specified conditions. The collector-emitter voltage is set to the specified value. The collector-emitter leakage current I_c shall not exceed the specified value.

Conditions spécifiées

- Tension collecteur-émetteur V_{CE}
- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension de polarisation grille-émetteur $-V_{GE}$
- V_{CEX} : Tension grille-émetteur $-V_{GE}$
- V_{CER} : Valeur de la résistance entre grille et émetteur
- V_{CES} : Court-circuit entre grille et émetteur

6.2.3 Tension grille-émetteur ($\pm V_{GES}$)

But

Vérifier que la tension grille-émetteur d'un IGBT, dans des conditions spécifiées, n'est pas inférieure à la valeur minimale spécifiée $\pm V_{GE}$.

Schéma

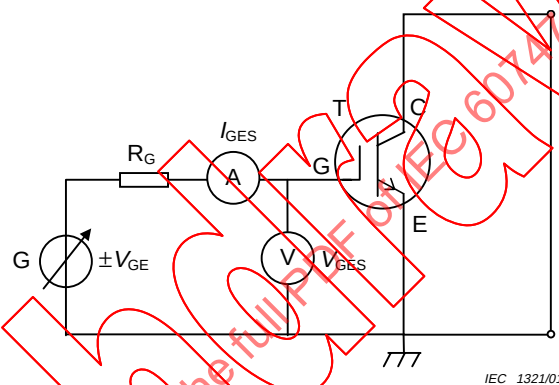


Figure 4 – Circuit de mesure de la tension grille-émetteur $\pm V_{GES}$

Exécution

La tension grille-émetteur V_{GE} est réglée à la valeur spécifiée. Le courant de fuite résiduel de grille ne doit pas être supérieur à la valeur spécifiée I_{GES} . Une petite résistance de protection R_G est à fournir.

Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Courant de fuite grille-émetteur I_{GES}
- Court-circuit entre collecteur et émetteur

Specified conditions

- Collector-emitter voltage V_{CE}
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Gate-emitter bias voltage $-V_{GE}$
- V_{CEX} : Gate-emitter voltage $-V_{GE}$
- V_{CER} : Resistor connected between gate and emitter
- V_{CES} : Short circuit between gate and emitter

6.2.3 Gate-emitter voltage ($\pm V_{GES}$)

Purpose

To verify that an IGBT withstands the rated gate emitter voltage $\pm V_{GE}$ under specified conditions.

Circuit diagram

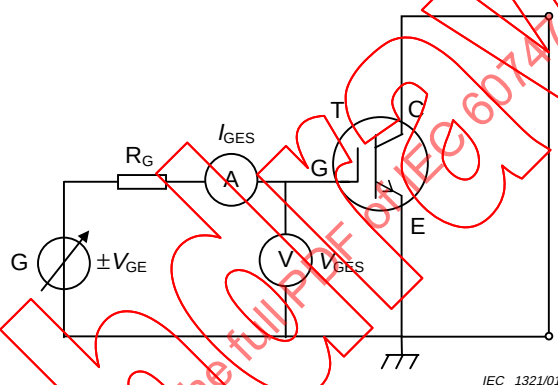


Figure 4 – Circuit for testing the gate-emitter voltage $\pm V_{GES}$

Test procedure

The gate-emitter voltage V_{GE} is set to the specified value. The gate leakage current shall not exceed the specified value I_{GES} . A small protective resistor R_G is to be provided.

Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Gate-emitter leakage current I_{GES}
- Short circuit between collector and emitter

6.2.4 Aire de sécurité en inverse (RBSOA)

But

Vérifier que l'IGBT ne présente pas de défaillance en RBSOA.

Schéma et formes d'ondes

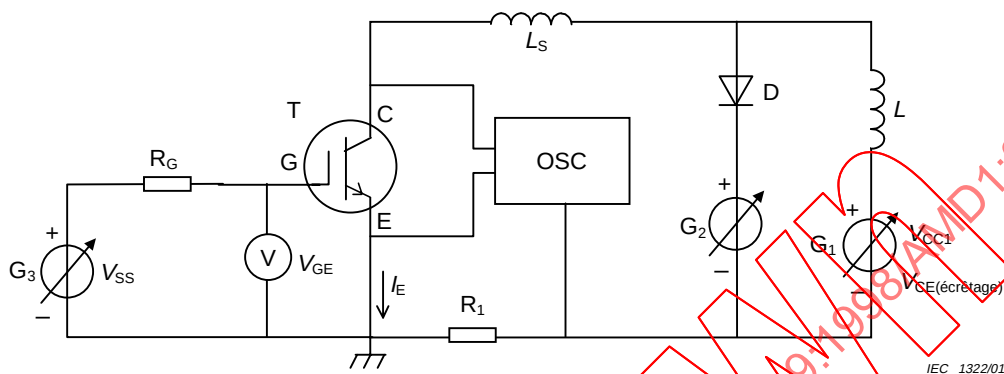


Figure 5 – Circuit de mesure de l'aire de sécurité en inverse (RBSOA)

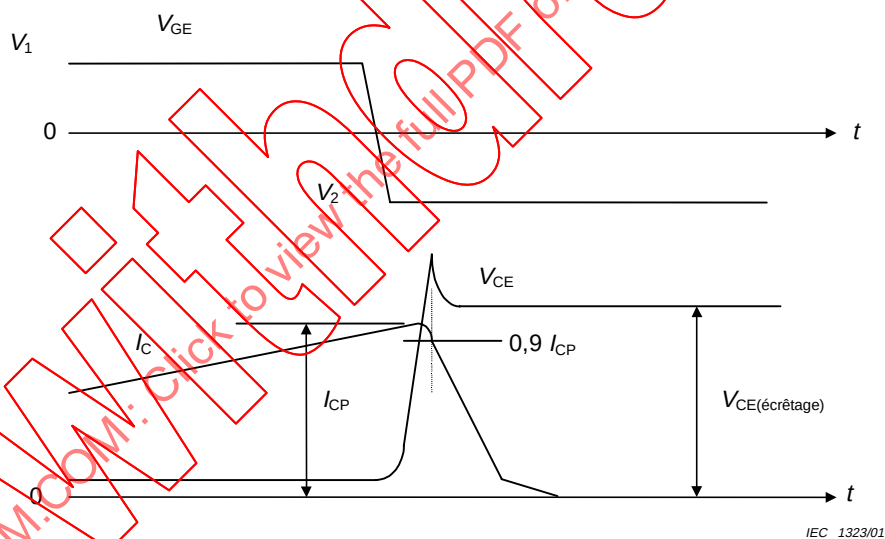


Figure 6 – Formes d'ondes de la tension grille-émetteur V_{GE} et du courant collecteur I_C à l'ouverture

Description et exigences du circuit

La valeur de l'inductance L doit être suffisamment forte pour maintenir $V_{CE(écrêtage)}$ aux bornes du dispositif à l'essai au moins avant le début du temps de décroissance t_f et du temps de trainage t_z .

6.2.4 Reverse biased safe operating area (RBSOA)

Purpose

To verify that the IGBT operates reliably without failure in RBSOA.

Circuit diagram and waveforms

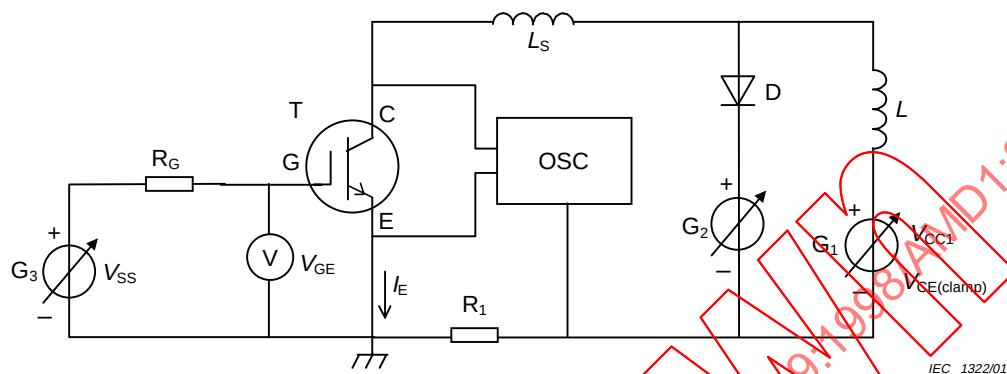


Figure 5 – Test circuit of reverse safe operating area (RBSOA)

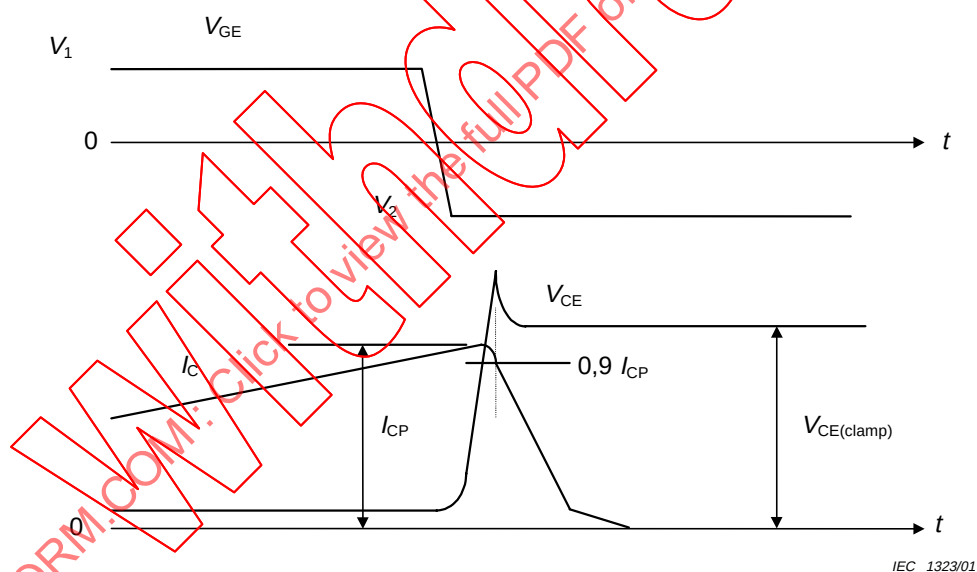


Figure 6 – Waveforms of gate-emitter voltage V_{GE} and collector current I_C during turn-off

Circuit description and requirements

The value of load inductance L shall be high enough to maintain $V_{CE(clamp)}$ to the DUT at least before the beginning of the fall time t_f plus the tail time t_z .

Exécution

Provoquer l'ouverture du dispositif à l'essai sous I_C spécifié.

V_{CE} et I_E (I_C) sont pilotés. Le composant doit interrompre I_C et supporter $V_{CE} = V_{CE(\text{écrêtage})}$.

NOTE La tension de pointe collecteur-émetteur V_{CEM} est inférieure à $V_{(BR)CE*}$.

Conditions spécifiées

- Courant collecteur I_C
- Tension inverse de grille $-V_{GE}$ avant et après l'ouverture
- Tension collecteur-émetteur $V_{CE(\text{écrêtage})}$
- Impulsion unique ou fréquence de mesure f_{sw}
- Inductance L
- Valeur de l'inductance par dispersion sans écrêtage L_s
- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Résistance de grille R_G

6.2.5 Aire de sécurité en court-circuit

But

Vérifier que l'IGBT fonctionne de façon convenable et sans défaillance en régime de court-circuit. Deux sortes de mise en court-circuit peuvent se produire. Dans le premier cas, l'IGBT commute sur un court-circuit existant. Dans le second cas, l'IGBT, déjà à l'état passant $V_{CE} = V_{CEsat}$, commute sur un court-circuit.

6.2.5.1 Aire de sécurité en court-circuit 1 (SCSOA1)

Schéma et formes d'ondes

Les figures 7 et 8 montrent le circuit de mesure de SCSOA1 et les formes d'ondes à la commutation. L'impédance du circuit principal de la figure 7 doit être suffisamment faible pour que $V_{CC} = V_{CE}$.

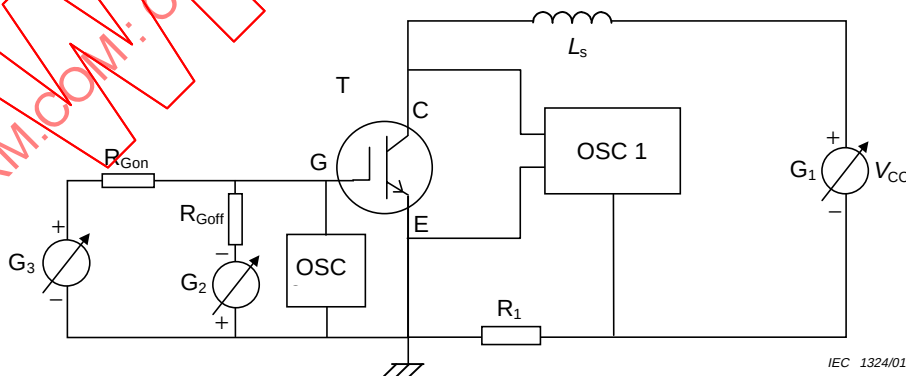


Figure 7 – Circuit de mesure de l'aire de sécurité en régime de court-circuit (SCSOA1)

Test procedure

DUT is turned off at specified I_C .

V_{CE} and I_E (I_C) are monitored. The DUT has to turn off I_C and withstand $V_{CE} = V_{CE(\text{clamp})}$.

NOTE Collector-emitter peak voltage $V_{CEM} < V_{(BR)CE^*}$.

Specified conditions

- Collector current I_C
- Gate reverse voltage $-V_{GE}$ before and after turn-off
- Collector-emitter voltage $V_{CE(\text{clamp})}$
- Single-pulse or testing frequency f_{sw}
- Inductance L
- Value of unclamped stray inductance L_s
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Gate resistor R_G

6.2.5 Short-circuit safe operating area

Purpose

To verify that the IGBT operates reliably without failure during a load short-circuit condition. Two types of load short circuit can occur. The first one is to switch the IGBT on to an existing load short circuit. Another one is when the IGBT is already in the on-state $V_{CE} = V_{CEsat}$, and then the load short circuit occurs.

6.2.5.1 Short-circuit safe operating area 1 (SCSOA1)

Circuit diagram and waveforms

Figures 7 and 8 show the circuit for testing SCSOA1 and switching waveforms. The circuit impedance of the main circuit in figure 7 shall be small enough that $V_{CC} = V_{CE}$.

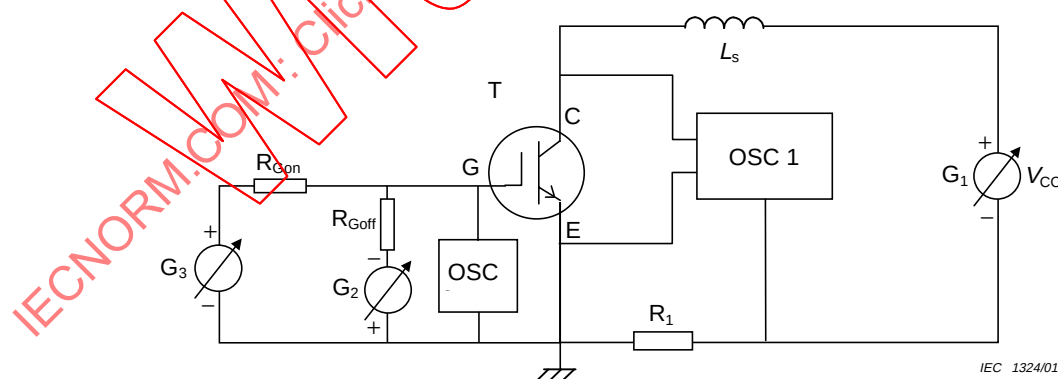


Figure 7 – Circuit for testing safe operating pulse duration at load short circuit (SCSOA1)

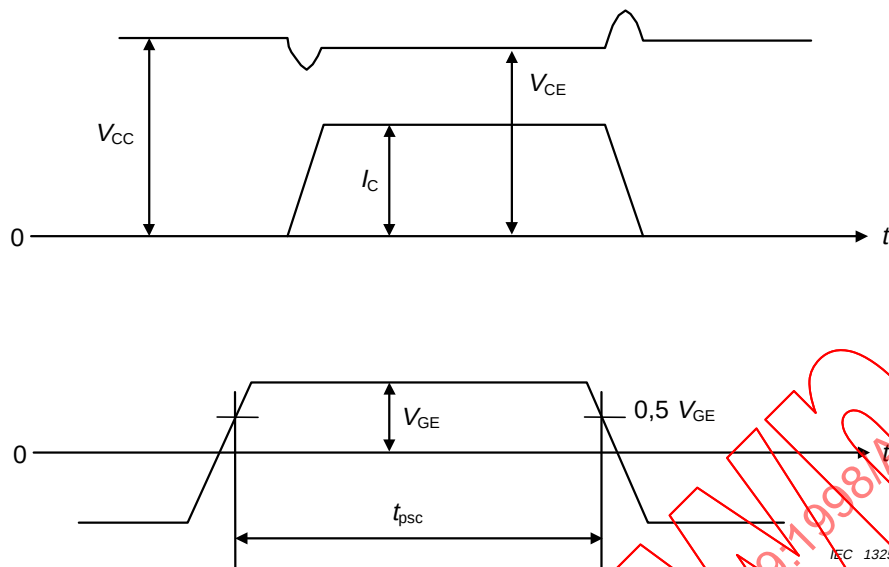


Figure 8 – Formes d'ondes de la tension grille-émetteur V_{GE} , du courant collecteur I_C et de la tension V_{CE} pendant la mesure de l'aire de sécurité en régime de court-circuit SCSOA1

Exécution

Régler la température à la valeur spécifiée. Régler la tension grille-émetteur V_{GE} et la durée de l'impulsion aux valeurs spécifiées.

Régler la tension collecteur-émetteur V_{CE} à la valeur spécifiée.

Contrôler I_C , V_{CE} et V_{GE} de façon à voir si l'IGBT s'ouvre et se ferme correctement.

Conditions spécifiées

- Tension collecteur-émetteur $V_{CE} = V_{CC}$
- Tension grille-émetteur V_{GE}
- Durée de l'impulsion t_{psc}
- Résistances de grille R_{Gon} , R_{Goff}
- Valeur de l'inductance par dispersion sans écrêtage L_s
- Température ambiante ou de boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}

6.2.5.2 Aire de sécurité en régime de court-circuit 2 (SCSOA2)

Description de la mesure

La tension grille-émetteur V_{GE} augmente par l'influence du dV_{CE}/dt de la tension collecteur-émetteur V_{CE} . Cela induit une rapide augmentation du courant collecteur et un pic d'énergie important, comme le montre la figure 10.

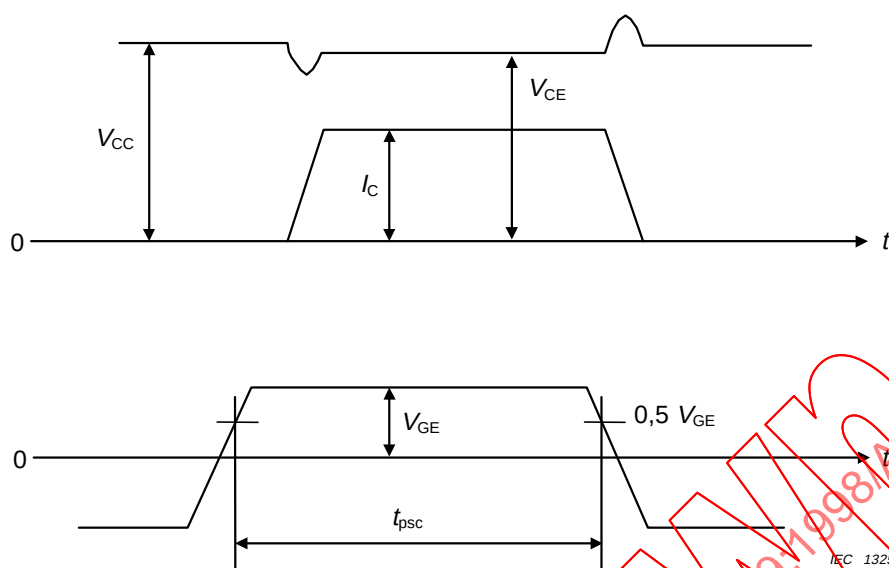


Figure 8 – Waveforms of gate-emitter voltage V_{GE} , collector current I_C and voltage V_{CE} during load short-circuit condition SCSOA1

Test procedure

The temperature is set to the specified value. The gate-emitter voltage V_{GE} and pulse duration are set to the specified values.

The collector-emitter voltage V_{CE} is set to the specified value.

I_C , V_{CE} and V_{GE} are monitored in order to see whether the IGBT turns on and off correctly.

Specified conditions

- Collector-emitter voltage $V_{CE} = V_{CC}$
- Gate-emitter voltage V_{GE}
- Pulse duration t_{psc}
- Gate resistors R_{Gon} , R_{Goff}
- Value of unclamped stray inductance L_s
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}

6.2.5.2 Short-circuit safe operating area 2 (SCSOA2)

Features of the operation

The gate voltage increases from the gate-emitter voltage V_{GE} by the dV_{CE}/dt of the collector-emitter voltage V_{CE} . It induces the fast increase of the collector current and high peak energy, as shown in figure 10.

Schéma et formes d'ondes

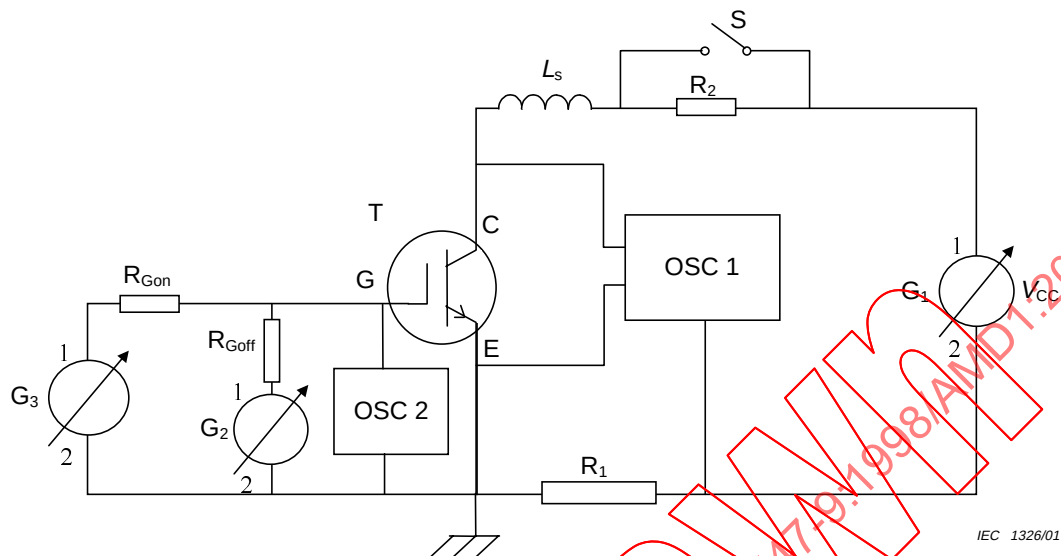


Figure 9 – Aire de sécurité en régime de court-circuit 2 (SCSOA2)

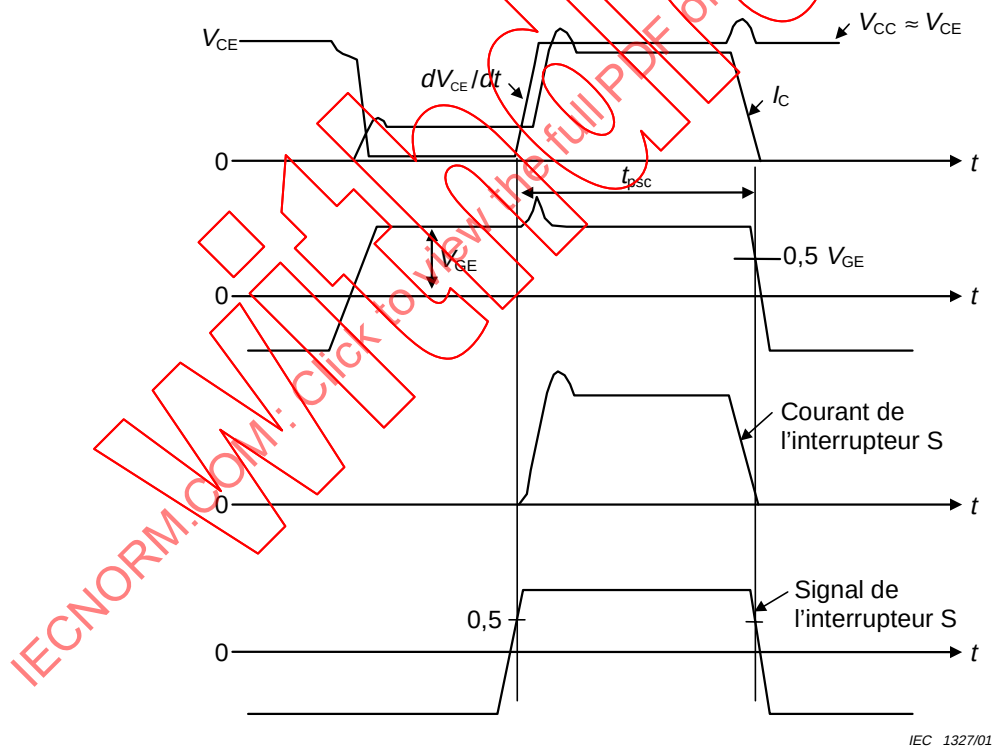


Figure 10 – Formes d'ondes pendant la mesure de SCSOA2

Circuit diagram and operating waveforms

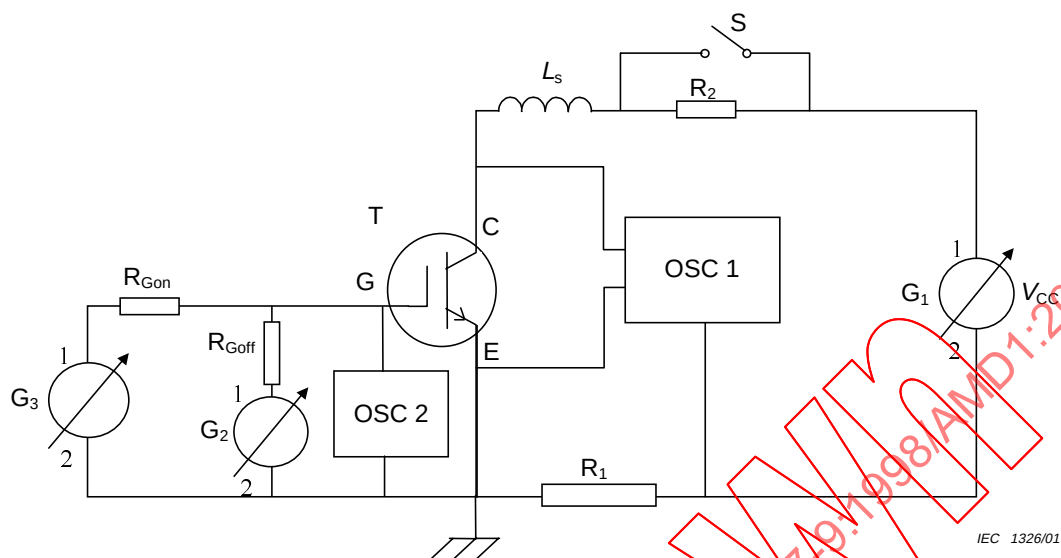


Figure 9 – Short-circuit safe operating area 2 (SCSOA2)

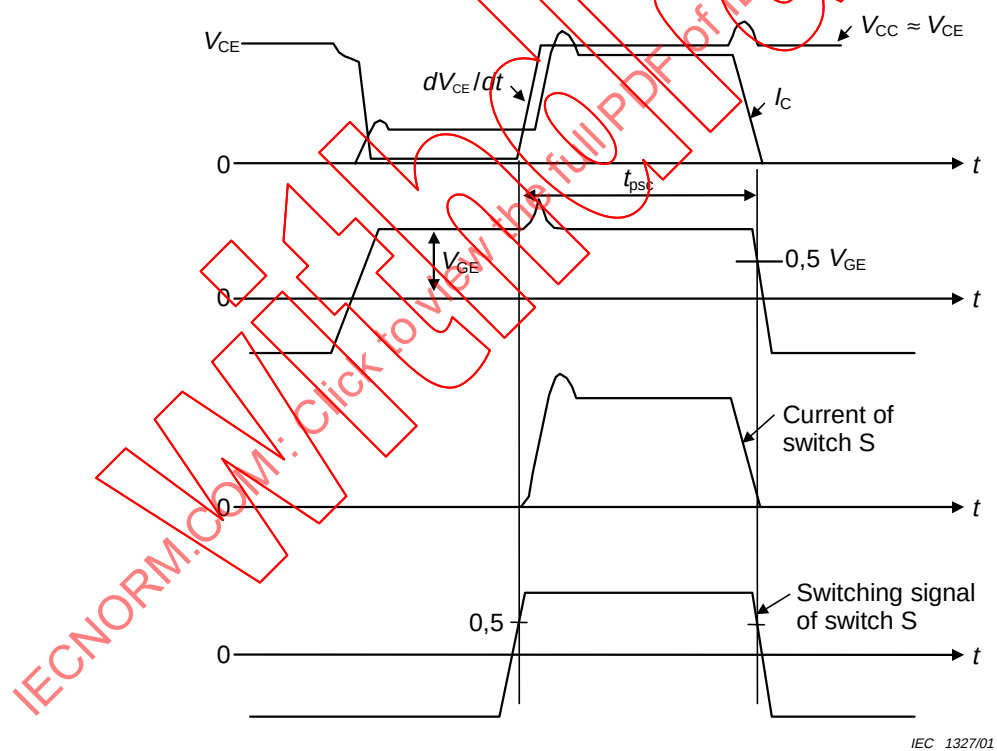


Figure 10 – Waveforms during SCSOA2

Il est recommandé que l'interrupteur S ait une impédance beaucoup plus faible que le dispositif à l'essai (DUT). La référence ou les caractéristiques de l'interrupteur S seront spécifiées. Une solution simple est d'utiliser le même IGBT que le dispositif à l'essai.

Exécution

Régler la température à la valeur spécifiée. Régler la tension grille-émetteur V_{GE} et la durée de l'impulsion aux valeurs spécifiées. La tension intermédiaire V_{CC} est réglée à la valeur spécifiée. Il est recommandé que le pouvoir de coupure de l'interrupteur S soit beaucoup plus important que le courant de court-circuit prévu dans le DUT. I_C , V_{CE} , V_{GE} et le signal de déclenchement de l'interrupteur S sont contrôlés afin de vérifier que l'IGBT commute correctement.

Conditions spécifiées

- Courant collecteur avant le court-circuit I_C
- Tension collecteur-émetteur $V_{CE} \approx V_{CC}$
- Tension grille-émetteur V_{GE}
- Durée de l'impulsion t_{psc}
- Résistances de grille R_{Gon} , R_{Goff}
- Valeur de l'inductance par dispersion sans écrêtage (L_s)
- Référence ou caractéristiques de l'interrupteur S, si limitation
- Température ambiante ou de boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}

6.2.6 Tension de décharge électrostatique

A l'étude.

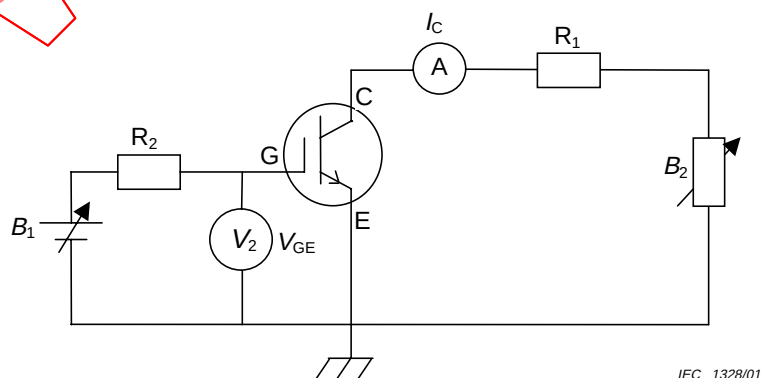
6.2.7 Courant collecteur

But

Vérifier que l'aptitude en courant collecteur d'un IGBT n'est pas inférieure à la valeur limite maximale de I_C dans les conditions spécifiées.

6.2.7.1 Méthode 1 (méthode en courant continu)

Schéma



IEC 1328/01

Figure 11 – Circuit de mesure du courant collecteur: méthode en courant continu

Switch S in the circuit should have a much lower impedance compared to the device under test (DUT). The type name or characteristics of switch S should be specified. An easy way is to use the same IGBT as the DUT.

Test procedure

The temperature is set to the specified value. The gate-emitter voltage V_{GE} and the pulse duration are set to the specified values. The intermediate voltage V_{CC} is set to the specified value. The current capability of switch S should be substantially larger than the expected short-circuit current of the DUT. I_C , V_{CE} , V_{GE} and the switching signal of the switch S are monitored in order to see whether the IGBT turns on and off correctly.

Specified conditions

- Collector current prior to short circuit I_C
- Collector-emitter voltage $V_{CE} \approx V_{CC}$
- Gate-emitter voltage V_{GE}
- Pulse duration t_{psc}
- Gate resistors R_{Gon} , R_{Goff}
- Value of unclamped stray inductance L_S
- Type name or characteristics of switch S, if restrictive
- Ambient or case or virtual junction temperature T_a or T_c or T_v

6.2.6 Electrostatic discharge voltage

Under consideration.

6.2.7 Collector current

Purpose

To verify that the collector current capability of an IGBT is not less than the maximum rated value I_C under specified conditions.

6.2.7.1 Method 1 (d.c. method)

Circuit diagram

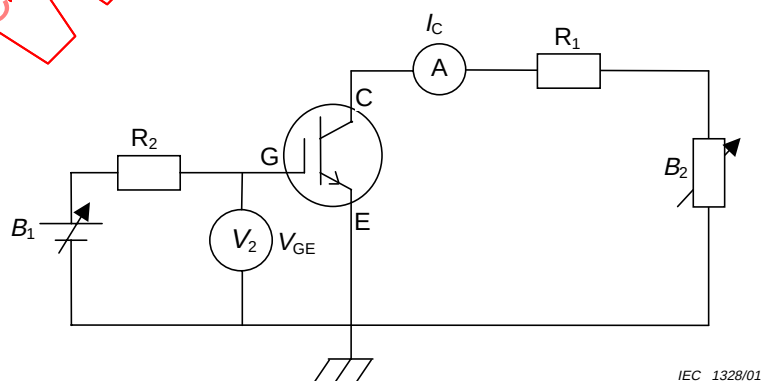


Figure 11 – Circuit for measuring collector current: d.c. method

Exécution

La température (T_a ou T_c ou T_{vj}) et la tension grille-émetteur sont ajustées et maintenues aux valeurs spécifiées. La tension du générateur (B_2) est augmentée jusqu'à ce que I_C atteigne la valeur spécifiée. L'essai peut être arrêté quand l'équilibre thermique est atteint. Après l'essai, vérifier que les caractéristiques de l'IGBT sont normales.

NOTE Caractéristiques définissant la défaillance et critères de défaillance:

I_{GES} : $I_{GES} > USL$ ou $I_{GES} > 2 \text{ IMV}$

I_{CES} : $I_{CES} > USL$ ou $I_{CES} > 2 \text{ IMV}$

V_{GETO} : $V_{GETO} > USL$ ou $V_{GETO} < LSL$ ou $V_{GETO} > 1,1 \text{ IMV}$ ou $< 0,9 \text{ IMV}$

V_{CESat} : $V_{CESat} > USL$ ou $V_{CESat} > 1,1 \text{ IMV}$

USL: limite supérieure spécifiée

LSL: limite inférieure spécifiée

IMV: valeur de la mesure initiale avant l'essai

Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Courant collecteur I_C
- Tension grille-émetteur V_{GE}

6.2.7.2 Méthode 2 (méthode en impulsion)

Schéma

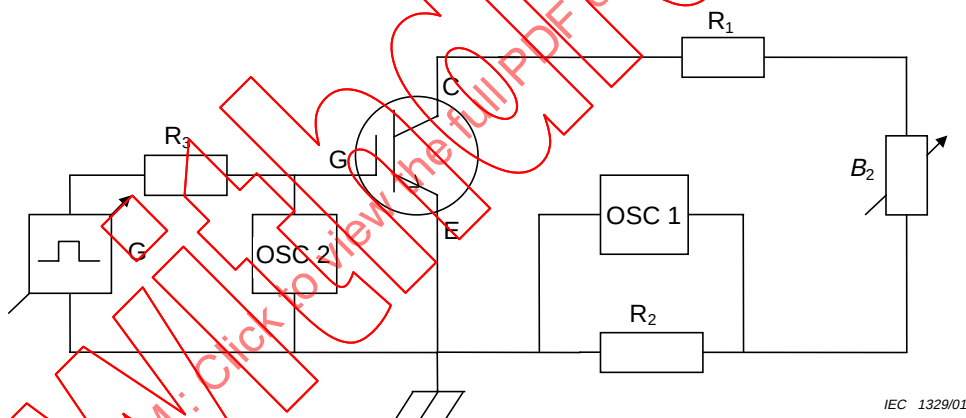


Figure 12 – Circuit de mesure du courant collecteur: méthode en impulsion

Exécution

La température (T_a ou T_c ou T_{vj}) et la tension grille-émetteur sont ajustées et maintenues aux valeurs spécifiées. La tension du générateur (B_2) est augmentée jusqu'à ce que I_C atteigne la valeur spécifiée. L'essai peut être arrêté quand l'équilibre thermique est atteint. Après l'essai, vérifier que les caractéristiques de l'IGBT sont normales.

NOTE Caractéristiques définissant la défaillance et critères de défaillance:

I_{GES} : $I_{GES} > USL$ ou $I_{GES} > 2 \text{ IMV}$

I_{CES} : $I_{CES} > USL$ ou $I_{CES} > 2 \text{ IMV}$

V_{GETO} : $V_{GETO} > USL$ ou $V_{GETO} < LSL$ ou $V_{GETO} > 1,1 \text{ IMV}$ ou $< 0,9 \text{ IMV}$

V_{CESat} : $V_{CESat} > USL$ ou $V_{CESat} > 1,1 \text{ IMV}$

USL: limite supérieure spécifiée

LSL: limite inférieure spécifiée

IMV: valeur de la mesure initiale avant l'essai

Test procedure

The temperature (T_a or T_c or T_{vj}) and the gate-emitter voltage are set and kept to the specified values. The supply voltage (B_2) is increased until I_C reaches the specified value. The test may be stopped when thermal equilibrium has been reached. After the above test, confirm that the IGBT characteristics are normal.

NOTE Failure-defining characteristics and failure criteria:

I_{GES} : $I_{GES} > USL$ or $I_{GES} > 2 \text{ IMV}$

I_{CES} : $I_{CES} > USL$ or $I_{CES} > 2 \text{ IMV}$

V_{GETO} : $V_{GETO} > USL$ or $V_{GETO} < LSL$ or $V_{GETO} > 1,1 \text{ IMV}$ or $< 0,9 \text{ IMV}$

V_{CESat} : $V_{CESat} > USL$ or $V_{CESat} > 1,1 \text{ IMV}$

USL: upper specified limit

LSL: lower specified limit

IMV: initial measured value before the test

Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector current I_C
- Gate-emitter voltage V_{GE}

6.2.7.2 Method 2 (pulse method)

Circuit diagram

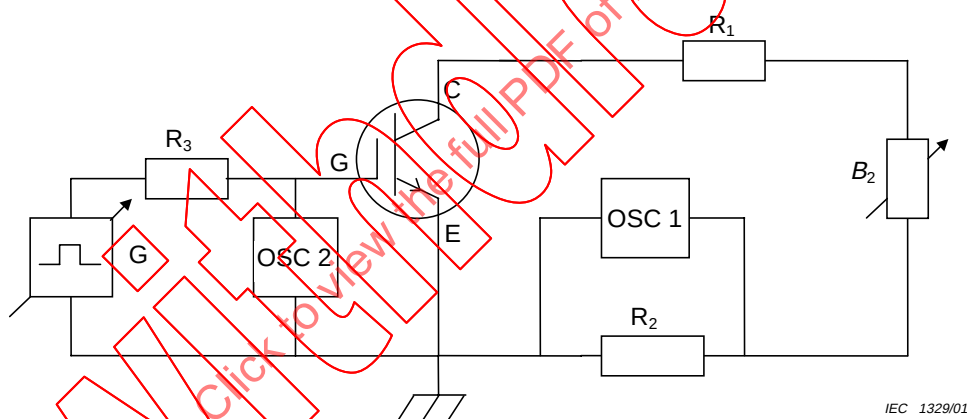


Figure 12 – Circuit for measuring collector current: pulse method

Test procedure

The temperature (T_a or T_c or T_{vj}) and the gate-emitter voltage are set and kept at the specified values. The supply voltage (B_2) is increased until I_C reaches the specified value. The test may be stopped when thermal equilibrium has been reached. After the above test, confirm that the IGBT characteristics are normal.

NOTE Failure-defining characteristics and failure criteria

I_{GES} : $I_{GES} > USL$ or $I_{GES} > 2 \text{ IMV}$

I_{CES} : $I_{CES} > USL$ or $I_{CES} > 2 \text{ IMV}$

V_{GETO} : $V_{GETO} > USL$ or $V_{GETO} < LSL$ or $V_{GETO} > 1,1 \text{ IMV}$ or $< 0,9 \text{ IMV}$

V_{CESat} : $V_{CESat} > USL$ or $V_{CESat} > 1,1 \text{ IMV}$

USL: upper specified limit

LSL: lower specified limit

IMV: initial measured value before the test

Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Courant collecteur I_C
- Tension grille-émetteur en impulsion (durée, cycle)

Page 26

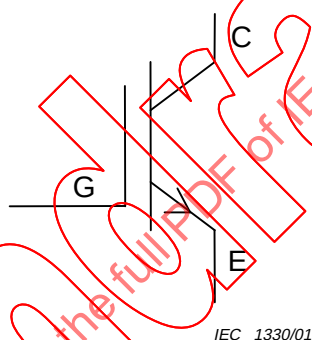
Renommer l'article 6 existant en article 7 comme suit:

7 Méthodes de mesure de référence

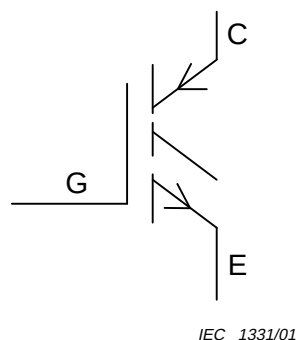
Remplacer le paragraphe 6.1.3 existant par le suivant:

7.1.3 Symbole graphique des transistors bipolaires à grille isolée

Il a été décidé d'utiliser le symbole graphique 05-05-19 de la CEI 60617-5 dans la présente norme comme suit.



Le symbole graphique suivant sera utilisé dans toutes les figures de la deuxième édition de la présente norme (à l'étude).



Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector current I_C
- Pulse gate-emitter voltage (duration, duty cycle)

Page 27

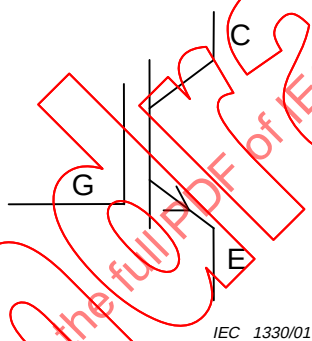
Renumber the existing clause 6 as clause 7 as follows:

7 Methods of measurement

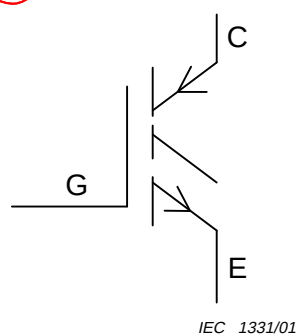
Replace the existing subclause 6.1.3 by the following:

7.1.3 Graphical symbol of IGBT

It has been decided that the graphical symbol used in this standard is symbol 05-05-19 of IEC 60617-5, as follows.



The following graphical symbol shall be used in all the figures of the second edition of this standard (under consideration)



Renommer le paragraphe 6.2.7 existant en 7.2.7 et insérer le titre suivant avant le texte existant:

7.2.7.1 Méthode 1

Ajouter le nouveau paragraphe 7.2.7.2 suivant:

7.2.7.2 Méthode 2 (utilisant la tension de seuil grille-émetteur comme paramètre sensible à la température)

But

Mesurer la résistance thermique jonction boîtier et/ou l'impédance thermique transitoire jonction boîtier d'un IGBT (méthode 2). La mesure est faite en deux étapes.

- Détermination du coefficient de température de la tension de seuil grille-émetteur au faible courant de mesure.
- Mesure de la réaction de l'IGBT à une variation de la dissipation de puissance interne.

Schéma

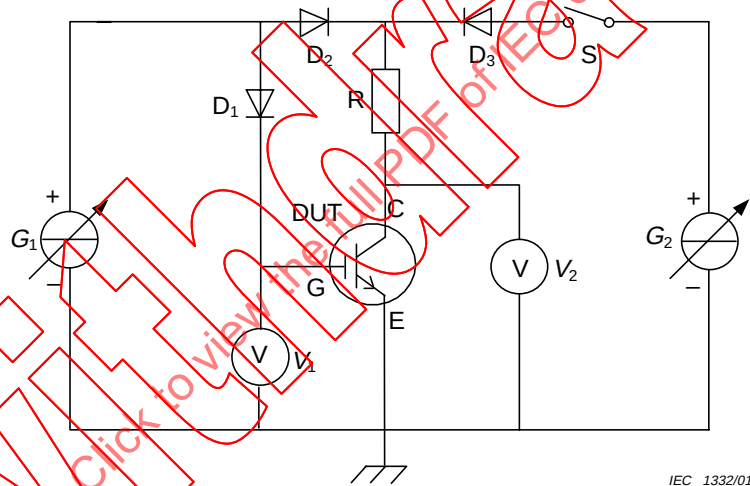


Figure 13 – Circuit de mesure de la résistance thermique et de l'impédance thermique transitoire: méthode 2

Description et exigences du circuit

S est un interrupteur de puissance électronique. G_1 est une source de courant ajustable, qui délivre un faible courant collecteur direct I_{C1} qui permet à la tension grille-source d'atteindre la tension de seuil $V_{GE(th)}$ quand l'interrupteur S est ouvert. G_2 est une source de courant ajustable qui délivre un fort courant collecteur I_{C2} quand l'interrupteur S est fermé. Le courant I_{C2} doit être assez grand pour que $I_C(I_{C1} + I_{C2})$ atteigne la valeur spécifiée. D_1 , D_2 et D_3 sont des diodes de découplage; V_1 et V_2 sont des voltmètres en continu. R est une résistance pour la mesure du courant. Toute autre sonde de courant appropriée peut être utilisée.

Renumber the existing subclause 6.2.7 as 7.2.7 and insert the following title before the existing text:

7.2.7.1 Method 1

Add the new subclause 7.2.7.2 as follows:

7.2.7.2 Method 2 (using the gate-emitter threshold voltage as a temperature-sensitive parameter)

Purpose

To measure the thermal resistance junction to case and/or the transient thermal impedance junction to case of an IGBT (method 2). The measurement is made in two steps.

- Determination of the temperature coefficient of the gate-emitter voltage at the low measuring current.
- Measurement of the response of the IGBT to a step change in the internal power dissipation.

Circuit diagram

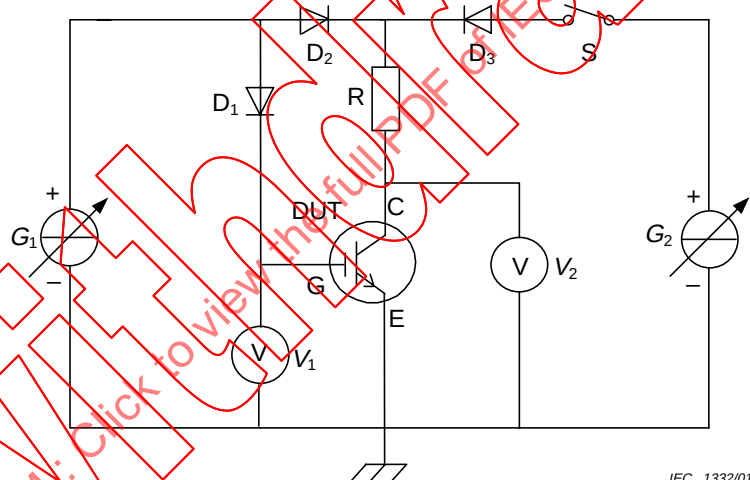


Figure 13 – Circuit for measuring thermal resistance and transient thermal impedance: method 2

Circuit description and requirements

S is an electronic power switch. G_1 is an adjustable current source which provides a low continuous direct collector current I_{C1} which can make the gate-emitter voltage reach the threshold voltage $V_{GE(th)}$ when switch S is opened. G_2 is an adjustable current source which provides a high collector current I_{C2} when switch S is closed. The I_{C2} current shall be high enough to make $I_C(I_{C1} + I_{C2})$ reach its rating. D_1 , D_2 and D_3 are insulation diodes; V_1 and V_2 are d.c. voltage meters. R is the current-measuring resistor. Any other appropriate current probe may be used.

Exécution

- a) Détermination du coefficient de température c_T de la tension de seuil grille-émetteur $V_{GE(th)}$ au faible courant de mesure I_{C1} . L'IGBT à mesurer est chauffé jusqu'à la température T_1 puis T_2 ($T_2 > T_1$) dans une enceinte climatique ou dans un fluide inerte. L'équilibre thermique doit être atteint avant de procéder aux mesures. A la température T_1 , la tension de seuil grille-émetteur, au courant de mesure I_{C1} , est $V_{GE(th)1}$. A la température T_2 , c'est $V_{GE(th)2}$. Le coefficient c_T est alors

$$c_T = \left| (V_{GE(th)1} - V_{GE(th)2}) / (T_2 - T_1) \right| (V/^\circ C)$$

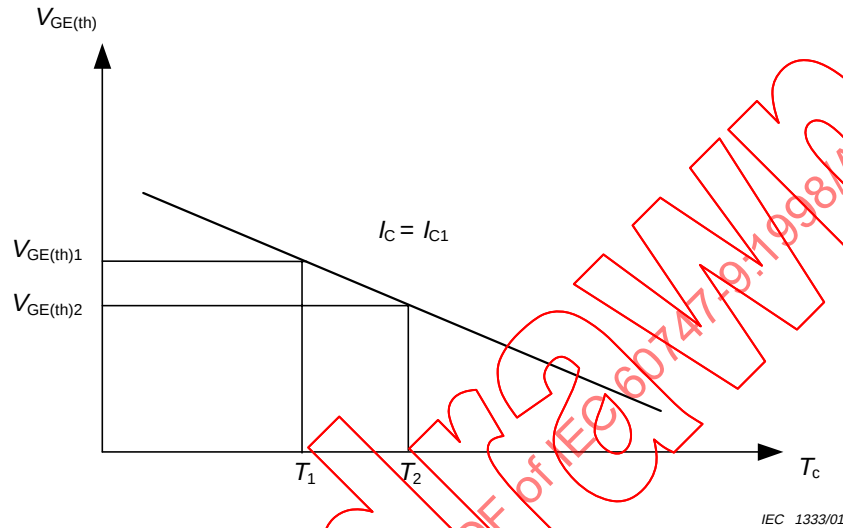


Figure 14 – Variation typique de la tension de seuil grille-émetteur $V_{GE(th)}$ à un faible courant de mesure I_{C2} en fonction de la température du boîtier T_c (chauffage externe, c'est-à-dire $T_c = T_{vj}$)

- b) Mesure de la réaction à une variation de la dissipation de puissance interne

L'IGBT à mesurer est fixé sur un dissipateur adapté. La température du boîtier T_{c1} est mesurée. A cette température, le courant de mesure I_{C1} induit une tension de seuil grille-émetteur $V_{GE(th)3}$. L'interrupteur S fermé provoque le fort courant collecteur I_{C2} . Quand l'équilibre thermique est atteint, $T_c = \text{const.} = T_{c2}$ et V_{CE} sont mesurés. I_{C2} est alors coupé. Immédiatement après l'ouverture, la tension de seuil grille-émetteur à I_{C1} est mesurée, à savoir $V_{GE(th)4}$.

Alors,

$$T_{vj} = T_{c1} + (V_{GE(th)3} - V_{GE(th)4}) / c_T$$

et

$$R_{th(j-c)} = (T_{vj} - T_{c2}) / (V_{CE} I_{C2})$$

Pour déterminer l'impédance thermique transitoire $Z_{th(j-c)}$, les variations en fonction du temps de $V_{GE(th)}$ à I_{C1} et de T_c pendant la période de refroidissement après la coupure de I_{C2} sont portées sur une courbe, et les valeurs de $Z_{th(j-c)}$ sont calculées point par point à partir des équations ci-dessus.

Measurement procedure

- a) Determination of the temperature coefficient c_T of the gate-emitter voltage $V_{GE(th)}$ at the low measuring current I_{C1} . The IGBT to be measured is heated subsequently to the temperatures T_1 and T_2 ($T_2 > T_1$) by immersing it in a heated chamber or inert fluid. Thermal equilibrium must be achieved before measurements are taken. At temperature T_1 , the gate-emitter threshold voltage at the measuring current I_{C1} is $V_{GE(th)1}$. At temperature T_2 , it is $V_{GE(th)2}$. Then the temperature coefficient c_T is

$$c_T = \left| (V_{GE(th)1} - V_{GE(th)2}) / (T_2 - T_1) \right| (V/^\circ C)$$

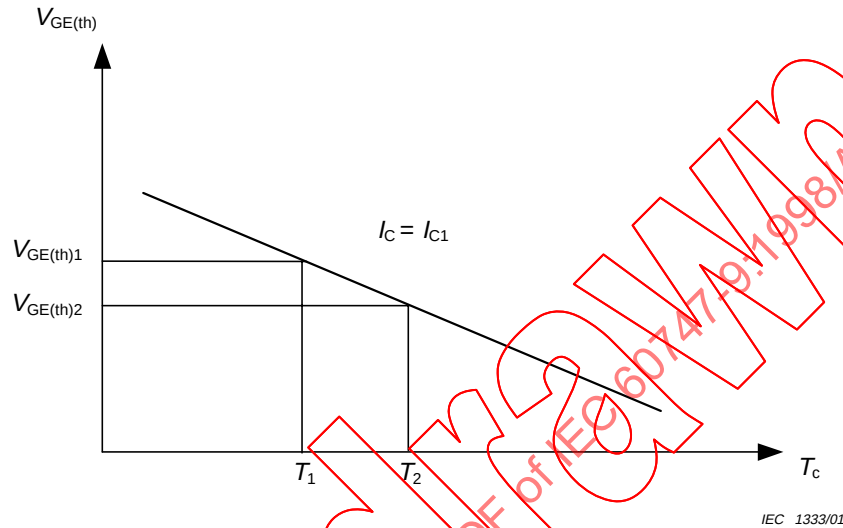


Figure 14 – Typical variation of the gate-emitter threshold voltage $V_{GE(th)}$ at a low measuring current I_{C2} with the case temperature T_c (when heated from the outside, i.e. $T_c = T_{vj}$)

- b) Measurement of the response to a step change in the internal power dissipation

The IGBT to be measured is fixed on a suitable heat sink. The case temperature T_{c1} is measured. At that temperature, the measuring current I_{C1} produces the gate-emitter threshold voltage $V_{GE(th)3}$. Switch S is switched on, the high collector current I_{C2} flows. When thermal equilibrium is established, $T_c = \text{const.} = T_{c2}$ and V_{CE} are measured. I_{C2} is then switched off. Immediately after switch-off, the gate-emitter threshold voltage at I_{C1} is measured to be $V_{GE(th)4}$.

Then,

$$T_{vj} = T_{c1} + (V_{GE(th)3} - V_{GE(th)4}) / c_T$$

and

$$R_{th(j-c)} = (T_{vj} - T_{c2}) / (V_{CE} I_{C2})$$

If the transient thermal impedance $Z_{th(j-c)}$ is to be determined, the variations with time of $V_{GE(th)}$ at I_{C1} and of T_c during the cooling period after switching off I_{C2} are plotted, and the $Z_{th(j-c)}$ values are calculated point by point using the above equations.

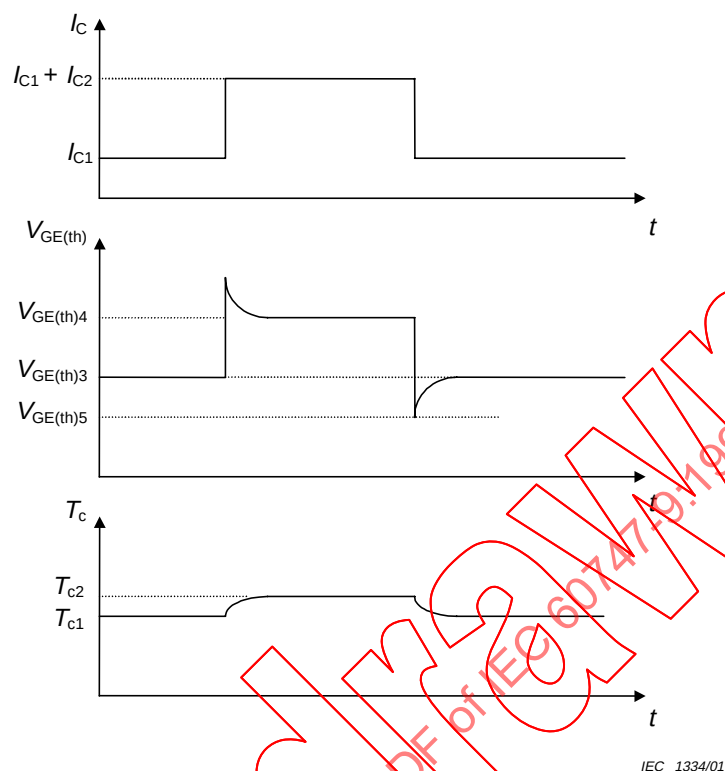


Figure 15 – I_c , V_{GE} et T_c en fonction du temps

Conditions spécifiées

- Point de référence pour la mesure de la température du boîtier
- Courant de mesure I_{C1}
- Courant collecteur I_{C2}

7.2.8 Tension de saturation collecteur-émetteur (V_{CEsat})

But

Mesurer la tension de saturation collecteur-émetteur d'un IGBT dans des conditions spécifiées.

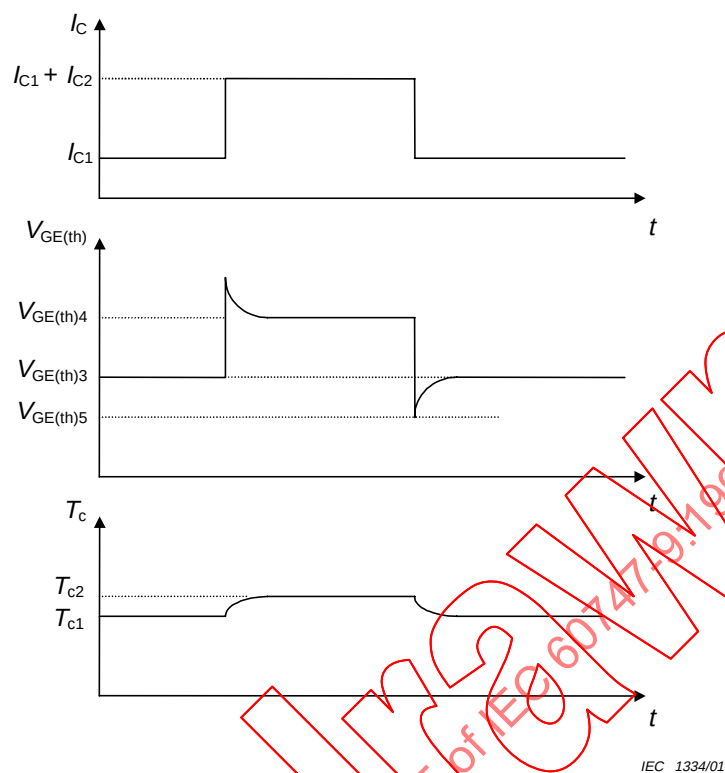


Figure 15 – I_c , V_{GE} and T_c with time

Specified conditions

- Reference point for measuring the case temperature
- Measuring current I_{c1}
- Collector current I_{c2}

7.2.8 Collector-emitter saturation voltage (V_{CEsat})

Purpose

To measure the collector-emitter saturation voltage of IGBTs under specified conditions.

Schéma

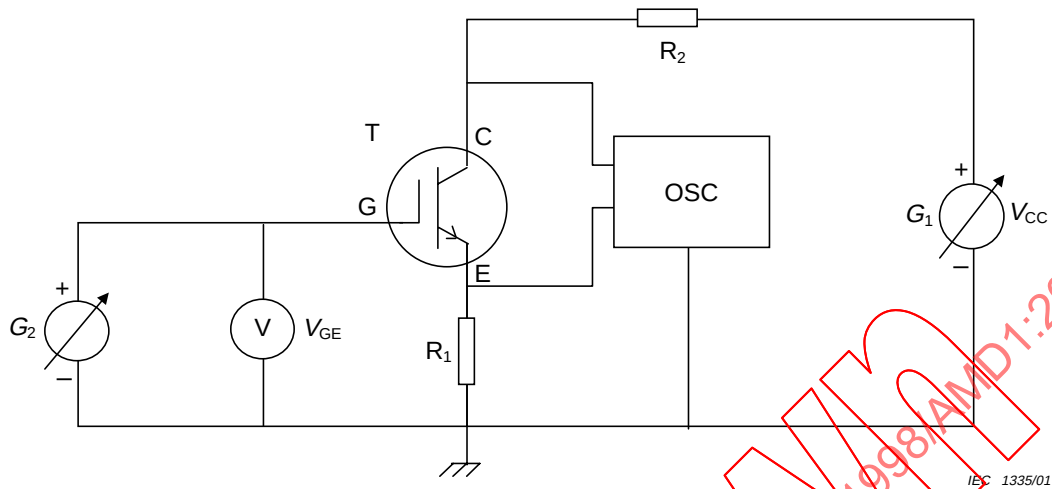


Figure 16 – Circuit de mesure de la tension de saturation collecteur-émetteur V_{CEsat}

Précaution

Aucune dissipation thermique importante ne doit se produire dans l'IGBT pendant la mesure.

Exécution

Régler la température, la tension grille-émetteur et le courant collecteur aux valeurs spécifiées. Mesurer la tension de saturation collecteur-émetteur $V_{CE} = V_{CEsat}$.

Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension grille-émetteur
- Courant collecteur

7.2.9 Courant résiduel collecteur-émetteur (I_{CES} , I_{CER} , I_{CEX})

But

Mesurer le courant résiduel collecteur-émetteur d'un IGBT dans des conditions spécifiées.

Circuit diagram

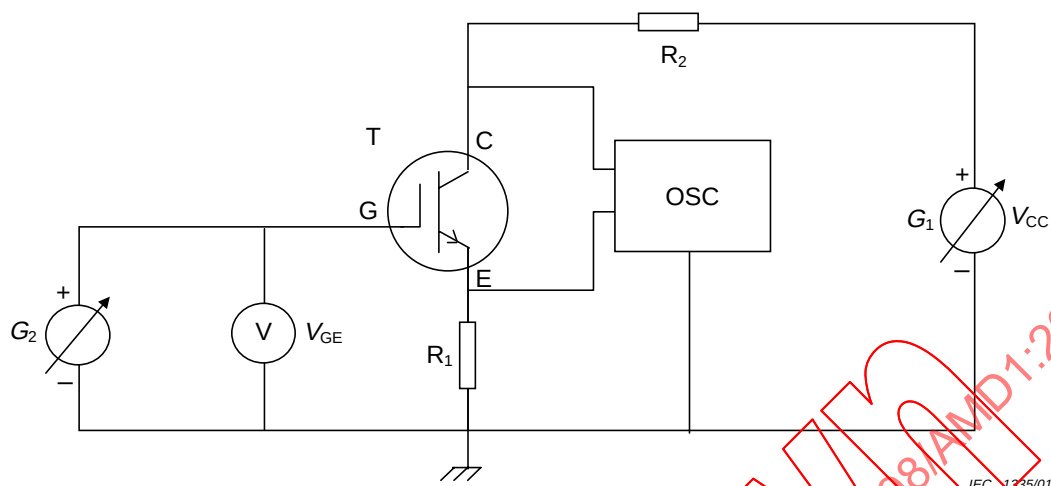


Figure 16 – Circuit for measuring the collector-emitter saturation voltage V_{CEsat}

Precaution

No significant heat dissipation shall occur in the IGBT during the measurement.

Measurement procedure

The temperature is set to the specified value, adapted to the specified values in the gate-emitter voltage and the collector current. The collector-emitter saturation voltage $V_{CE} = V_{CEsat}$ is measured.

Specified conditions

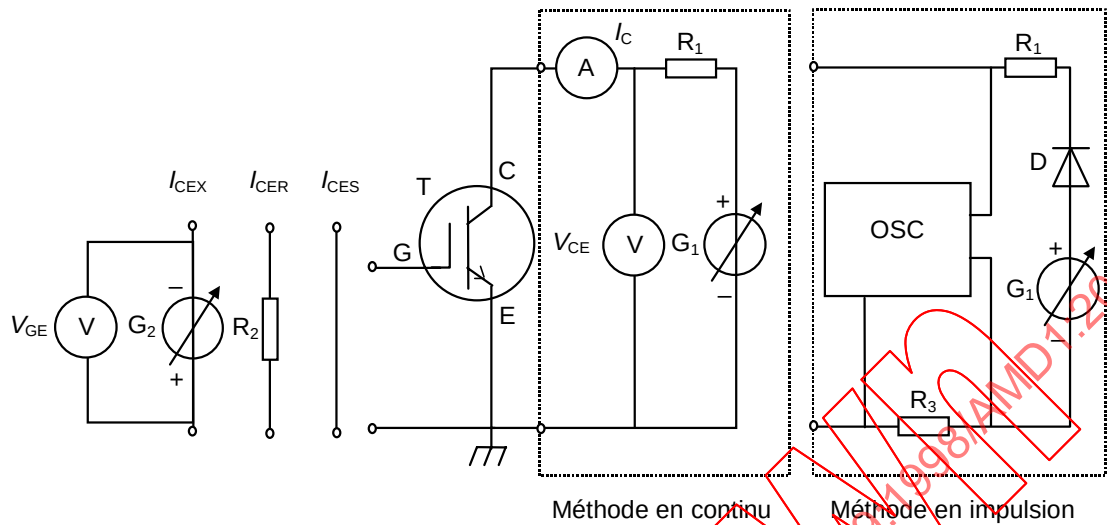
- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Gate-emitter voltage
- Collector current

7.2.9 Collector-emitter cut-off current (I_{CES} , I_{CER} , I_{CEX})

Purpose

To measure the collector-emitter cut-off current of an IGBT under specified condition.

Schéma



IEC 1336/01

Figure 17 – Circuit de mesure du courant résiduel collecteur-émetteur

Exécution

Il y a deux méthodes, la méthode en continu et la méthode en impulsion, comme le montre la figure 17. Régler la température à la valeur spécifiée. Augmenter la tension V_{CE} jusqu'à la valeur spécifiée. Les courants résiduels I_{CEX} , I_{CER} , I_{CES} sont lus sur un ampèremètre ou à l'aide d'une sonde de courant.

Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension collecteur-émetteur V_{CE}
- Polarisation grille-émetteur V_{GE}
- I_{CEX} : Tension grille-émetteur V_{GE}
- I_{CER} : Résistance R_{GE} entre grille et émetteur
- I_{CES} : Court-circuit entre grille et émetteur

7.2.10 Temps de commutation (t_{don} , t_r , t_{on}) et énergie de commutation (E_{on})

But

Mesurer les temps de commutation t_{don} , t_r , t_{on} et l'énergie de commutation E_{on} sur une charge inductive d'un IGBT dans des conditions spécifiées.

Circuit diagram

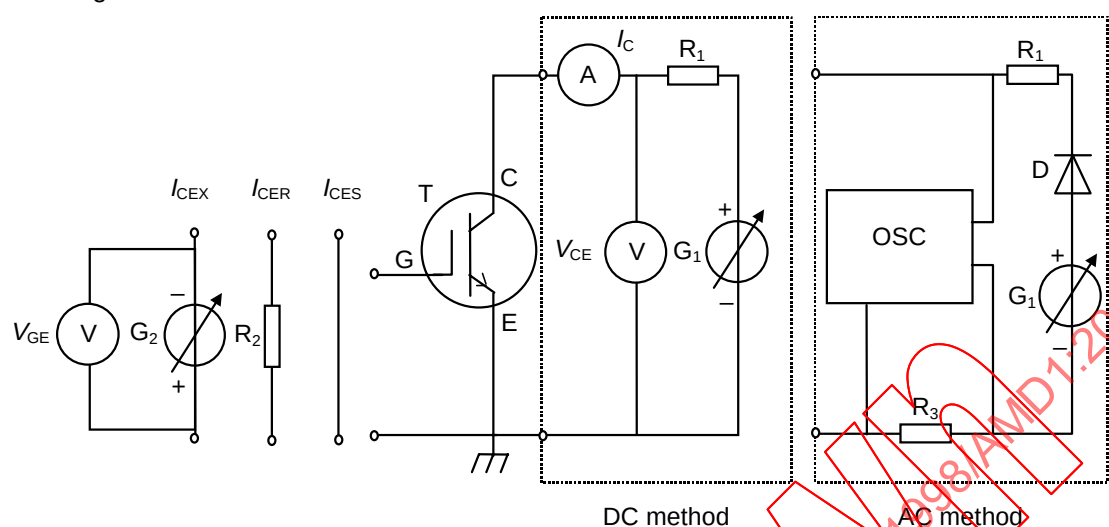


Figure 17 – Circuit for measuring the collector-emitter cut-off current

Measurement procedure

There are two methods, i.e. the d.c. method and the a.c. method, as shown in figure 17. The temperature is set to the specified value. The voltage V_{CE} is increased until it reaches the specified value. The cut-off currents I_{CEX} , I_{CER} , I_{CES} are read on the ammeter or the current probe.

Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector-emitter voltage V_{CE}
- Gate-emitter bias V_{GE}
- I_{CEX} : Gate-emitter voltage V_{GE}
- I_{CER} : Resistor R_{GE} connected between gate and emitter
- I_{CES} : Short circuit between gate and emitter

7.2.10 Turn-on intervals (t_{don} , t_r , t_{on}) and turn-on energy (E_{on})

Purpose

To measure the turn-on time intervals t_{don} , t_r , t_{on} and turn-on energy E_{on} of an IGBT under specified conditions with inductive load.

Schéma et formes d'ondes

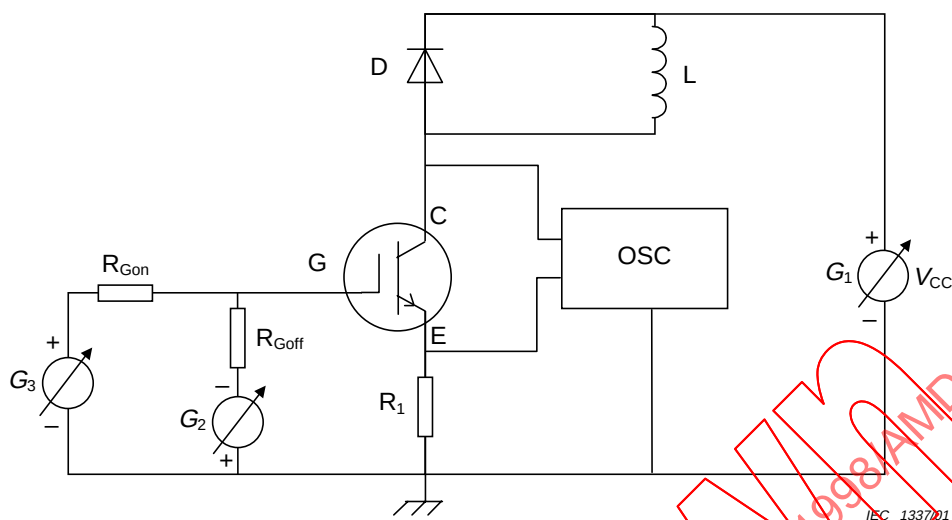


Figure 18 – Circuit de mesure des temps et de l'énergie de commutation

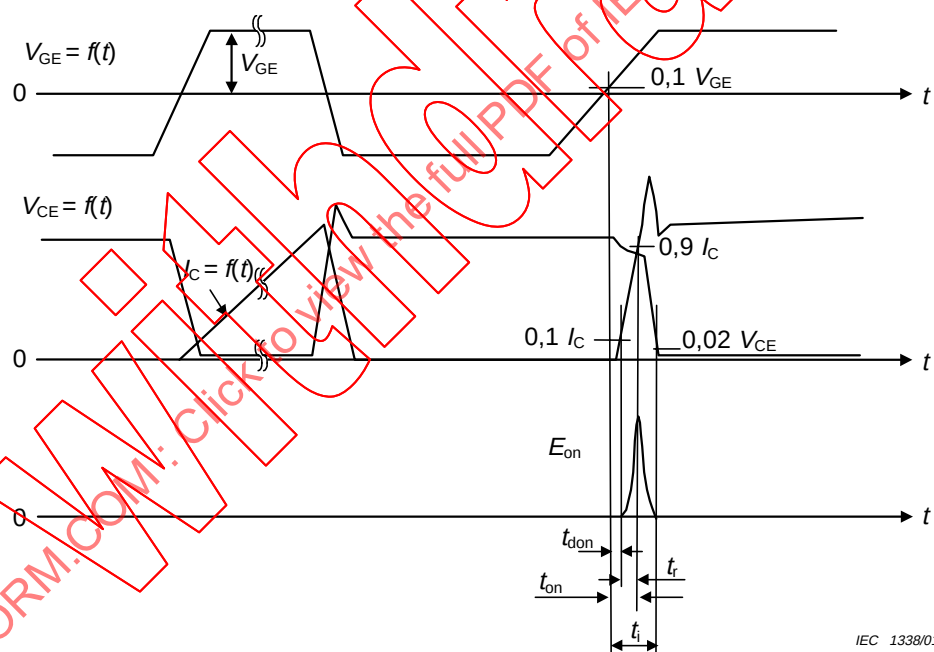


Figure 19 – Formes d'ondes à la commutation

Circuit diagram and waveforms

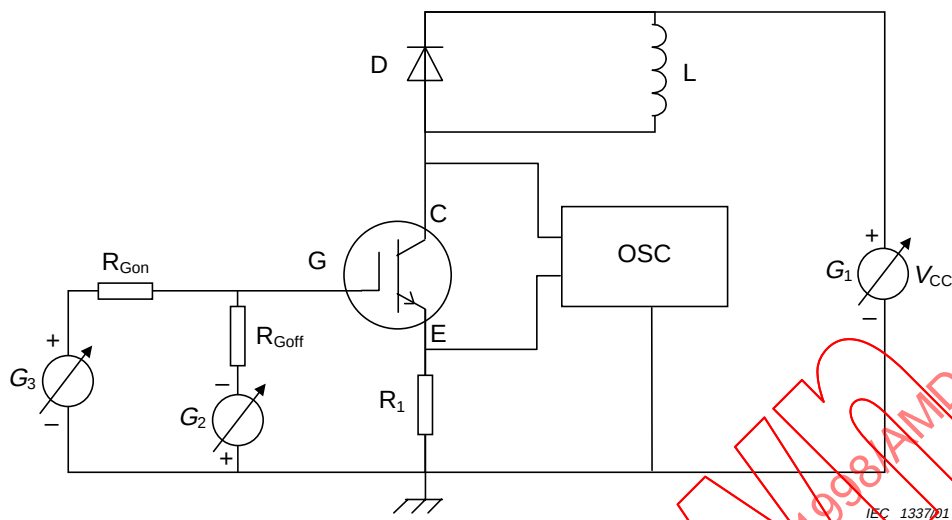


Figure 18 – Circuit diagram for measuring turn-on intervals and energy

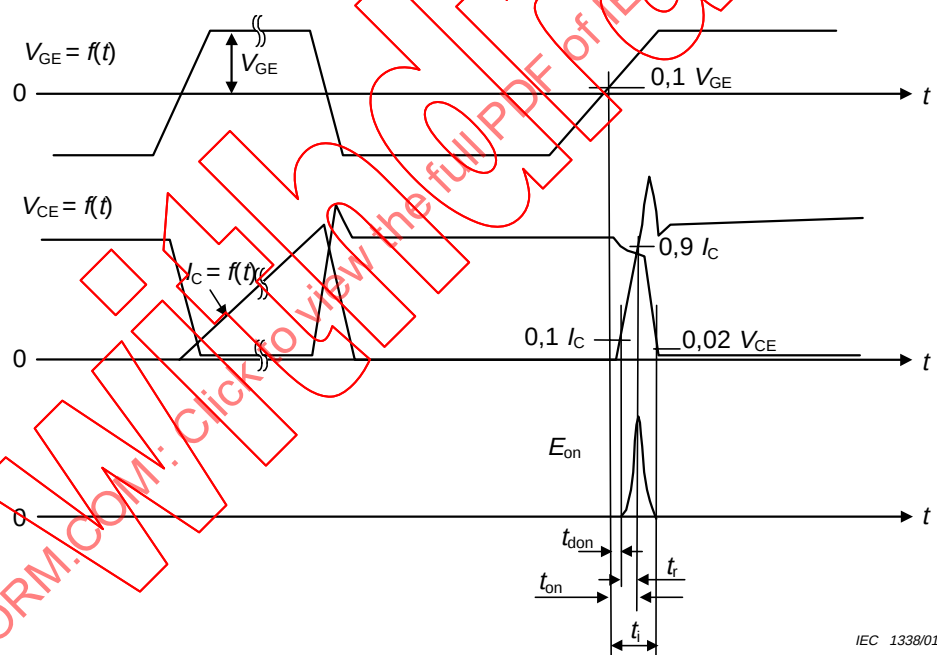


Figure 19 – Waveforms during turn-on intervals

Exécution

Régler l'amplitude du signal G_1 et la tension d'alimentation V_{CC} aux valeurs spécifiées. Commuter deux fois l'IGBT (état passant état ouvert) et observer la seconde mise en conduction. Contrôler les formes d'ondes de la tension de grille V_{GE} , du courant collecteur I_C et de la tension collecteur-émetteur V_{CE} .

E_{on} est l'intégrale de $V_{CE} \times I_C \times dt$. Le temps d'intégration t_i commence à 10 % de la croissance de V_{GE} et se termine à la faible valeur spécifiée de V_{CE} , c'est-à-dire 2 % de V_{CE} .

Conditions spécifiées

- Température du boîtier ou ambiante ou virtuelle de jonction de l'IGBT et de la diode
- Tension du circuit intermédiaire V_{CC}
- Courant dans l'inductance I_L avant la commutation
- Tension de grille $-V_{GE}$ avant la commutation et $+V_{GE}$ après la commutation
- Inductance L
- Résistance de grille R_G
- Caractéristiques de la diode de roue libre:
 - diode de roue libre interne de l'IGBT de même type, si possible
 - autrement, la référence de la diode de roue libre externe utilisée

7.2.11 Capacité d'entrée (C_{ies})

But

Mesurer la capacité d'entrée d'un IGBT dans des conditions spécifiées.

Schéma

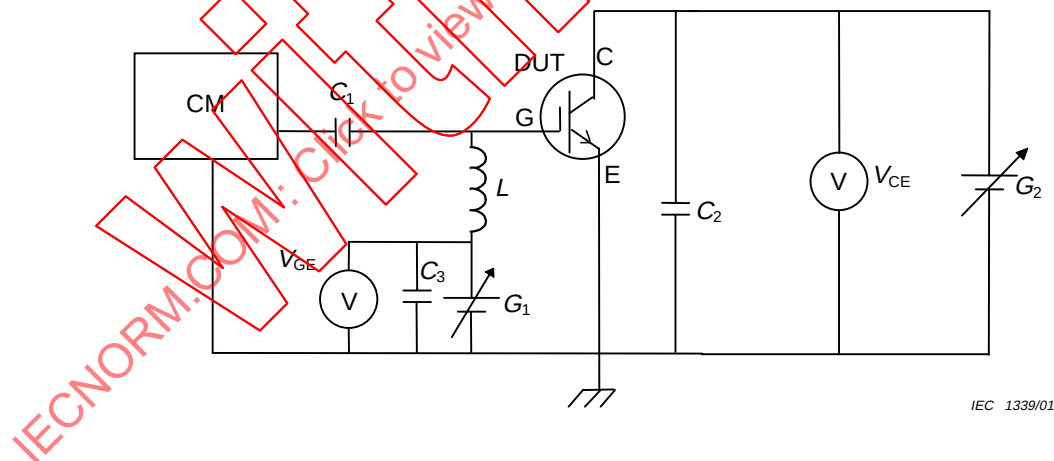


Figure 20 – Circuit de mesure de la capacité d'entrée

Measurement procedure

The input pulse amplitude G_1 and the supply voltage V_{CC} are set to the specified values. The IGBT is turned on and turned off twice and then the second turn-on is observed. The waveforms of gate voltage V_{GE} , collector current I_C and collector-emitter voltage V_{CE} are monitored.

E_{on} is the integral of $V_{CE} \times I_C \times dt$. Integral time t_i starts from the 10 % rise point of V_{GE} and ends at the specified low V_{CE} point, i.e. the 2 % point of V_{CE} .

Specified conditions

- Case or ambient or virtual junction temperature of the IGBT and the diode
- Voltage of intermediate circuit V_{CC}
- Inductor current I_L before turn-on
- Gate voltage $-V_{GE}$ before and $+V_{GE}$ after turn-on
- Inductance L
- Gate resistor R_G
- Characteristics of freewheeling diode:
 - internal freewheeling diode of the same type IGBTs, if available
 - otherwise, type number of an external freewheeling diode

7.2.11 Input capacitance (C_{ies})

Purpose

To measure the input capacitance of an IGBT under specified conditions.

Circuit diagram

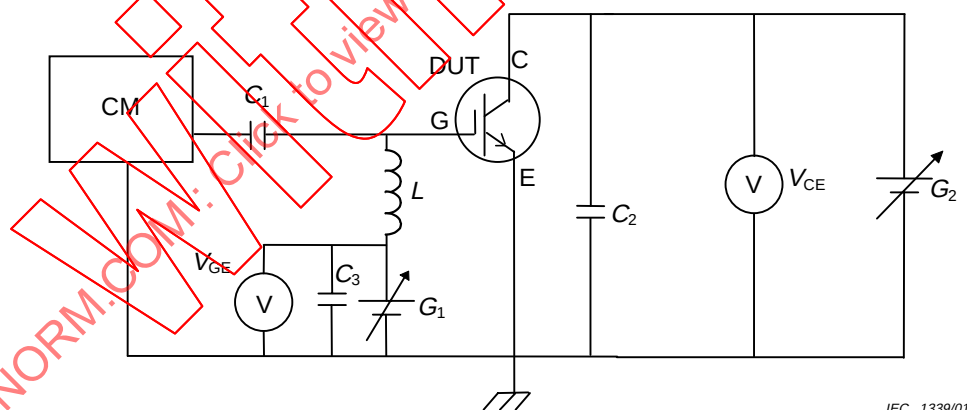


Figure 20 – Circuit for measuring the input capacitance

Description et exigences du circuit

CM est un capacimètre. Les capacités C_1 , C_2 et C_3 sont telles qu'elles forment un court-circuit à la fréquence de mesure. L est une inductance de découplage du signal de mesure vis-à-vis de l'alimentation continue. G_1 et G_2 sont des alimentations en continu ajustables.

Exécution

Maintenir la température à la valeur spécifiée. Ajuster CM à la fréquence spécifiée, l'IGBT étant démonté. Régler les tensions grille-émetteur V_{GE} et collecteur-émetteur V_{CE} aux valeurs spécifiées. Lire la valeur de la capacité C_{ies} sur CM.

Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension collecteur-émetteur V_{CE}
- Tension grille-émetteur V_{GE}
- Fréquence de mesure

7.2.12 Capacité de sortie (C_{oes})

But

Mesurer la capacité de sortie d'un IGBT dans des conditions spécifiées

Schéma

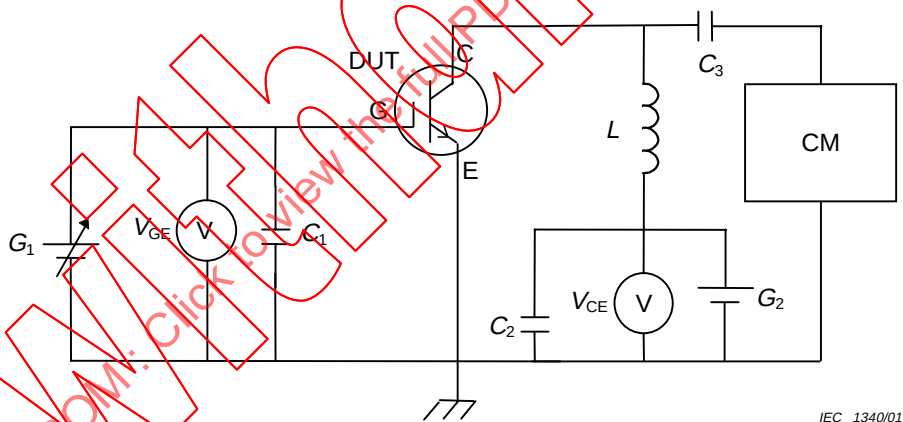


Figure 21 – Circuit de mesure de la capacité de sortie

Description et exigences du circuit

CM est un capacimètre. Les capacités C_1 , C_2 et C_3 sont telles qu'elles forment un court-circuit à la fréquence de mesure. C_2 doit être beaucoup plus élevé que C_{oes} . L est une inductance de découplage du signal de mesure vis-à-vis de l'alimentation continue. G_1 et G_2 sont des alimentations en continu ajustables.

Exécution

Maintenir la température à la valeur spécifiée. Ajuster CM à la fréquence spécifiée, l'IGBT étant démonté. Régler les tensions grille-émetteur V_{GE} et collecteur-émetteur V_{CE} aux valeurs spécifiées. Lire la valeur de la capacité C_{oes} sur CM.

Circuit description and requirements

CM is a capacitance meter. Capacitances C_1 , C_2 and C_3 must form an adequate short circuit for the test frequency. Inductance L is to decouple the measurement signal from the d.c. supplies. G_1 and G_2 are adjustable d.c. supplies.

Measurement procedure

The temperature is set to the specified value. CM is set to a specified frequency without the IGBT. The gate-emitter voltage V_{GE} and the collector-emitter voltage V_{CE} are set to their specified values. Capacitance C_{ies} can be read on CM.

Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector-emitter voltage V_{CE}
- Gate-emitter voltage V_{GE}
- Measurement frequency

7.2.12 Output capacitance (C_{oes})

Purpose

To measure the output capacitance of an IGBT under specified conditions.

Circuit diagram

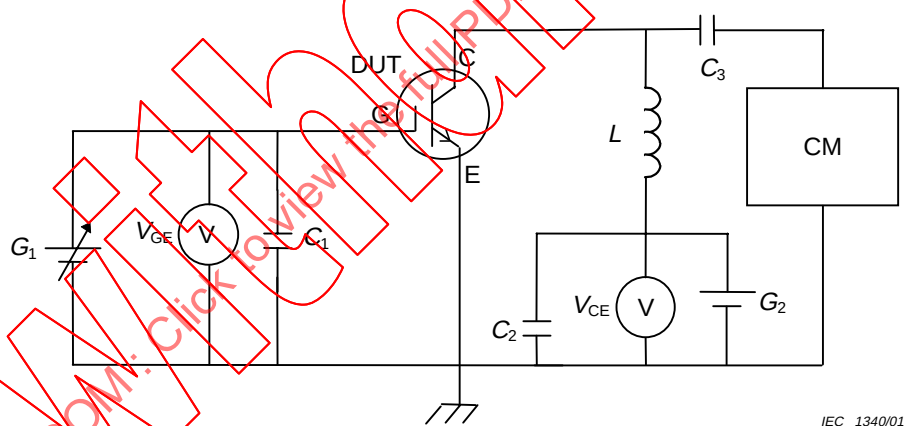


Figure 21 – Circuit for measuring the output capacitance

Circuit description and requirement

CM is a capacitance meter. Capacitances C_1 , C_2 and C_3 are such that they form an adequate short circuit for the test frequency. C_2 must be much larger than C_{oes} . Inductance L is to decouple the measurement signal from the d.c. supplies. G_1 and G_2 are adjustable d.c. supplies.

Measurement procedure

The temperature is set to the specified value. CM is set to a specified frequency without the IGBT. The gate-emitter voltage V_{GE} and the collector-emitter voltage V_{CE} are set to their specified values respectively. Capacitance C_{oes} can be read on CM.

Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction (T_a ou T_c ou T_{vj})
- Tension collecteur-émetteur V_{CE}
- Tension grille-émetteur V_{GE}
- Fréquence de mesure

7.2.13 Capacité de transfert inverse (C_{res})

But

Mesurer la capacité de transfert inverse d'un IGBT dans des conditions spécifiées.

Schéma

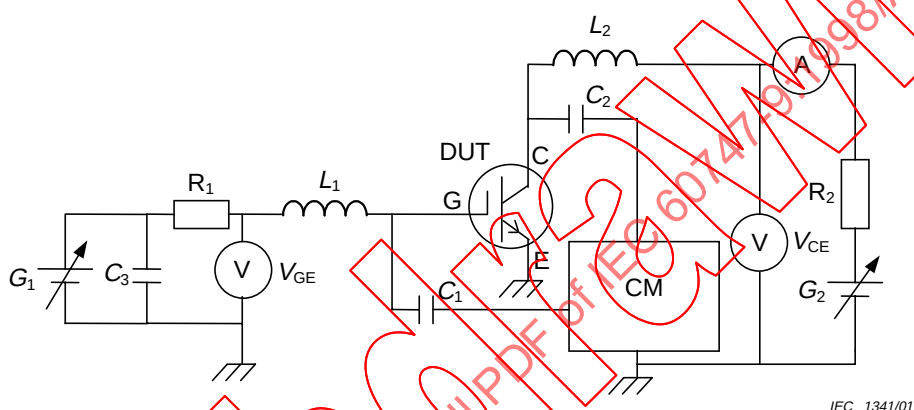


Figure 22 – Circuit de mesure de la capacité de transfert inverse

Description et exigences du circuit

CM est un capacimètre. Les capacités C_1 , C_2 et C_3 sont telles qu'elles forment un court-circuit à la fréquence de mesure. R_2 ne doit pas être trop élevée. L_1 et L_2 sont des inductances de découplage du signal de mesure vis-à-vis de l'alimentation continue. G_1 et G_2 sont des alimentations en continu ajustables.

Exécution

Maintenir la température à la valeur spécifiée. Ajuster CM à la fréquence spécifiée, l'IGBT étant démonté. Régler les tensions grille-émetteur V_{GE} et collecteur-émetteur V_{CE} aux valeurs spécifiées. Lire la valeur de la capacité C_{res} sur CM.

Conditions spécifiées

- Température ambiante ou du boîtier ou virtuelle de jonction T_a ou T_c ou T_{vj}
- Tension collecteur-émetteur V_{CE}
- Tension grille-émetteur V_{GE}
- Fréquence de mesure

Specified conditions

- Ambient or case or virtual junction temperature (T_a or T_c or T_{vj})
- Collector-emitter voltage V_{CE}
- Gate-emitter voltage V_{GE}
- Measurement frequency

7.2.13 Reverse transfer capacitance (C_{res})

Purpose

To measure the reverse transfer capacitance of an IGBT under specified conditions.

Circuit diagram

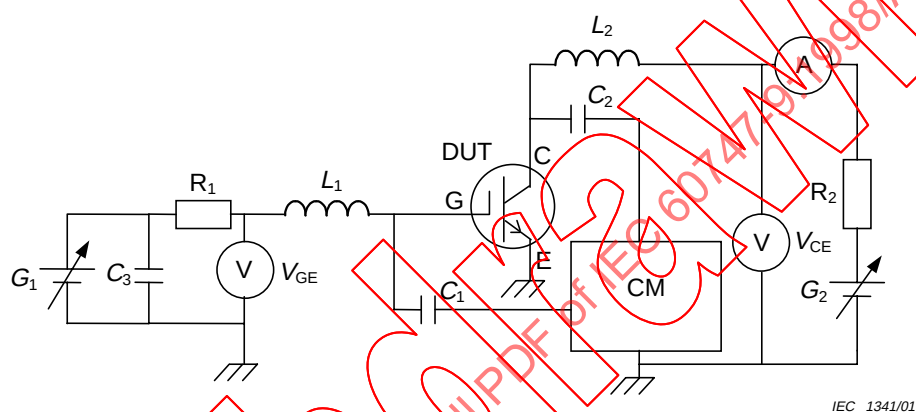


Figure 22 – Circuit for measuring the reverse transfer capacitance

Circuit description and requirement

CM is a capacitance meter. Capacitances C_1 , C_2 and C_3 must form an adequate short circuit for the test frequency. R_2 shall not be too high. Inductance L_1 and L_2 are to decouple the measurement signal from the d.c. supplies. G_1 and G_2 are adjustable d.c. supplies.

Measurement procedure

The temperature is set to the specified value. CM is set to a specified frequency without the IGBT. The gate-emitter voltage V_{GE} and the collector-emitter voltage V_{CE} are set to their specified value. Capacitance C_{res} can be read on CM.

Specified conditions

- Ambient or case or virtual junction temperature T_a or T_c or T_{vj}
- Collector-emitter voltage V_{CE}
- Gate-emitter voltage V_{GE}
- Measurement frequency

Page 48

7 Réception et fiabilité

Remplacer cet article par le nouvel article suivant:

8 Réception et fiabilité

8.1 Exigences générales

L'article 2 de la CEI 60747-1, chapitre VIII, section trois, qui porte le même titre, est applicable.

Il convient que la durée des essais d'endurance soit définie dans la spécification particulière cadre.

8.2 Exigences spécifiques

8.2.1 Liste des essais d'endurance

Un choix d'essais d'endurance est donné aux figures 23, 24 et 25.

8.2.2 Conditions pour les essais d'endurance

Les conditions d'essais et les schémas des circuits sont donnés aux figures 23, 24 et 25. La spécification particulière indiquera les essais à effectuer.

8.2.3 Critères de défaillance et caractéristiques définissant la défaillance pour les essais de réception

Les critères de défaillance et les caractéristiques définissant la défaillance, ainsi que les conditions de mesure, sont donnés au tableau 1.

NOTE Il convient que les paramètres soient mesurés dans l'ordre donné par le tableau 1, les dérives dues à certains mécanismes de dégradation pouvant être partiellement ou complètement masquées par la mesure des autres paramètres.

8.2.4 Critères de défaillance et caractéristiques définissant la défaillance pour les essais de fiabilité

A l'étude.

8.2.5 Procédure à suivre en cas d'erreur d'essai

Lorsqu'un dispositif est devenu défectueux à la suite d'une erreur d'essai (telle qu'un défaut dans l'appareil de mesure), cela doit être noté dans le compte rendu d'essai avec une explication de la cause.

7 Acceptance and reliability

Replace this clause by the following new clause:

8 Acceptance and reliability

8.1 General requirements

Clause 2 of IEC 60747-1, chapter VIII, section three, which has the same title, is valid.

The testing times of the endurance tests should be introduced in the blank detail specification.

8.2 Specific requirements

8.2.1 List of endurance tests

A choice of endurance tests is given in figures 23, 24 and 25.

8.2.2 Conditions for endurance tests

Test conditions and test circuits are described in figures 23, 24 and 25. The relevant specification will state which tests will apply.

8.2.3 Failure-defining characteristics and failure criteria for acceptance tests

Failure-defining characteristics, their failure criteria and measurement conditions are listed in table 1.

NOTE Characteristics should be measured in the sequence in which they are listed in table 1, because the changes in characteristics caused by some failure mechanisms may be wholly or partially masked by the influence of other measurements.

8.2.4 Failure-defining characteristics and failure criteria for reliability tests

Under consideration.

8.2.5 Procedure in case of a testing error

When a device has failed as a result of a testing error (such as a test equipment fault), this shall be noted in a data record with an explanation of the cause.

Tableau 1 – Caractéristiques définissant la défaillance pour réception après les essais d'endurance

Caractéristiques définissant la défaillance	Critères de défaillance (voir note)	Conditions de mesure
I_{CES}	>2 USL	Valeur la plus élevée de V_{CE} spécifiée pour I_{CES}
I_{GES}	>2 USL	Valeur la plus élevée de V_{GE} spécifiée pour I_{GES}
$V_{GE(TO)}$	<0,8 LSL >1,2 USL	Valeur de I_C pour laquelle une tolérance (limite inférieure et supérieure) de $V_{GE(TO)}$ est spécifiée
V_{CESat}	>1,2 IMV ou >1,0 USL	Valeur de I_C spécifiée pour V_{CESat}
R_{th}	>1,2 IMV ou >1,0 USL	Spécifié en 5.4.11 ou 5.4.12
NOTE USL: limite supérieure de la spécification LSL: limite inférieure de la spécification IMV: valeur initiale mesurée avant l'essai		

8.2.6 Essais d'endurance et méthodes d'essais

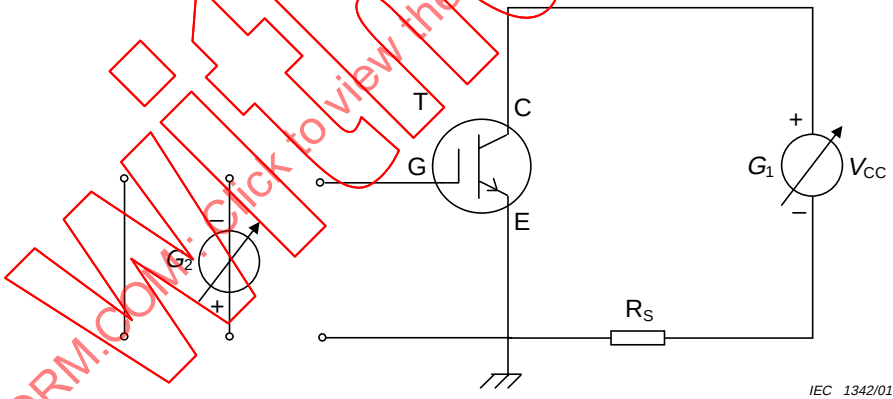
a) Polarisation inverse à haute température

Conditions d'essai

Tension: de préférence 80 % de V_{CESmax}

Température: de préférence égale à la température virtuelle maximale de jonction spécifiée $T_{vj(max)}$ ou $T_c = T_{stg(max)} - 5\text{ °C}$ spécifiée

Schéma



R_s est une résistance de limitation du courant.

Figure 23 – Circuit de blocage à haute température

Table 1 – Failure-defining characteristics for acceptance after endurance tests

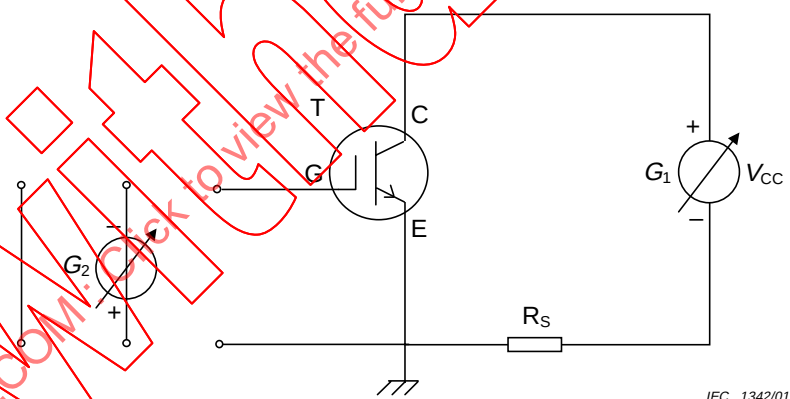
Failure-defining characteristics	Failure criteria (see note)	Measurement conditions
I_{CES}	>2 USL	Highest V_{CE} specified for I_{CES}
I_{GES}	>2 USL	Highest V_{GE} specified for I_{GES}
$V_{GE(TO)}$	<0,8 LSL >1,2 USL	A value of I_C for which a $V_{GE(TO)}$ tolerance (lower and upper limit) is specified
V_{CEsat}	>1,2 IMV or >1,0 USL	I_C specified for V_{CEsat}
R_{th}	>1,2 IMV or >1,0 USL	Specified in 5.4.11 or 5.4.12
NOTE USL: upper specification limit LSL: lower specification IMV: initial measured value before the test		

8.2.6 Endurance tests and test methods**a) High-temperature reverse bias**

Operating conditions

Voltage: preferably 80 % of V_{CESmax} Temperature: preferably maximum virtual junction temperature $T_{vj(max)}$ or $T_c = T_{stg(max)} - 5\text{ °C}$ as specified

Test circuit

 R_s is a current-limiting resistor.**Figure 23 – Circuit for high-temperature reverse bias**

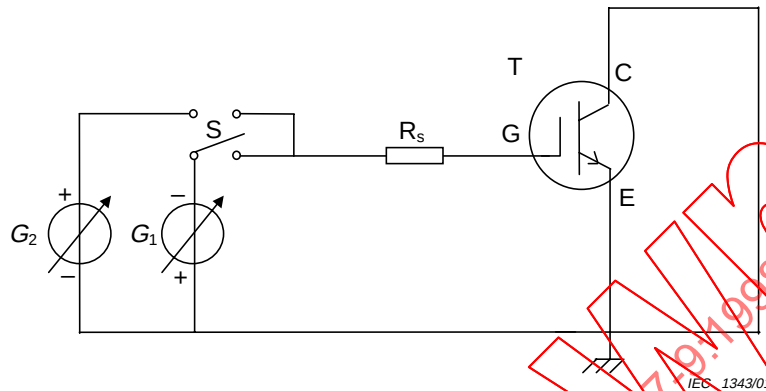
b) Grille polarisée à haute température

Conditions d'essai

Tension: de préférence 100 % de V_{GESmax}

Température: de préférence $T_{vj(max)}$ ou $T_c = T_{stg(max)} - 5\text{ °C}$

Schéma



R_s est une résistance de limitation du courant.

Figure 24 – Circuit de blocage de grille à haute température

c) Puissance fictive

Conditions d'essai

Courant: valeur spécifiée

Température: ΔT_j spécifié

Tension de grille $V_{GE} = -15\text{ V}$

Température du boîtier

Méthode 1: $T_c = \text{constante}$

Méthode 2: $T_c = \text{variable avec } T_j$

Temps de dissipation t_p et temps en régime ouvert ($t_c - t_p$) spécifiés

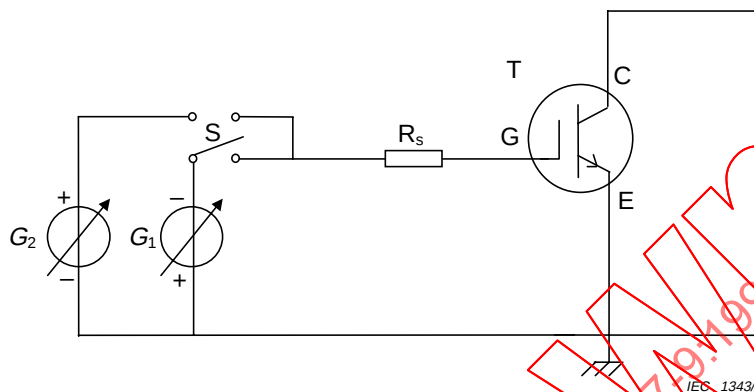
NOTE Dans la méthode 1, les contraintes mécaniques sont appliquées principalement aux soudures des fils de liaison des émetteurs dans le cas de modules. Dans la méthode 2, les contraintes sont appliquées principalement à la soudure de la puce sur le boîtier, ou aux contacts par pression quand ceux-ci sont utilisés.

b) High-temperature gate bias

Operating conditions

Voltage: preferably 100 % of V_{GESmax} Temperature: preferably $T_{vj} (max)$ or $T_c = T_{stg} (max) - 5\text{ }^{\circ}\text{C}$

Test circuit

 R_s is a current-limiting resistor.**Figure 24 – Circuit for high-temperature gate bias**

c) Intermittent operating life

Operating conditions

Current: specified value

Temperature: ΔT_j as specifiedGate voltage $V_{GE} = -15\text{ V}$

Case temperature

Method 1: $T_c = \text{constant}$ Method 2: $T_c = \text{variable with } T_j$ On-time t_p and off-time $(t_c - t_p)$ specified

NOTE 1 Mechanical stress in the device under test by method 1 concentrates on the wire-bonded emitter portions of dies of the module type devices. Mechanical stress in the device under test by method 2 concentrates mainly on the soldering material portion or the pressure contact portion of dies of the devices.

Schémas

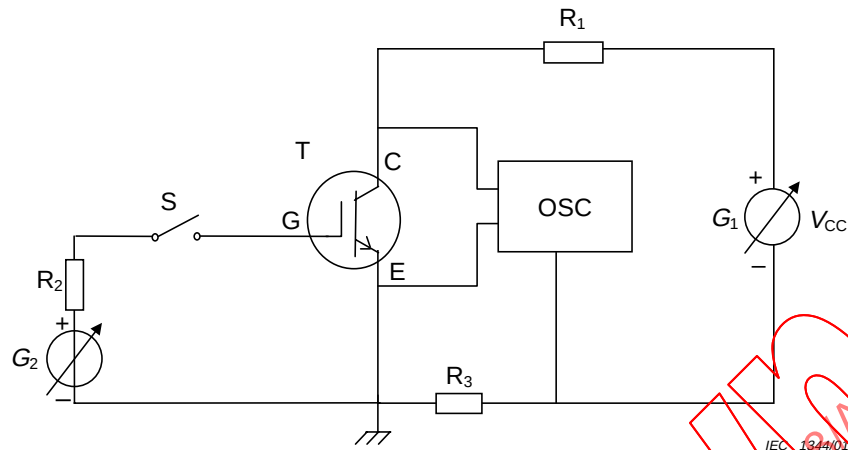


Figure 25 – Circuit pour l'essai de puissance fictive

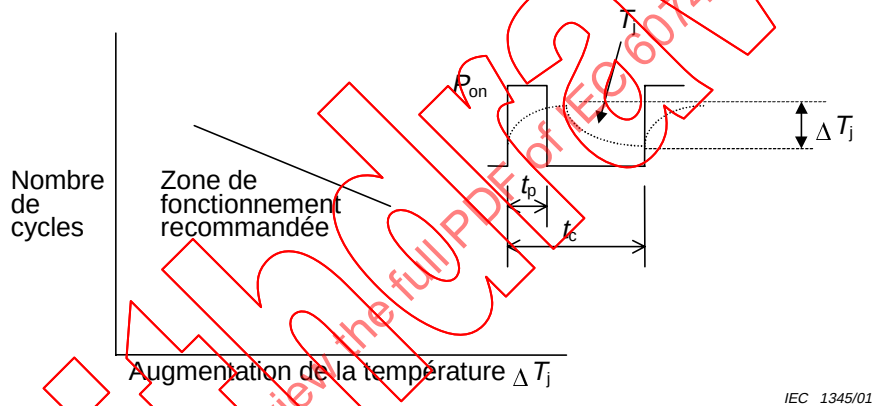


Figure 26 – Nombre de cycles attendus en fonction de l'augmentation de la température ΔT_j

8.3 Essais de type et essais individuels

8.3.1 Essais de type

Les essais de type sont effectués sur des produits nouveaux, par échantillonnage, de manière à déterminer les valeurs limites et les caractéristiques électriques et thermiques devant figurer dans les catalogues, ainsi que les valeurs minimales et maximales à respecter individuellement pour chaque essai ultérieur.

Certains des essais de type ou tous ces essais peuvent être répétés de temps en temps sur des échantillons prélevés sur la production courante ou sur des livraisons, afin de confirmer que la qualité du produit répond en permanence aux exigences spécifiées.

Les essais de type minimaux à effectuer sur les IGBT figurent dans le tableau 2. Certains des essais de type sont destructifs.

Test circuits

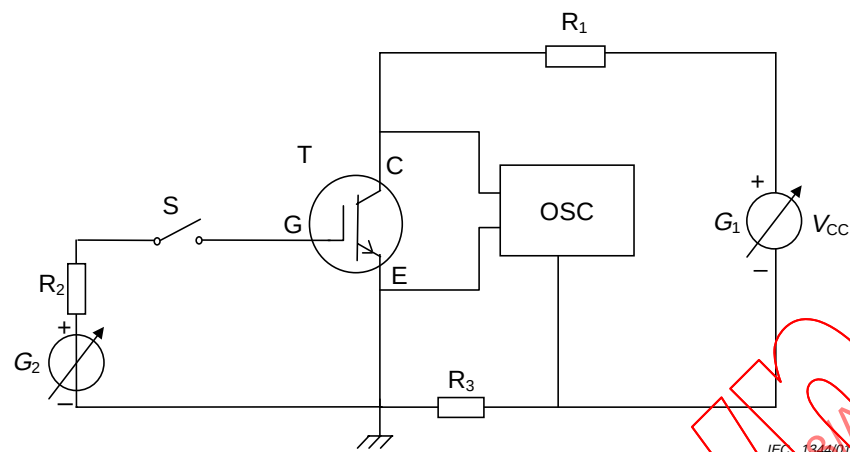
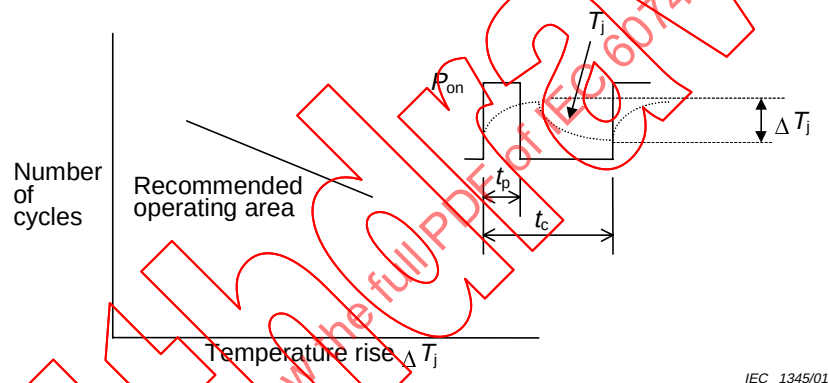


Figure 25 – Circuit for intermittent operating life

Figure 26 – Expected number of cycles versus temperature rise ΔT_j

8.3 Type tests and routine tests

8.3.1 Type tests

Type tests are carried out on new products on a sample basis, in order to determine the electrical and thermal ratings (limiting values) and characteristics to be given in the data sheet and to establish the test limits for future routine tests.

Some or all of the type tests may be repeated from time to time on samples drawn from current production or deliveries, so as to confirm that the quality of the product continuously meets the specified requirements.

The minimum type tests to be carried out on IGBTs are listed in table 2. Some of the type tests are destructive.

8.3.2 Essais individuels

Les essais individuels sont effectués sur la production courante ou sur des livraisons normalement à 100 %, de façon à vérifier que les valeurs limites et les caractéristiques sont conformes aux valeurs spécifiées dans les catalogues pour chaque dispositif.

Les essais individuels peuvent comporter une répartition des dispositifs en groupes.

Les essais individuels minimaux à effectuer sur les IGBT figurent dans le tableau 2.

8.3.3 Méthodes de mesure et méthodes d'essais

Tableau 2 – Essais de type et essais individuels minimaux pour les IGBT si applicables

Paragraphe	Essais des valeurs limites	Essais de type	Essais individuels
6.2.1	Tension de maintien collecteur-émetteur (V_{CESus})	X	
6.2.2	Tensions collecteur-émetteur (V_{CES} , V_{CER} , V_{CEX})	X	X
6.2.3	Tension grille-émetteur ($\pm V_{GES}$)	X	
6.2.4	Zone de fonctionnement de sécurité en inverse (RBSOA)	X	
6.2.5	Zone de fonctionnement de sécurité en court-circuit	X	
6.2.6	Tension de décharge électrostatique ($V_{GE*(ED)}$)	X	
6.2.7	Courant collecteur	X	
6.2.7.1	Méthode 1 (méthode en courant continu)		
6.2.7.2	Méthode 2 (méthode en impulsion)		
Mesure des caractéristiques			
7.2.1	Tension de seuil grille-émetteur ($V_{GE(TO)}$)	X	X
7.2.2	Courant de fuite de grille (I_{GES})	X	X
7.2.3	Dissipation de puissance à l'établissement (P_{on}) dissipation d'énergie à l'établissement (par impulsion) (E_{on})	X	
7.2.4	Dissipation de puissance à la coupure (P_{off}) dissipation d'énergie à la coupure (par impulsion) (E_{off})	X	
7.2.5	Temps total d'établissement (t_{on}), temps de retard à l'établissement ($t_{d(on)}$), temps de croissance (t_r)	X	
7.2.6	Temps total de coupure (t_{off}), temps de retard à la coupure ($t_{d(off)}$), temps de décroissance (t_f)	X	
7.2.7	Résistance thermique jonction-boîtier ($R_{th(j-c)}$) et impédance thermique transitoire jonction-boîtier ($Z_{th(j-c)}$)	X	
7.2.8	Tension de saturation collecteur-émetteur (V_{CESat})	X	X
7.2.9	Courant résiduel collecteur-émetteur (I_{CER} , I_{CEX} , I_{CES})	X	X
7.2.10	Temps de commutation (t_{don} , t_r , t_{on}) et énergie de commutation (E_{on})	X	
7.2.11	Capacité d'entrée (C_{ies})	X	
7.2.12	Capacité de sortie (C_{oes})	X	
7.2.13	Capacité de transfert inverse (C_{res})	X	
Essais d'endurance			
8.2.6a)	Blocage à haute température	X	
8.2.6b)	Blocage de grille à haute température	X	
8.2.6c)	Puissance cyclée	X	

8.3.2 Routine tests

The routine tests are carried out on the current production or deliveries normally on a 100 % basis, in order to verify that the ratings (limiting values) and characteristics specified in the data sheet are met by each specimen.

Routine tests may comprise distribution of the devices into groups.

The minimum routine tests to be carried out on IGBTs are listed in table 2.

8.3.3 Measuring and test methods

Table 2 – Minimum type and routine tests for IGBTs when applicable

Subclause	Testing of ratings	Type test	Routine test
6.2.1	Collector-emitter sustaining voltage ($V_{CE^{*}sus}$)	X	
6.2.2	Collector-emitter voltages (V_{CES} , V_{CER} , V_{CEX})	X	X
6.2.3	Gate-emitter voltage ($\pm V_{GES}$)	X	
6.2.4	Reverse biased safe operating area (RBSOA)	X	
6.2.5	Short-circuit safe operating area	X	
6.2.6	Electrostatic discharge voltage ($V_{GE^{*}(ED)}$)	X	
6.2.7	Collector current	X	
6.2.7.1	Method 1 (d.c. method)		
6.2.7.2	Method 2 (pulse method)		
Measurement of characteristics			
7.2.1	Gate-emitter threshold voltage ($V_{GE(th)}$)	X	X
7.2.2	Gate leakage current (I_{GES})	X	X
7.2.3	Turn-on power dissipation (P_{on}), turn-on energy (per pulse) (E_{on})	X	
7.2.4	Turn-off power dissipation (P_{off}), turn-off energy (per pulse) (E_{off})	X	
7.2.5	Turn-on time (t_{on}), turn-on delay time ($t_{d(on)}$), rise time (t_r)	X	
7.2.6	Turn-off time (t_{off}), turn-off delay time ($t_{d(off)}$), fall time (t_f)	X	
7.2.7	Thermal resistance junction to case ($R_{th(j-c)}$) and transient thermal impedance junction to case ($Z_{th(j-c)}$)	X	
7.2.8	Collector-emitter saturation voltage (V_{CEsat})	X	X
7.2.9	Collector-emitter cut-off current (I_{CES} , I_{CER} , I_{CEX})	X	X
7.2.10	Turn-on intervals (t_{don} , t_r , t_{on}) and turn-on energy (E_{on})	X	
7.2.11	Input capacitance (C_{ies})	X	
7.2.12	Output capacitance (C_{oes})	X	
7.2.13	Reverse transfer capacitance (C_{res})	X	
Endurance tests			
8.2.6a)	High-temperature reverse bias	X	
8.2.6b)	High-temperature gate bias	X	
8.2.6c)	Intermittent operating life	X	

Remplacer l'annexe A par la nouvelle annexe A suivante:

Annexe A (normative)

Méthode de mesure de la tension de claquage collecteur-émetteur

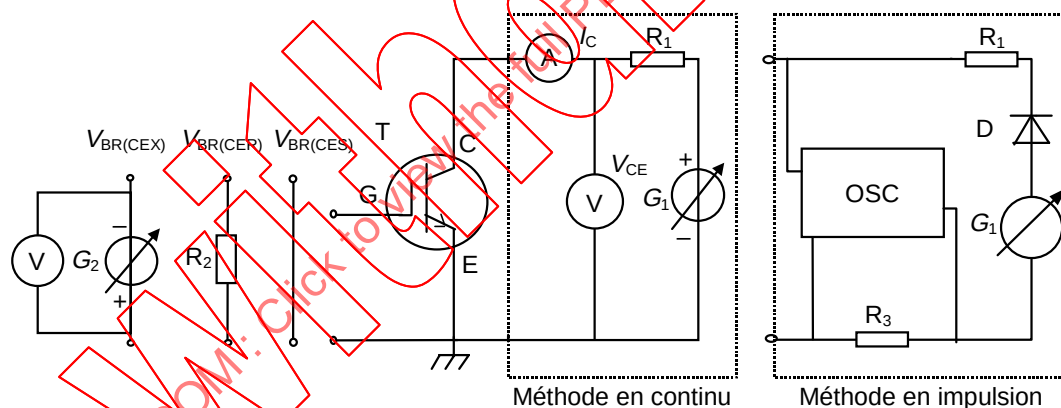
Introduction

Les essais et les mesures suivants peuvent dépasser les valeurs limites spécifiées. Les IGBT testés pourront être détruits ou voir leurs caractéristiques modifiées. Cependant, pour évaluer les valeurs limites, ces essais et ces mesures sont proposés dans cette annexe. Quand ces informations sont présentées sous forme de données relatives aux caractéristiques, il convient que les mesures soient effectuées dans les conditions spécifiées.

A.1 But

Mesurer la tension de claquage collecteur-émetteur, paramètre utile parce que sensible aux modifications et aux dégradations d'un IGBT pendant les essais d'endurance.

A.2 Schéma



IEC 1346/01

Figure A.1 – Circuit de mesure de la tension de claquage collecteur-émetteur

A.3 Exécution

Il y a deux méthodes, la méthode en continu et la méthode en alternatif, comme le présente le schéma de la figure A.1. Maintenir la température à la valeur spécifiée. Augmenter la tension V_{CE} jusqu'à l'augmentation brutale du courant collecteur. La polarisation grille-émetteur et la température T_a ou T_c ou T_{vj} sont dans les conditions spécifiées.

Replace annex A by the following new annex A:

Annex A (normative)

Measuring method for collector-emitter breakdown voltage

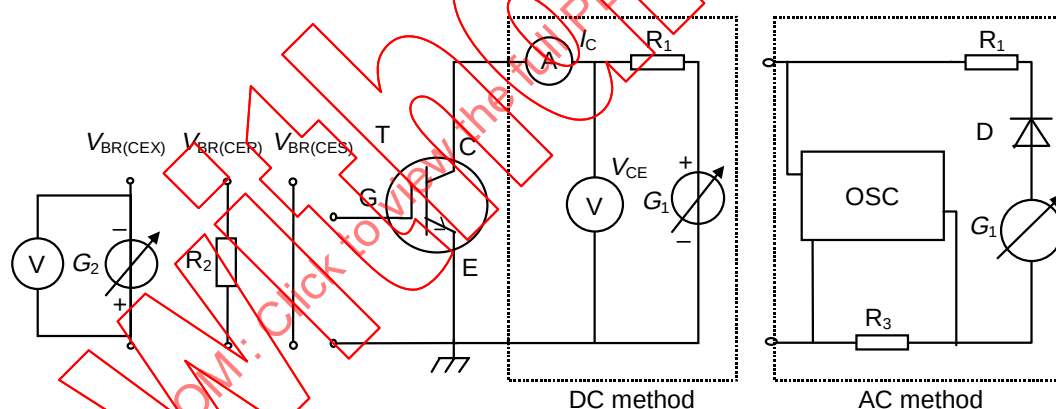
Introduction

The following tests and measurements may exceed the specified ratings. IGBTs under test may be changed in characteristics or destroyed. However, to permit evaluation of limiting values these tests and measurements are presented in this annex. When the information is given in the form of data on characteristics, measurements should be made under the specified limit conditions.

A.1 Purpose

To measure the collector-emitter breakdown voltage which is useful to evaluate change or degradation of IGBTs during endurance tests.

A.2 Circuit diagram



IEC 1346/01

Figure A.1 – Circuit for testing the collector-emitter breakdown voltage

A.3 Measuring procedure

There are two methods, i.e. the d.c. method and the a.c. method, according to the circuit diagrams in figure A.1. The temperature is set to the specified value. The voltage V_{CE} is increased until the collector current rises steeply with the specified gate-emitter condition and T_a or T_c or T_{vj} .

A.4 Conditions spécifiées

- Température du boîtier ou ambiante ou virtuelle de jonction T_c ou T_a ou T_{vj}
- Polarisation grille-émetteur V_{GE}
- $V_{(BR)CEX}$: Tension grille-émetteur V_{GE}
- $V_{(BR)CER}$: Résistance R_{GE} connectée entre grille et émetteur
- $V_{(BR)CES}$: Court-circuit entre grille et émetteur

IECNORM.COM: Click to view the full PDF of IEC 60747-9:1998/AMD1:2001

Withdrawn

A.4 Specified conditions

- Ambient or case or junction temperature T_a or T_c or T_{vj}
- Gate-emitter bias V_{GE}
- $V_{(BR)CEX}$: Gate-emitter voltage V_{GE}
- $V_{(BR)CER}$: Resistor R_{GE} connected between gate and emitter
- $V_{(BR)CES}$: Short circuit between gate and emitter

IECNORM.COM: Click to view the full PDF of IEC 60747-9:1998/AMD1:2001

Withdrawn

Annexe B
(normative)

**Méthode de mesure du temps de commutation sur charge inductive
dans des conditions spécifiées**

Mesurer le temps de commutation sur charge inductive d'un IGBT dans des conditions spécifiées.

The graph shows the collector current I_c and collector-emitter voltage V_{ce} versus time t . The I_c waveform is a half-cycle sine wave with peak value I_c and average value I_{cPQ} . The V_{ce} waveform is a half-cycle sine wave with peak value V_{ce} and average value $V_{ce(écrêtage)}$.

L'inductance de charge L doit être suffisamment élevée pour appliquer $V_{CE(\text{écrêtage})}$ au DUT au moins avant le début du temps de décroissance t_f et du temps de queue t_z .