

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
748-22**

QC 760200
Première édition
First edition
1992-02

**Dispositifs à semiconducteurs
Circuits intégrés**

Vingt-deuxième partie:

Spécification intermédiaire pour les circuits
intégrés à couches et les circuits intégrés
hybrides à couches sur la base des
procédures d'agrément de savoir-faire

**Semiconductor devices
Integrated circuits**

Part 22:

Sectional specification for film integrated circuits
and hybrid film integrated circuits on the basis of
the capability approval procedures



Numéro de référence
Reference number
CEI/IEC 748-22: 1992

Numéros des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement (Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International (VEI)*.

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- IEC web site*
- **Catalogue of IEC publications**
Published yearly with regular updates (On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary (IEV)*.

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC
748-22**

QC 760200
Première édition
First edition
1992-02

**Dispositifs à semiconducteurs
Circuits intégrés**

Vingt-deuxième partie:
Spécification intermédiaire pour les circuits
intégrés à couches et les circuits intégrés
hybrides à couches sur la base des
procédures d'agrément de savoir-faire

**Semiconductor devices
Integrated circuits**

Part 22:
Sectional specification for film integrated circuits
and hybrid film integrated circuits on the basis of
the capability approval procedures

© CEI 1992 Droits de reproduction réservés — Copyright — all rights reserved

Aucune partie de cette publication ne peut être reproduite ni
utilisée sous quelque forme que ce soit et par aucun procédé,
électronique ou mécanique, y compris la photocopie et les
microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized
in any form or by any means, electronic or mechanical,
including photocopying and microfilm, without permission
in writing from the publisher

Bureau central de la Commission Electrotechnique Internationale 3, rue de Varembe Genève Suisse



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

XA

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

	Pages
AVANT-PROPOS	4
Articles	
1 Domaine d'application et objet	6
1.1 Domaine d'application	6
1.2 Objet	6
2 Généralités, caractéristiques préférentielles, valeurs limites et sévérités pour les essais climatiques et de robustesse mécanique	6
2.1 Documents de référence	6
2.2 Valeurs nominales et caractéristiques préférentielles	8
2.3 Information à donner dans la spécification particulière	8
3 Procédures d'agrément de savoir-faire	10
3.1 Choix des circuits d'agrément de savoir-faire (CQC)	10
3.2 Association	14
3.3 Agrément de savoir-faire	14
3.4 Nouvelle présentation des lots refusés (contrôle lot par lot)	30
3.5 Etapes de fabrication dans une usine d'un fabricant agréé, située dans un pays qui n'est pas membre de la CEI	32
4 Procédures d'essais et de mesures	32
Annexes	
A Règles d'association pour l'agrément de savoir-faire	34
B Contenu minimal du manuel de savoir-faire du fabricant pour les circuits à couches épaisses	68
C Contenu minimal du manuel de savoir-faire du fabricant pour les circuits à couches minces	90

CONTENTS

	Page
FOREWORD	5
Clause	
1 Scope and object	7
1.1 Scope	7
1.2 Object	7
2 General, preferred characteristics, ratings and severities for environmental, including mechanical tests	7
2.1 Related documents	7
2.2 Preferred ratings and characteristics	9
2.3 Information to be given in a detail specification	9
3 Capability approval procedures	11
3.1 Selection of capability qualifying circuits (CQCs)	11
3.2 Structural similarity	15
3.3 Capability approval	15
3.4 Resubmission of rejected lots (lot-by-lot inspection)	31
3.5 Manufacturing stages in a factory of an approved manufacturer in a non IEC member country	33
4 Test and measurement procedures	33
Appendices	
A Structural similarity rules for capability approval	35
B Minimum contents of a manufacturer's capability manual for thick film circuits	69
C Minimum contents of a manufacturer's capability manual for thin film circuits	91

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS

Circuits intégrés

**Vingt-deuxième partie: Spécification intermédiaire pour les circuits
intégrés à couches et les circuits intégrés hybrides à couches
sur la base des procédures d'agrément de savoir-faire**

AVANT-PROPOS

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

La présente norme a été préparée par le Sous-comité n° 47A: Circuits intégrés, du Comité d'Etudes n° 47 de la CEI: Dispositifs à semiconducteurs.

Cette norme est une spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire.

Le texte de cette norme est issu des documents suivants:

Règle des Six Mois	Rapport de vote
47A(BC)183	47A(BC)229

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de spécification dans le Système CEI d'assurance de la qualité des composants électroniques (IECQ).

Les publications suivantes de la CEI sont citées dans la présente norme:

- | | |
|-----------------|--|
| Publications n° | 63 (1963): Séries de valeurs normales pour résistances et condensateurs. [Deuxième édition comprenant les Modifications n° 1 (1967) et n° 2 (1977).] |
| | 68-1: Essais d'environnement – Première partie: Généralités et guide. |
| | 68-2: Deuxième partie: Essais. |
| | 410 (1973): Plans et règles d'échantillonnage pour les contrôles par attributs. |
| | 747-1 (1983): Dispositifs à semiconducteurs – Dispositifs discrets – Première partie: Généralités. |
| | 748-21 (1991): Dispositifs à semiconducteurs – Circuits intégrés – Vingt et unième partie: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches. |

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES

Integrated circuits

**Part 22: Sectional specification for film integrated circuits and
hybrid film integrated circuits on the basis of
the capability approval procedures**

FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

This standard has been prepared by Sub-Committee 47A: Integrated circuits of IEC Technical Committee No. 47: Semiconductor devices.

This standard is a sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures.

The text of this standard is based on the following documents:

Six Months' Rule	Report on Voting
47A(CO)183	47A(CO)229

Full information on the voting for the approval of this standard can be found in the Voting Report indicated in the above table.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment for Electronic Components (IECQ).

The following IEC publications are quoted in this standard:

Publications Nos. 63 (1963): Preferred number series for resistors and capacitors. [Second edition, incorporating Amendments No. 1 (1967) and No. 2 (1977).]

68-1: Environmental testing – Part 1: General and guidance.

68-2: Part 2: Tests.

410 (1973): Sampling plans and procedures for inspection by attributes.

747-1 (1983): Semiconductor devices – Discrete devices – Part 1: General.

748-21 (1991): Semiconductor devices – Discrete devices – Integrated circuits – Part 21: Sectional specification for film integrated circuits and hybrid film integrated circuits.

DISPOSITIFS À SEMICONDUCTEURS

Circuits intégrés

Vingt-deuxième partie: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire

1 Domaine d'application et objet

1.1 Domaine d'application

Cette spécification intermédiaire s'applique aux circuits intégrés à couches et aux circuits intégrés hybrides à couches en tant que circuits catalogue ou circuits à la demande, dont la qualité est garantie sur la base des procédures d'agrément de savoir-faire.

1.2 Objet

L'objet de cette spécification est de prescrire des valeurs préférentielles pour les valeurs nominales et les caractéristiques, de choisir dans la spécification générique les méthodes d'essais et de mesures appropriées, et de donner les exigences de contrôle à utiliser dans les spécifications particulières des circuits intégrés à couches rédigées suivant cette spécification.

Le concept de valeurs préférentielles s'applique directement aux circuits catalogue mais pas nécessairement à ceux fabriqués à la demande.

Les exigences et les sévérités des essais prescrits dans les spécifications particulières se référant à cette spécification intermédiaire doivent être d'un niveau égal ou supérieur à celles de la spécification intermédiaire auxquelles elles se réfèrent; des niveaux inférieurs ne sont pas autorisés.

Une ou plusieurs spécifications particulières cadres sont associées à cette spécification, chacune portant un numéro CEI. Une spécification particulière cadre, complétée conformément au paragraphe 2.3 de cette spécification, constitue une spécification particulière. De telles spécifications particulières doivent être utilisées pour l'octroi de l'homologation des circuits intégrés à couches et hybrides à couches, selon les limites du savoir-faire définies par le fabricant dans son manuel de savoir-faire, et le maintien de l'agrément de savoir-faire en accord avec le Système CEI.

2 Généralités, caractéristiques préférentielles, valeurs limites et sévérités pour les essais climatiques et de robustesse mécanique

2.1 Documents de référence

CEI 748-20/QC 760 000 (1988): *Dispositifs à semiconducteurs – Circuits intégrés – Vingtième partie: Spécification générique pour les circuits intégrés à couches et les circuits intégrés hybrides à couches.*

CEI 748-22-1/QC 760 201 (1991): *Dispositifs à semiconducteurs – Circuits intégrés – Spécification particulière cadre pour les circuits intégrés à couches et les circuits intégrés hybrides à couches, sur la base des procédures d'agrément de savoir-faire (section 1).*

SEMICONDUCTOR DEVICES

Integrated circuits

Part 22: Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures

1 Scope and object

1.1 Scope

This sectional specification applies to film integrated circuits and hybrid film integrated circuits manufactured as catalogue circuits or as custom-built circuits whose quality is assessed on the basis of the capability approval procedures.

1.2 Object

The object of this specification is to present preferred values for ratings and characteristics, to select from the generic specification the appropriate test and measuring methods, and to give general performance requirements to be used in detail specifications for film integrated circuits and hybrid film integrated circuits derived from this specification.

The concept of preferred values is directly applicable to catalogue circuits but does not necessarily apply to custom built circuits.

Test severities and requirements prescribed in detail specifications referring to this sectional specification shall be of equal or higher performance level, since lower performance levels are not permitted.

One or more blank detail specifications, referenced by an IEC number are associated with this specification. When completed as specified in subclause 2.3 of this specification, the blank detail specification forms a detail specification. Such detail specifications shall be used for the granting of capability approval to film integrated circuits and hybrid film integrated circuits according to the boundaries of capability identified by the manufacturer in his capability manual and maintenance of capability approval in accordance with the IEC system.

2 General, preferred characteristics, ratings and severities for environmental, including mechanical tests

2.1 Related documents

IEC 748-20/QC 760 000 (1988): *Semiconductor devices – Integrated circuits – Part 20: Generic specification for film integrated circuits and hybrid film integrated circuits.*

IEC 748-22-1/QC 760 201 (1991): *Semiconductor devices – Integrated circuits – Blank detail specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures (section 1).*

2.2 Valeurs nominales et caractéristiques préférentielles

Les valeurs préférentielles des tensions et des courants sont données dans la Publication 747-1 de la CEI; pour les résistances et les condensateurs, les valeurs préférentielles sont données dans la Publication 63 de la CEI; pour les circuits construits à la demande, on peut choisir toutes les valeurs et toutes les tolérances.

Les circuits couverts par la présente spécification sont classés en catégories climatiques selon les règles générales indiquées dans la Publication 68-1 de la CEI.

Les sévérités pour les essais au froid et en chaleur sèche sont respectivement les températures minimales et maximales de catégorie. En raison de la fabrication de certains circuits, ces températures peuvent se situer entre deux des températures préférentielles données dans la CEI 68-2. Dans ce cas, on choisira la température préférentielle la plus proche à l'intérieur de la gamme de température du circuit pour cette sévérité.

2.3 Information à donner dans la spécification particulière

Les spécifications particulières doivent être dérivées de la spécification particulière cadre appropriée.

Les spécifications particulières ne doivent pas spécifier de sévérités inférieures à celles de la spécification générique ou intermédiaire. Quand des sévérités plus grandes sont introduites, elles doivent être détaillées dans la spécification particulière et indiquées dans le programme d'essais par un astérisque par exemple.

NOTE - Les dimensions, caractéristiques et valeurs limites peuvent être présentées, par commodité, sous forme de tableaux.

Les informations suivantes doivent être données dans chaque spécification particulière et les valeurs choisies de préférence dans le paragraphe approprié de cette spécification intermédiaire.

Chaque spécification particulière doit indiquer tous les essais et mesures exigés pour les contrôles lot par lot et essais périodiques. Elle doit comprendre au minimum les essais applicables donnés dans cette spécification avec les méthodes et les sévérités.

Les essais climatiques et de robustesse mécanique, les mesures, les sévérités et les mesures finales des essais périodiques doivent être donnés dans la (les) spécification(s) particulière(s) du (des) CQC. Ils doivent être conformes aux parties applicables de la spécification générique et de cette spécification.

2.3.1 Dessin d'encombrement et dimensions

Une représentation du circuit doit être donnée pour pouvoir facilement le reconnaître et le comparer avec d'autres. Les dimensions et leurs tolérances associées, qui affectent l'interchangeabilité et le montage, doivent être données dans la spécification particulière. Toutes les dimensions doivent être en millimètres.

Des valeurs numériques doivent être normalement données pour la longueur, la largeur, la hauteur du corps, l'espace entre les connexions ou, pour les types cylindriques, le diamètre du corps, la longueur et le diamètre des connexions.

2.2 Preferred ratings and characteristics

Preferred values of voltages and currents are given in IEC Publication 747-1; for resistors and capacitors preferred values are given in IEC Publication 63; for custom-built circuits, any values and tolerances may be chosen.

The circuits covered by this specification are classified into climatic categories according to the general rules given in IEC Publication 68-1.

The severities for the cold and dry heat tests are the lower and upper category temperatures respectively. Because of the construction of some circuits, these temperatures will occur between two of the preferred temperatures given in IEC Publication 68-2. In this event, the nearest preferred temperature within the actual range of the circuit shall be chosen for this severity.

2.3 Information to be given in a detail specification

Detail specifications shall be derived from the relevant blank detail specification.

Detail specifications shall not specify severities inferior to those of the generic or sectional specification. When more severe requirements are included, they shall be listed in the detail specification and indicated in the test schedules, for example by an asterisk.

NOTE - The information given on dimensions, characteristics and ratings may, for convenience, be presented in tabular form.

The following information shall be given in each detail specification and the values quoted shall preferably be selected from those given in the appropriate subclause of this sectional specification.

Each detail specification shall state all the tests and measurements required for lot-by-lot and periodic inspections. This shall, as a minimum, include the relevant tests given in this specification with methods and severities.

Environmental tests (including mechanical), measurements, severities and end-point limits for periodic tests shall be included in the detail specification(s) for the Capability Qualifying Circuits (CQCs). They shall be in accordance with the applicable parts of the generic specification and this specification.

2.3.1 Outline drawing and dimensions

There shall be an illustration of the circuit as an aid to easy recognition and for comparison of the circuit with others. Dimensions and their associated tolerances, which affect interchangeability and mounting, shall be given in the detail specification. All dimensions shall be stated in millimetres.

Normally, numerical values shall be given for the length, width and height of the body, and the termination spacing or, for cylindrical types, the body diameter and the length and diameter of the terminations.

Si nécessaire, par exemple lorsqu'une spécification particulière couvre plus d'un boîtier, les dimensions et leurs tolérances associées doivent être présentées dans un tableau sous le dessin.

Quand la configuration est différente de celle décrite plus haut, la spécification particulière doit préciser les informations dimensionnelles pour décrire correctement le circuit.

2.3.2 Montage

La spécification particulière doit prescrire la méthode de montage pour une utilisation normale et pour l'application des essais de vibration, de secousses et de chocs. La conception du circuit peut être telle que des systèmes spéciaux de montage peuvent être exigés pour son utilisation. Dans ce cas, la spécification particulière doit les prescrire et ils doivent être utilisés pour les essais de vibrations, de secousses et de chocs.

2.3.3 Sévérités pour les essais climatiques et de robustesse mécanique

La spécification particulière doit spécifier la méthode d'essai et les sévérités appropriées choisies dans la section 4 de la spécification générique.

2.3.4 Marquage

La spécification particulière doit spécifier le contenu du marquage sur le circuit et sur l'emballage primaire. Les différences par rapport au paragraphe 2.6 de la spécification générique doivent être données avec précision.

2.3.5 Informations pour la commande

La spécification particulière doit indiquer que les informations suivantes sont exigées pour la commande des circuits:

- 1) le type de circuit (par exemple circuit intégré hybride à couche épaisse);
- 2) le numéro de la spécification particulière avec la référence du modèle et le niveau d'assurance (s'il y a lieu);
- 3) la fonction du circuit (s'il y a lieu);
- 4) les caractéristiques fonctionnelles fondamentales avec leurs tolérances (s'il y a lieu).

2.3.6 Informations supplémentaires (non applicable aux exigences de contrôle)

La spécification particulière peut comporter des informations, qu'il n'est normalement pas nécessaire de vérifier par la procédure de contrôle, tels que schémas, courbes, dessins et notes nécessaires pour clarifier la spécification particulière.

3 Procédures d'agrément de savoir-faire

Voir le paragraphe 3.6 de la spécification générique avec les particularités suivantes:

3.1 Choix des circuits d'agrément de savoir-faire (CQC)

3.1.1 Pour les essais de qualification, les CQC doivent provenir des sources suivantes:

- 1) circuits spéciaux conçus pour qualifier les règles de conception, les procédés et les produits
et/ou
- 2) circuits destinés à être livrés aux clients.

When necessary, for example when a detail specification covers more than one package, the dimensions and their associated tolerances shall be placed in a table below the drawing.

When the configuration is other than that described above, the detail specification shall state such dimensional information as will adequately describe the circuit.

2.3.2 *Mounting*

The detail specification shall prescribe the method of mounting to be applied for normal use and for the application of the vibration, bump and shock tests. The design of the circuit may be such that special mounting fixtures are required in its use. In this case, the detail specification shall prescribe the mounting fixtures and they shall be used in the application of the vibration, bump and shock tests.

2.3.3 *Severities for environmental, including mechanical tests*

The detail specification shall prescribe the appropriate method of testing and the appropriate severities selected from section 4 of the generic specification.

2.3.4 *Marking*

The detail specification shall prescribe the content of the marking on the circuit and on the primary package. Deviations from subclause 2.6 of the generic specification shall be specifically stated.

2.3.5 *Ordering information*

The detail specification shall prescribe that the following information is required when ordering circuits:

- 1) circuit type (e.g. hybrid thick film integrated circuit);
- 2) number of the detail specification with style reference and assessment level (if appropriate);
- 3) function of the circuit (if appropriate);
- 4) basic functional characteristics with tolerance (if appropriate).

2.3.6 *Additional information (not for inspection purposes)*

The detail specification may include information which is not normally required to be verified by the inspection procedure, such as circuit diagrams, curves, drawings and notes needed for clarification.

3 **Capability approval procedures**

See subclause 3.6 of the generic specification with the following details:

3.1 *Selection of capability qualifying circuits (CQCs)*

3.1.1 The CQCs for approval testing shall be taken from the following sources:

- 1) special circuits designed to qualify the design rules, processes and products and/or
- 2) circuits intended for shipment to customers.

L'un ou l'ensemble de ces CQC combiné aux véhicules d'essais doivent être tels qu'ils permettent de vérifier les règles de conception complètes, les matériaux et les procédés de fabrication, y compris les procédés sous-traités.

Les bornes des éléments à couches et des composants rapportés utilisés pour l'assurance doivent être accessibles individuellement pour les mesures électriques sans influence des autres éléments du circuit.

3.1.2 Les CQC doivent être utilisés pour effectuer les essais prescrits pour l'agrément de savoir-faire, pour les essais périodiques et pour démontrer à l'ONS que, pour les limites de conception:

- 1) les limites de performance déclarées pour chaque type d'élément à couches sont atteintes;
 - 2) les limites climatiques et de robustesse mécanique déclarées pour les structures destinées à la livraison sont tenues
- et
- 3) les performances électriques fonctionnelles déclarées dans le manuel de savoir-faire et dans les spécifications particulières sont tenues.

3.1.3 Les circuits qui ont été homologués conformément à la Publication 748-21 de la CEI peuvent être considérés comme des CQC pour l'agrément de savoir-faire, si les exigences du 3.1.1 sont respectées, avec l'agrément de l'ONS en ce qui concerne les règles d'association déclarées.

3.1.4 Un fabricant qui a obtenu l'agrément de savoir-faire peut obtenir une homologation séparée pour tout circuit de sa fabrication, si tous les essais de la Publication 748-21 de la CEI ont été effectués avec succès.

3.1.5 Un fabricant utilisant des circuits à la demande parmi ceux choisis comme CQC peut changer les types essayés conformément à son plan de fabrication. Dans ce cas, les CQC n'ont pas besoin nécessairement d'assurer en permanence toutes les limites déclarées de son savoir-faire, mais ils doivent être représentatifs de ceux livrés pendant toute la période de l'agrément en cours.

Le choix des CQC qu'il a établi doit être à la disposition de l'ONS.

3.1.6 Lorsqu'une procédure de fabrication se partage en deux ou plusieurs procédures après un procédé commun, par exemple l'encapsulation, un échantillon unique peut fournir l'assurance du procédé commun.

3.1.7 Lorsqu'un fabricant effectue des essais de sélection sur tous les circuits, comme procédure normale de production, il peut utiliser des CQC ayant subi cette sélection pour l'agrément.

Lorsque la sélection initiale n'est pas normalement effectuée ou est en option, l'agrément s'effectuera sur des produits n'ayant pas subi la sélection.

Any or all of these CQCs in combination with process test vehicles shall be adequate to assess the complete design rules, material and manufacturing processes, including any subcontracted process.

Terminations of film elements and added components used for assessment shall be individually accessible for electrical measurement without influence from other circuit elements.

3.1.2 The CQCs shall be used to carry out the tests prescribed for capability approval and for periodic testing, and hence to demonstrate to the NSI that for limiting design layouts:

- 1) performance limits claimed for individual film element types are achieved;
- 2) environmental limits claimed for structures intended for shipment are met.

and

- 3) the electrical function performances claimed in the capability manual and the detail specifications are met.

3.1.3 Circuits which have received qualification approval according to IEC Publication 748-21 may be counted as CQCs (provided the requirements of 3.1.1 have been met) for the purpose of capability approval, subject to NSI agreement on relevant structural similarity claims.

3.1.4 A manufacturer who has received capability approval is permitted to obtain a separate qualification approval for any individual circuit he makes, provided all appropriate testing in IEC Publication 748-21 has been completed successfully.

3.1.5 A manufacturer using customer circuits among those selected as CQCs may vary the types tested according to his production plan. In this case the CQCs need not necessarily assess all the claimed limits of his capability all of the time, but they shall be representative of those released during the current maintenance of approval period.

His CQC selection shall be made available to the NSI.

3.1.6 When production material divides into separate processes after a common process, e.g. encapsulation, the common process can be assessed by a single sample.

3.1.7 Where a manufacturer carries out screening tests on all circuits, as a normal production process, he may use screened CQCs for approval.

Where initial screening is not normally carried out or is an option, approval will be carried out on unscreened products.

3.2 Association

- 1) Avant de commencer le programme d'agrément, les CQC doivent être choisis par le contrôleur du fabricant en accord avec l'ONS.
- 2) Les règles d'association applicables aux groupements de dispositifs finis pour les essais électriques, dimensionnels, climatiques et de robustesse mécanique sont données dans l'annexe A de la présente spécification.
- 3) Ces règles doivent être utilisées comme base du choix pour l'agrément. Elles doivent être aussi utilisées pour déterminer si de nouveaux circuits peuvent être inclus dans le domaine du savoir-faire existant ou si une extension est nécessaire pour permettre leur acceptation.
- 4) Si des CQC sont associables pour une séquence d'essais, ils peuvent être groupés pour former la quantité exigée dans les tableaux d'essais. Chaque séquence d'essais a ses propres règles d'association et ses propres critères (voir annexe A).

3.3 Agrément de savoir-faire

3.3.1 Les procédures pour l'agrément de savoir-faire sont données en 3.6 de la spécification générique.

Les tableaux d'essais pour l'agrément de savoir-faire par les CQC et pour le contrôle de la conformité de la qualité (essais lot par lot et essais périodiques) prescrivent ensemble un programme d'essai minimum sur les circuits finis.

Le fabricant peut choisir le niveau d'exigence K, L ou M qu'il souhaite adopter, mais avec l'agrément de savoir-faire, il ne peut livrer les produits que de la façon suivante:

Niveau d'assurance

K
L
M

Niveau d'assurance utilisé pour
l'acceptation des produits

K, L ou M
L ou M
M

NOTE - Pour indiquer les composants non qualifiés, on utilisera si nécessaire le suffixe «N». Voir spécification générique, paragraphe 3.6.2.3.

Un fabricant peut passer son agrément à un niveau supérieur en suivant les procédures données dans la spécification générique et il peut passer à un niveau inférieur sans autre essai périodique jusqu'à l'expiration de la période en cours. Dans tous les cas, l'ONS doit en être averti.

Tout essai complémentaire exigé pour des applications spécifiques doit être donné dans la spécification particulière et faire l'objet d'un accord entre le client et le fabricant.

Les limites électriques après les essais climatiques et de robustesse mécanique applicables doivent être données dans la spécification particulière.

3.2 Structural similarity

- 1) The CQCs shall be selected by the manufacturer's chief inspector and agreed by the NSI before commencing the approval programme.
- 2) Rules for structural similarity applicable to the grouping of completed circuits for electrical, dimensional and environmental (including mechanical) tests are given in appendix A of this specification.
- 3) These rules shall be used to establish the basis of selection for approval. They shall also be used to determine whether new circuits are within the existing approved capability or require its extension to enable their release.
- 4) Where CQCs are structurally similar for a test sequence, they may be grouped together to form the required numbers in the test tables. Each test sequence has its own structural similarity rules and criteria (see appendix A).

3.3 Capability approval

3.3.1 The procedures for capability approval are given in 3.6 of the generic specification.

The test tables for capability approval by CQCs and quality conformance inspection (lot-by-lot and periodic tests) collectively prescribe the minimum test programme on completed circuits.

The manufacturer may select which assessment level K, L or M he wishes to include, but a manufacturer with approved capability may only release products as follows:

Assessment level

K
L
M

Release assessment levels

K, L or M
L or M
M

NOTE - The suffix "N" is used if necessary to denote nonqualified components. See generic specification, subclause 3.6.2.3.

A manufacturer may upgrade the assessment level of his approval by following the procedures given in the generic specification and he may downgrade without further periodic testing until current test interval dates expire. In either case the NSI shall be notified.

Any additional test required for specific applications shall be given in the detail specification and be subject to agreement between the customer and manufacturer.

The post-test electrical limits for the relevant environmental tests shall be given in the detail specification.

3.3.2 *Livraison avant achèvement des essais du groupe B*

Lorsqu'il est nécessaire de constituer des lots sur des périodes prolongées, dans le cas d'une fabrication de petite quantité, un fabricant peut, avec l'accord du client, livrer des produits avant d'effectuer les essais du groupe B, à condition que le lot précédent de circuits identiques ait donné satisfaction.

Il doit, dans ce cas, indiquer clairement dans les documents de livraison correspondants que les circuits sont livrés selon 3.3.2 de la présente spécification et achever les essais dans un délai d'un mois après la livraison.

Au cas où un échec apparaîtrait au cours des essais climatiques et mécaniques, tous les produits livrés à l'avance peuvent faire l'objet d'un retour ou être mis en attente, selon la raison de l'échec.

3.3.3 *Agrément de savoir-faire (procédures de l'échantillon d'effectif fixe)*

3.3.3.1 *Echantillonnage*

L'effectif de l'échantillon et les critères d'acceptation dépendent du niveau d'assurance déclaré et sont détaillés dans le tableau 2.

Quand des groupes supplémentaires sont introduits dans le programme d'essais, le nombre de circuits exigé pour le groupe «0» doit être augmenté du même nombre de pièces que celui exigé pour les groupes supplémentaires.

3.3.3.2 *Essais*

Les essais du tableau 1 sont destinés à valider les règles de conception, matériaux, procédés, pièces détachées et gamme de boîtier par des essais effectués sur la totalité des CQC et des véhicules d'essais.

Pour chaque groupe d'essai, différents CQC peuvent être regroupés selon les règles d'association données dans l'annexe A, pour atteindre le nombre de spécimens exigés pour ce groupe.

La série complète d'essais spécifiés dans le tableau 1 est exigée pour l'agrément du savoir-faire couvert par le manuel de savoir-faire. Les essais de chaque groupe doivent être exécutés dans l'ordre donné.

La partie requise de l'échantillon doit subir les essais du groupe «0» et ensuite la totalité de l'échantillon doit être partagée entre les autres groupes.

Les circuits défectueux au cours des essais du groupe «0» ne doivent pas être utilisés dans les autres groupes.

«Un défaut» est compté quand un CQC n'a pas satisfait à la totalité ou à une partie des essais d'un groupe.

L'agrément est accordé quand le nombre de défauts n'excède pas le nombre spécifié de défauts autorisés pour chaque groupe ou sous-groupe et le nombre total de défauts autorisés.

3.3.2 Release for delivery before completion of group B tests

Due to the need for extended periods of lot collection from small quantity production batches, a manufacturer may, with the agreement of the customer, release products in advance of group B tests provided that the previous lot of identical circuits passed satisfactorily.

In this case, he shall indicate clearly on the relevant release documents that the circuits are released under subclause 3.3.2 of this specification and complete the tests within one month of despatch.

In the event of subsequent failure to meet environmental tests, all products which have been released in advance may be subject to recall or quarantine, dependent on the reason for failure.

3.3.3 Capability approval (fixed sample size procedures)

3.3.3.1 Sampling

The sample size and criteria of acceptability depend on the assessment level which is claimed and are detailed in table 2.

When additional groups are introduced into the test schedule, the number of circuits required for group "0" shall be increased by the same number as that required for the additional groups.

3.3.3.2 Tests

The tests in table 1 are intended to validate the design rules, materials, processes, piece parts and package range by testing all the CQCs and process test vehicles.

For each test group, different CQCs may be grouped together according to the structural similarity rules given in appendix A, to reach the required number of samples for that group.

The complete series of tests specified in table 1 is required for the approval of capability covered by the capability manual. The tests in each group shall be carried out in the given order.

The required portions of the sample shall be subjected to the tests of group "0" and then the total sample divided for the other groups.

Circuits found defective during the tests of group "0" shall not be used for the other groups.

"One defective" is counted when a CQC has not satisfied the whole or part of the tests of a group.

The approval is granted when the number of defectives does not exceed the specified number of permissible defectives for each group or sub-group and the total number of permissible defectives.

Tableau 1 - Programme d'essais pour agrément de savoir-faire

L'effectif de l'échantillon et les critères d'acceptation sont détaillés pour chaque niveau d'assurance dans le tableau 2.

Dans ce tableau, les numéros des paragraphes correspondent à ceux de la spécification générique, section 4.

Numéros des paragraphes, essais et séquences d'essais	D ou ND	Conditions d'essais	Exigences de contrôle
<i>Groupe 0</i> <i>Sous-groupe 01</i> 4.3.1 Examen visuel interne avant encapsulation	ND		
<i>Sous-groupe 02a</i> 4.3.2 Examen visuel externe et examen du marquage	ND		
<i>Sous-groupe 02b</i> 4.3.3 Dimensions			
<i>Sous-groupe 03 (Note 7)</i> 4.5.16 Inflammabilité induite (pour information uniquement)	D		
<i>Sous-groupe 04 (Note 1)</i> 4.5.9 Etanchéité	ND		
<i>Sous-groupe 05</i> 4.4.11 Caractéristiques électriques dynamiques et statiques principales à la température ambiante	ND		
<i>Sous-groupe 06</i> 4.4.11 Caractéristiques électriques dynamiques et statiques principales aux températures extrêmes de fonctionnement	ND		
<i>Groupe 1</i> Séquence (Notes 1 et 2) Mesures initiales 4.5.6 Vibrations, balayage de fréquence et 4.5.7 Accélération constante ou 4.5.5 Chocs et 4.5.7 Accélération constante Mesures finales	D/ND	4.4.11: Sous-groupe 05 4.5.9: Etanchéité 4.4.11: Sous-groupe 05	

Pour les notes, voir la page suivante.

Table 1 - Test schedule for qualification approval

Sample sizes and acceptance criteria are detailed for each assessment level in table 2.

Subclause numbers refer to section 4 of the generic specification.

Subclause numbers, tests and test sequences	D or ND	Test conditions	Performance requirements
<i>Group 0</i> <i>Sub-group 01</i> 4.3.1 Precap visual examination	ND		
<i>Sub-group 02a</i> 4.3.2 External visual and marking examination	ND		
<i>Sub-group 02b</i> 4.3.3 Dimensions			
<i>Sub-group 03 (Note 7)</i> 4.5.16 Induced flammability (for information only)	D		
<i>Sub-group 04 (Note 1)</i> 4.5.9 Sealing	ND		
<i>Sub-group 05</i> 4.4.11 Major static and dynamic electrical characteristics at room temperature	ND		
<i>Sub-group 06</i> 4.4.11 Major static and dynamic electrical characteristics at extreme operating temperatures	ND		
<i>Group 1 Sequence (Notes 1 and 2)</i> Initial measurements 4.5.6 Vibration, swept frequency and 4.5.7 Acceleration, steady state or 4.5.5 Shock and 4.5.7 Acceleration, steady state Final measurements	D/ND	4.4.11: Sub-group 05 4.5.9: Sealing 4.4.11: Sub-group 05	

For notes, see next page.

Tableau 1 (suite)

Numéros des paragraphes, essais et séquences d'essais	D ou ND	Conditions d'essais	Exigences de contrôle
<i>Groupe 2</i> Séquence Mesures initiales 4.5.11 Résistance à la chaleur de soudage 4.5.15.2 Résistance aux solvants (Note 7) 4.5.8 Variation de température 4.5.3 Essai continu de chaleur humide (Note 4) Mesures finales	D	4.4.11: Sous-groupe 05 4.5.9: Etanchéité (Note 1) 4.4.11: Sous-groupe 05 4.3.2: Examen visuel externe et examen du marquage	
<i>Groupe 3</i> Séquence (Note 5) 4.5.10 Soudabilité 4.5.12.1 Traction 4.5.12.3 Pliage (fil rond ou fil plat) Mesures finales ou (Note 3) 4.5.10 Soudabilité 4.5.12.1 Traction 4.5.12.3 Pliage (rangée) 4.5.12.2 Poussée Mesures finales	D	4.5.9: Etanchéité (Note 1) 4.5.9: Etanchéité (Note 1)	
<i>Groupe 4</i> Séquence Mesures initiales 4.5.2 Froid 4.5.1 Stockage à haute température Mesures finales	ND	4.4.11: Sous-groupe 05 Température: °C Température: °C 4.4.11: Sous-groupe 05	
<i>Groupe 5</i> Mesures initiales 4.5.14 Endurance: 1 000 h Endurance: 2 000 h (Note 6) Mesures finales	D	4.4.11: Sous-groupe 05 4.4.11: Sous-groupe 05	

NOTES

- 1 Dispositifs à cavité seulement.
- 2 Conditions de montage prescrites en spécification particulière.
- 3 La spécification particulière doit donner l'option utilisée.
- 4 La spécification particulière peut introduire une dérogation concernant l'essai de chaleur humide pour les circuits non encapsulés.
- 5 L'utilisation des circuits terminés et rejetés au contrôle électrique est autorisée.
- 6 Pour le niveau d'assurance K: approbation provisoire après 1 000 h;
approbation définitive après 2 000 h.
- 7 Applicable aux encapsulations utilisant un matériau organique pour la fermeture du boîtier.
- 8 Non exigé pour les CQC.

Table 1 (continued)

Subclause numbers, tests and test sequences	D or ND	Test conditions	Performance requirements
<i>Group 2</i> Sequence Initial measurements 4.5.11 Resistance to soldering heat 4.5.15.2 Resistance to solvents (Note 7) 4.5.8 Change of temperature 4.5.3 Damp heat, steady state (Note 4) Final measurements	D	4.4.11: Sub-group 05 4.5.9: Sealing (Note 1) 4.4.11: Sub-group 05 4.3.2: External visual and marking examination	
<i>Group 3</i> Sequence (Note 5) 4.5.10 Solderability 4.5.12.1 Tensile Bending (wire or strip) Final measurement or (Note 3) 4.5.10 Solderability 4.5.12.1 Tensile 4.5.12.3 Bending (row) 4.5.12.2 Thrust Final measurements	D	4.5.9: Sealing (Note 1) 4.5.9: Sealing (Note 1)	
<i>Group 4</i> Sequence Initial measurements 4.5.2 Cold 4.5.1 Storage at high temperature Final measurements	ND	4.4.11: Sub-group 05 Temperature: °C Temperature: °C 4.4.11: Sub-group 05	
<i>Group 5</i> Initial measurements 4.5.14 Endurance: 1 000 h ----- Endurance: 2 000 h (Note 6) ----- Final measurements	D	4.4.11: Sub-group 05 4.4.11: Sub-group 05	

NOTES

- 1 Cavity circuits only.
- 2 Mounting conditions as recommended by the detail specification.
- 3 The detail specification shall state which option is to be used.
- 4 The detail specification may delete the damp heat test for unencapsulated circuits.
- 5 Use of completely processed electrical rejects is permitted.
- 6 In assessment level K: provisional approval after 1 000 h;
definitive approval after 2 000 h.
- 7 Applicable to encapsulation having organic material used for sealing purposes.
- 8 Not required for CQCs.

3.3.4 *Maintien de l'agrément de savoir-faire*

3.3.4.1 *Sélection et essais d'acceptation lot par lot*

La sélection et les essais lot par lot pour tous les circuits destinés à être livrés aux clients sont prescrits dans la spécification particulière cadre, tableau 2.

Pour les groupes d'essais A et B, l'échantillon doit être prélevé dans la production d'une semaine, ou de toute période déclarée par le fabricant avec une limite maximum d'un mois.

3.3.4.2 *Essais périodiques*

Les essais périodiques pour les CQC sont prescrits dans le tableau 3 et dans la spécification particulière cadre.

Quand des circuits à la demande sont utilisés comme les CQC, les échantillons pour les essais périodiques doivent être prélevés dans des lots qui ont subi les essais de sélection si appropriés et le contrôle lot par lot.

L'agrément de savoir-faire provisoire peut être accordé après 1 000 h.

3.3.4.3 *Essais*

La série complète des essais spécifiés dans la spécification particulière cadre est exigée pour le maintien de l'agrément de savoir-faire.

Les essais de chaque groupe doivent être exécutés dans l'ordre donné.

«Un défaut» est compté quand un circuit n'a pas satisfait à la totalité ou à une partie des essais d'un groupe.

L'agrément est maintenu quand le nombre de défauts n'excède pas le nombre spécifié de défauts autorisés pour chaque groupe et le nombre total de défauts autorisés.

3.3.5 *Exigences spéciales*

Petits lots de production (à l'étude).

3.3.6 *Contrôle de la conformité de la qualité*

3.3.6.1 *Programme d'essai*

Le programme pour les essais lot par lot et périodiques pour le contrôle de la conformité de la qualité est donné dans les tableaux 2 et 3 de la spécification particulière cadre.

3.3.6.2 *Niveaux d'assurance*

Le(s) niveau(x) d'assurance pour l'agrément de savoir-faire (voir tableau 1) et pour le maintien de l'agrément de savoir-faire (voir spécification particulière cadre applicable) doit(doivent) être choisi(s) dans les tableaux 2 et 3 ci-après.

3.3.4 *Maintenance of capability approval*

3.3.4.1 *Screening and lot-by-lot acceptance tests*

The screening and testing on a lot-by-lot basis, for all circuits intended for release to customers are prescribed in the blank detail specification, table 2.

For group A and B tests, the sample shall be collected from one week's production, or such other period as declared by the manufacturer up to a maximum of one month.

3.3.4.2 *Periodic tests*

The periodic tests for CQCs are prescribed in table 3 and the blank detail specification.

Where customer circuits are used as CQCs, samples for periodic testing shall be drawn from lots which have passed the tests of screening when appropriate and lot-by-lot inspection.

Provisional capability approval may be granted after 1 000 h.

3.3.4.3 *Tests*

The complete series of tests specified in the blank detail specification is required for the maintenance of capability approval.

The tests in each group shall be carried out in the order given.

"One defective" is counted when a circuit has not satisfied the whole or a part of the tests of a group.

The approval is maintained when the number of defectives does not exceed the specified number of permissible defectives for each group and the total number of permissible defectives.

3.3.5 *Special requirements*

Small production lots (under consideration).

3.3.6 *Quality conformance inspection*

3.3.6.1 *Test schedule*

The schedule for the lot-by-lot and periodic tests for quality conformance inspection is given in tables 2 and 3 of the blank detail specification.

3.3.6.2 *Assessment levels*

The assessment level(s) for capability approval (see table 1) and for maintenance of capability approval (see relevant blank detail specification) shall be selected from tables 2 and 3 hereafter.

Tableau 2 - Niveaux d'assurance et critères d'acceptation
pour l'agrément de savoir-faire initial

Dans ce tableau: n = effectif de l'échantillon;

c = critère d'acceptation (nombre de défauts autorisés).

Groupe ou sous-groupe de contrôle du tableau 1	Niveau d'assurance							
	K		L			M		
	n	c	n	c		n	c	
01	Exigé	–	–	–	–	–	–	–
02a	75 (Note 1)	2	64 (Note 1)	2	–	43	2	–
02b	8	1	8	1	–	8	1	–
03 (pour information uniquement)	2	–	2	–	–	2	–	–
04	39	1	26	1	–	13	1	–
05	71 (Note 1)	1	60 (Note 1)	1	2	39	1	2
06	26	1	13	1	–	8	1	–
1	10	1	8	1	–	–	–	–
2 (Note 2)	13	1	10	1	–	8	1	–
3	13	1	10	1	2	8	1	2
4	13	1	10	1	–	8	1	–
5 (1 000 h)	–	–	20	1	–	13	1	–
(2 000 h)	20	1	–	–	–	–	–	–

NOTES

- 1 Ce nombre peut être réduit en fonction du nombre de circuits qui ne sont pas nécessaires lorsque les essais du groupe 1 ne sont pas exigés.
- 2 On doit utiliser quatre circuits au moins pour chaque solvant spécifié.

Table 2 - Assessment levels and acceptance criteria
for initial capability approval

In this table: n = sample size;

c = acceptance criterion (permitted number of defectives).

Inspection group or sub-group of table 1	Assessment level							
	K		L			M		
	n	c	n	c		n	c	
01	Required	–	–	–		–	–	
02a	75 (Note 1)	2	64 (note 1)	2		43	2	
02b	8	1	8	1		8	1	
03 (for information only)	2	–	2	–		2	–	
04	39	1	26	1		13	1	
05	71 (Note 1)	1	60 (Note 1)	1	2	39	1	2
06	26	1	13	1		8	1	
1	10	1	8	1		–	–	
2 (Note 2)	13	1	10	1		8	1	
3	13	1	10	1	2	8	1	2
4	13	1	10	1		8	1	
5 (1 000 h)	–	–	20	1		13	1	
(2 000 h)	20	1	–	–		–	–	

NOTES

1 This number may be reduced by the relevant number of circuits which are not needed when the tests in group 1 are not required.

2 A minimum of four circuits shall be used for each solvent specified.

Tableau 3 - Niveaux d'assurance et critères d'acceptation
pour le maintien de l'agrément de savoir-faire

Tableau 3A - Essais lot par lot à effectuer par échantillonnage

Dans ce tableau: *NC* = niveau de contrôle;

NQA = niveau de qualité acceptable.

Les numéros des paragraphes correspondent à ceux de la spécification
générique, section 4.

Groupe ou sous-groupe de contrôle	Niveau d'assurance					
	K		L		M	
	Exigé		Non exigé		Non exigé	
	<i>NC</i>	<i>NQA</i>	<i>NC</i>	<i>NQA</i>	<i>NC</i>	<i>NQA</i>
<i>Sélection</i> (voir tableau 4)						
<i>Sous-groupe A1</i> 4.3.2 Examen visuel externe et examen du marquage	II	1	II	2,5	I	2,5
<i>Sous-groupe A2</i> 4.4.11 Caractéristiques électriques statiques et dynamiques principales à la température ambiante	II	0,25	II	0,4	II	1
<i>Sous-groupe A3</i> 4.4.11 Caractéristiques électriques statiques et dynamiques principales aux températures extrêmes de fonctionnement	S4	1	–	–	–	–
<i>Sous-groupe B1</i> 4.5.10 Soudabilité	S3	2,5	S3	2,5	S3	2,5
<i>Sous-groupe B2</i> 4.3.3 Dimensions	S4	1	S4	1	S4	1

Table 3 - Assessment levels and acceptance criteria
for quality conformance inspection

Table 3A - Lot-by-lot tests to be conducted on a sampling basis

In this table: *IL* = inspection level;

AQL = acceptable quality level.

Subclause numbers refer to section 4 of the generic specification.

Inspection group or sub-group	Assessment level					
	K		L		M	
Screening (see table 4)	Required		Not required		Not required	
	<i>IL</i>	<i>AQL</i>	<i>IL</i>	<i>AQL</i>	<i>IL</i>	<i>AQL</i>
Sub-group A1 4.3.2 External visual and marking examination	II	1	II	2,5	I	2,5
Sub-group A2 4.4.11 Major static and dynamic electrical characteristics at room temperature	II	0,25	II	0,4	II	1
Sub-group A3 4.4.11 Major static and dynamic electrical characteristics at extreme operating temperatures	S4	1	–	–	–	–
Sub-group B1 4.5.10 Solderability	S3	2,5	S3	2,5	S3	2,5
Sub-group B2 4.3.3 Dimensions	S4	1	S4	1	S4	1

Tableau 3B - Essais périodiques à effectuer par échantillonnage

Dans ce tableau: p = périodicité (en mois);

n = effectif de l'échantillon;

c = critère d'acceptation (nombre de défauts autorisés).

Les numéros des paragraphes correspondent à ceux de la spécification générique, section 4.

Groupe ou sous-groupe de contrôle	Niveau d'assurance								
	K			L			M		
	p	n	c	p	n	c	p	n	c
<i>Sous-groupe C1</i> 4.4.11 Caractéristiques électriques statiques et dynamiques principales aux températures extrêmes de fonctionnement (Note 8)	-	-	-	6	13	1	6	8	1
<i>Sous-groupe C2</i> Séquence (Notes 1 et 2) 4.5.6 Vibrations, balayage de fréquence et 4.5.7 Accélération constante ou (Note 3) 4.5.5 Choc et 4.5.7 Accélération constante	6	10	1	12	8	1	-	-	-
<i>Sous-groupe C3</i> Séquence 4.5.11 Résistance à la chaleur du soudage 4.4.15.2 Résistance aux solvants (Note 7) 4.5.8 Variation de température 4.5.3 Essai continu de chaleur humide (Note 4)	6	13	1	12	10	1	12	8	1
<i>Sous-groupe C4</i> Séquence 4.5.2 Froid 4.5.1 Stockage à haute température	6	13	1	12	10	1	12	8	1
<i>Sous-groupe D1</i> 4.5.14 Endurance: 1 000 h Endurance: 2 000 h (Note 6)	-	-	-	6	20	1	6	13	1
	3	20	1	-	-	-	-	-	-
<i>Sous-groupe D2</i> Séquence (Note 5) 4.5.12.1 Traction 4.5.12.3 Pliage (fil rond ou fil plat) ou (Note 3) 4.5.12.1 Traction 4.5.12.3 Pliage (rangée) 4.5.12.2 Poussée	12	13	1	12	10	1	12	8	1
4.5.16 Inflammabilité induite (Note 7) (pour information seulement)	12	2	-	12	2	-	12	2	-

Notes en page 20, après le tableau 1.

Table 3B - Periodic tests to be conducted on a sampling basis

In this table: p = periodicity (in months);

n = sample size;

c = acceptance criterion (permitted number of defectives);

Subclause numbers refer to section 4 of the generic specification.

Inspection group or sub-group	Assessment level								
	K			L			M		
	p	n	c	p	n	c	p	n	c
Sub-group C1 4.4.11 Major static and dynamic electrical characteristics at extreme temperatures (Note 8)	–	–	–	6	13	1	6	8	1
Sub-group C2 Sequence (Notes 1 and 2) 4.5.6 Vibration, swept frequency and 4.5.7 Acceleration, steady state or (Note 3) 4.5.5 Shock and 4.5.7 Acceleration, steady state	6	10	1	12	8	1	–	–	–
Sub-group C3 Sequence 4.5.11 Resistance to soldering heat 4.4.15.2 Resistance to solvents (Note 7) 4.5.8 Change of temperature 4.5.3 Damp heat, steady state (Note 4)	6	13	1	12	10	1	12	8	1
Sub-group C4 Sequence 4.5.2 Cold 4.5.1 Storage at high temperature	6	13	1	12	10	1	12	8	1
Sub-group D1 4.5.14 Endurance: 1 000 h ----- Endurance: 2 000 h (Note 6)	– 3	– 20	– 1	6 –	20 –	1 –	6 –	13 –	1 –
Sub-group D2 Sequence (Note 5) 4.5.12.1 Tensile 4.5.12.3 Bending (wire or strip) or (Note 3) 4.5.12.1 Tensile 4.5.12.3 Bending (row) 4.5.12.2 Thrust	12	13	1	12	10	1	12	8	1
4.5.16 Induced flammability (Note 7) (for information only)	12	2	–	12	2	–	12	2	–

Notes on page 21, after table 1.

Tableau 4 - Sélection

Les séquences de sélection doivent être conformes au tableau 4 ci-dessous.

Etapas	Examen ou essai	Référence à la spécification générique	Détails et conditions	Séquences				
				A	B	C	D	E
1*	Examen visuel interne avant encapsulation	4.3.1	A l'étude	x				
2	Stockage à haute température	4.5.1	24 h à la température de stockage maximale	x	x	x		x
3	Variation de température	4.5.8	10 cycles $T_{stg \text{ min.}} : T_{stg \text{ max.}}$	x	x	x		x
4*	Accélération constante	4.5.7	Dans la direction la plus critique. Niveau d'accélération comme spécifié dans la spécification particulière	x	x	x		
5*	Etanchéité	4.5.9		x	x	x		
6	Mesures électriques (avant rodage)		Paramètres choisis Rejeter les dispositifs défectueux (Note 1)	x	x		x	
7	Rodage		Comme spécifié en spécification particulière heures: 168 72 48	x	x		x	
8	Mesures électriques (après sélection)		Comme spécifié en 6 Rejeter les dispositifs défectueux Rejeter le lot si le nombre des défectueux est supérieur à 10 %	x	x	x	x	x
* Non applicable normalement aux dispositifs sans cavité interne, sauf indication contraire en spécification particulière.								

NOTES

1 Enregistrer les résultats des mesures, sauf spécification contraire en spécification particulière.

2 La sélection s'effectue normalement avant les contrôles des groupes A, B et C. Lorsque la sélection est effectuée après que les exigences des groupes A et B (lot par lot) et du groupe C (périodiques) aient été satisfaites, on doit répéter les essais de soudabilité, d'étanchéité et ceux du groupe A.

Des essais après sélection supplémentaire peuvent être demandés comme spécifié par la spécification particulière cadre.

3.4 Nouvelle présentation des lots refusés (contrôle lot par lot)

Tout lot refusé à la suite des essais électriques doit être retourné à la fabrication pour remise en état ou nouvelle sélection concernant le défaut identifié. Aucun nouveau circuit ne doit être introduit dans le lot.

Table 4 – Screening

Sequences for screening shall be in accordance with table 4.

Steps	Examination or test	Generic specification reference	Details and conditions	Sequences				
				A	B	C	D	E
1*	Precap visual inspection	4.3.1	Under consideration	x				
2	Storage at high temperature	4.5.1	24 h at maximum storage temperature	x	x	x		x
3	Change of temperature	4.5.8	10 cycles $T_{\text{stg min.}} : T_{\text{stg max.}}$	x	x	x		x
4*	Acceleration, steady state	4.5.7	In the most critical direction. Acceleration level as specified in the detail specification	x	x	x		
5*	Sealing	4.5.9		x	x	x		
6	Electrical measurements (pre burn-in)		Selected parameters Remove defective devices (Note 1)	x	x		x	
7	Burn-in		As specified in the detail specification hours: 168 72 48	x	x		x	
8	Electrical measurements (post screening)		As specified in 6 Remove defective devices Reject lot if defects exceed 10 %	x	x	x	x	x
* Not normally applicable to non-cavity devices, unless specified in the detail specification.								

NOTES

1 Record the results of the measurements unless otherwise specified in the detail specification.

2 Screening is normally performed before group A, B and C inspection. When screening is performed after meeting the requirements of groups A and B on a lot-by-lot basis and group C on a periodic basis, the solderability, sealing and group A tests shall be repeated.

Additional post-screening tests may be required as specified in the blank detail specification.

3.4 Resubmission of rejected lots (lot-by-lot inspection)

Any lot rejected following electrical tests shall be returned to production for rework or rescreening for the identified defect. No new circuit shall be included in the lot.

Le lot doit ensuite être soumis à des conditions de contrôle renforcé.

On retient le même numéro de lot et les détails de la nouvelle présentation sont notés. Le même lot ne doit pas être présenté plus de trois fois.

3.5 *Etapas de fabrication dans une usine d'un fabricant agréé, située dans un pays qui n'est pas membre de la CEI*

L'application de l'extension de l'agrément des fabricants est autorisée pour les circuits intégrés à couches et les circuits intégrés hybrides à couches couverts par la présente spécification intermédiaire, pourvu que les conditions du paragraphe 3.2 de la spécification générique soient remplies.

4 Procédures d'essais et de mesures

Cet article contient tous les essais et mesures propres à la technologie des circuits intégrés à couches et des circuits intégrés hybrides à couches qui ne sont pas décrits dans la section 4 de la spécification générique.

Chaque spécification particulière doit prescrire tous les essais et mesures exigés pour les essais lot par lot et périodiques. Elle doit comprendre au moins les essais applicables donnés dans cette spécification avec les méthodes et les sévérités spécifiées.

Pour les essais périodiques des CQC, les essais d'environnement, les mesures, les sévérités et les limites doivent être donnés dans la spécification particulière. Ils devront être en conformité avec les chiffres applicables de la spécification générique et de la présente spécification intermédiaire.

The lot shall then be resubmitted and inspected under conditions of tightened inspection.

It will retain the same lot number and details of the new submission will be recorded. The same lot shall not be submitted more than three times.

3.5 *Manufacturing stages in a factory of an approved manufacturer in a non-IEC member country*

The application of the extension of the manufacturer's approval is permitted for the film integrated circuits and hybrid film integrated circuits covered by this sectional specification, provided that the conditions of subclause 3.2 of the generic specification are met.

4 Test and measurement procedures

This clause contains all the tests and measurement procedures which are of typical application for film integrated circuits and hybrid film integrated circuits and which are not described in section 4 of the generic specification.

Each detail specification shall state all the tests and measurement procedures required for lot-by-lot inspection and periodic testing. It shall, as a minimum, include the relevant tests given in this specification with stated methods and severities.

Environmental tests, measurements, severities and end-point limits for periodic tests of the CQCs shall be included in the detail specification. They shall be in accordance with the applicable numbers of the generic specification and this sectional specification.

Annexe A

Règles d'association pour l'agrément de savoir-faire

Généralités

Cette annexe définit les critères d'association pour savoir si un nouveau circuit est couvert par le savoir-faire déclaré du fabricant et connaître les essais effectués sur les CQC. Elle peut aussi servir de guide pour le fabricant dans la sélection des CQC destinés à couvrir son savoir-faire. Lorsque les règles ne couvrent pas certains cas spécifiques, le contrôleur du fabricant et l'ONS doivent se mettre d'accord sur les critères supplémentaires et doivent soumettre une proposition de modification à ce document par l'intermédiaire de leur comité national.

Règles d'association

Lorsque l'on doit décider de l'association, la procédure suivante doit être considérée.

A.1 Définition du (ou des) CQC compte tenu des règles d'association

- i) Le tableau A.10 s'aligne avec les programmes d'essais donnés dans le tableau 1 de la présente spécification et le tableau 3 de la spécification particulière cadre.

Les circuits destinés à subir les programmes d'essais périodiques doivent aussi être représentatifs des circuits en production courante.

Ayant tout d'abord classé le circuit suivant le tableau 1 de la spécification générique, le fabricant devrait utiliser le tableau A.1 de la présente spécification pour classer les matériaux, procédés et la technologie de base qui représentent son savoir-faire.

- ii) Le fabricant devrait alors passer en revue la gamme de ses produits en cours de fabrication ou en projet, en tenant compte des règles d'association données dans les tableaux A.2 à A.7 et A.10. Ceci permet de décider du nombre des différents types de CQC nécessaires pour l'agrément de savoir-faire, à partir de données technologiques.

- iii) Le procédé de sélection s'étend ensuite aux tableaux A.8 et A.9 qui définissent les limites d'association en fonction de la masse et des dimensions.

En plus de ceux déterminés en ii) ci-dessus, des CQC supplémentaires peuvent être nécessaires pour couvrir ces aspects.

- iv) Après avoir choisi les sévérités appropriées pour les essais climatiques et de robustesse mécanique, dans la section 4 de la spécification générique, il est possible de construire un tableau montrant les essais et les sévérités applicables à chaque CQC.

- v) Les règles d'association d'un circuit avec un ou plusieurs CQC demandent que les règles de conception utilisées et les valeurs limites, les caractéristiques électriques, climatiques et de robustesse mécanique ne soient pas plus sévères que celles appliquées aux CQC.

Appendix A

Structural similarity rules for capability approval

General

This appendix defines the rules for deciding if a new circuit is covered by the manufacturer's declared capability and the testing performed on CQCs. It may also be used as a guide to the manufacturer in selecting CQCs to cover a capability. Where the rules do not cover specific circumstances, the manufacturer's chief inspector and the NSI shall agree upon the additional criteria and shall submit a subsequent proposal for amendment of this document through their national committee.

Structural similarity rules

When structural similarity is to be decided upon, the following procedures shall be considered.

A.1 Defining CQC(s) within the structural similarity rules

- i) Table A.10 is structured to align with test sequences given in table 1 of this specification and table 3 of the blank detail specification.

Circuits selected for the periodic inspection schedules shall also be representative of the circuits currently in production.

Having first classified the circuit according to table 1 in the generic specification, the manufacturer should use table A.1 in this specification to classify the materials, processes and basic technology which represent his capability.

- ii) The manufacturer should then review his current and/or intended range of products against the similarity combination rules given in tables A.2 to A.7 and A.10. This enables a decision to be made on the number of different CQC types needed for capability approval from the technological standpoint.

- iii) The selection process then extends to tables A.8 and A.9 which define the limits of combination for mass and dimensions.

Additional CQCs to those nominated in ii) above may be required to cover these aspects.

- iv) After choosing suitable environmental test severities from section 4 of the generic specification, a chart can be constructed which shows the tests and severities applicable to each CQC.

- v) The structural similarity of a circuit with a CQC (or CQCs) requires that the layout design rules used, and electrical and environmental ratings and characteristics shall not be more severe than those for the CQCs.

Le choix des CQC se situe entre deux extrêmes:

- circuits spéciaux conçus de telle sorte que chaque type puisse couvrir autant de limites du savoir-faire que possible; ceci conduit à un nombre de types de CQC minimal;
- ou
- une gamme plus large de circuits, sur catalogue ou à la demande, utilisés comme CQC pour couvrir le savoir-faire.

A.2 Nouveaux circuits

Pour chaque nouveau circuit devant être fabriqué et livré dans le cadre du système, on doit s'assurer que sa construction est possible à partir des règles de conception en vigueur, que les matériaux utilisés sont acceptés et que sa réalisation fait appel à des procédés et à des types de boîtiers approuvés.

Ensuite, ses caractéristiques devraient être comparées à celles des CQC pour le domaine qu'ils concernent en termes de matériaux et de technologie (tableaux A.2 à A.7), de masse et de dimensions (tableaux A.8 et A.9), d'essais et de sévérités (tableau A.10 et section 4 de la spécification générique).

Ses caractéristiques doivent être couvertes par un ou plusieurs CQC. Si ce nouveau circuit ne peut pas être couvert par les CQC existants, le fabricant doit d'abord étendre son savoir-faire conformément aux exigences du paragraphe 3.6.3.5 de la spécification générique. Dans ce cas, les essais complémentaires peuvent être effectués soit sur un CQC soit sur le nouveau circuit lui-même.

A.3 Guide pour la procédure à suivre

Les schémas suivants donnent un guide pour l'application des principes décrits en A.1 et A.2 ci-dessus.

Generally the choice of CQCs lies between:

- special circuits designed to cover as many capability boundaries as is practicable with each type; this will result in the minimum number of CQC types;

or

- the use of a wider range of normal custom/catalogue circuits as CQCs to cover the capability.

A.2 New circuits

Each new circuit to be manufactured for sale and release within the system shall first be checked to ensure that it can be constructed using validated design rules, contains validated materials and can be made using approved processes and package styles.

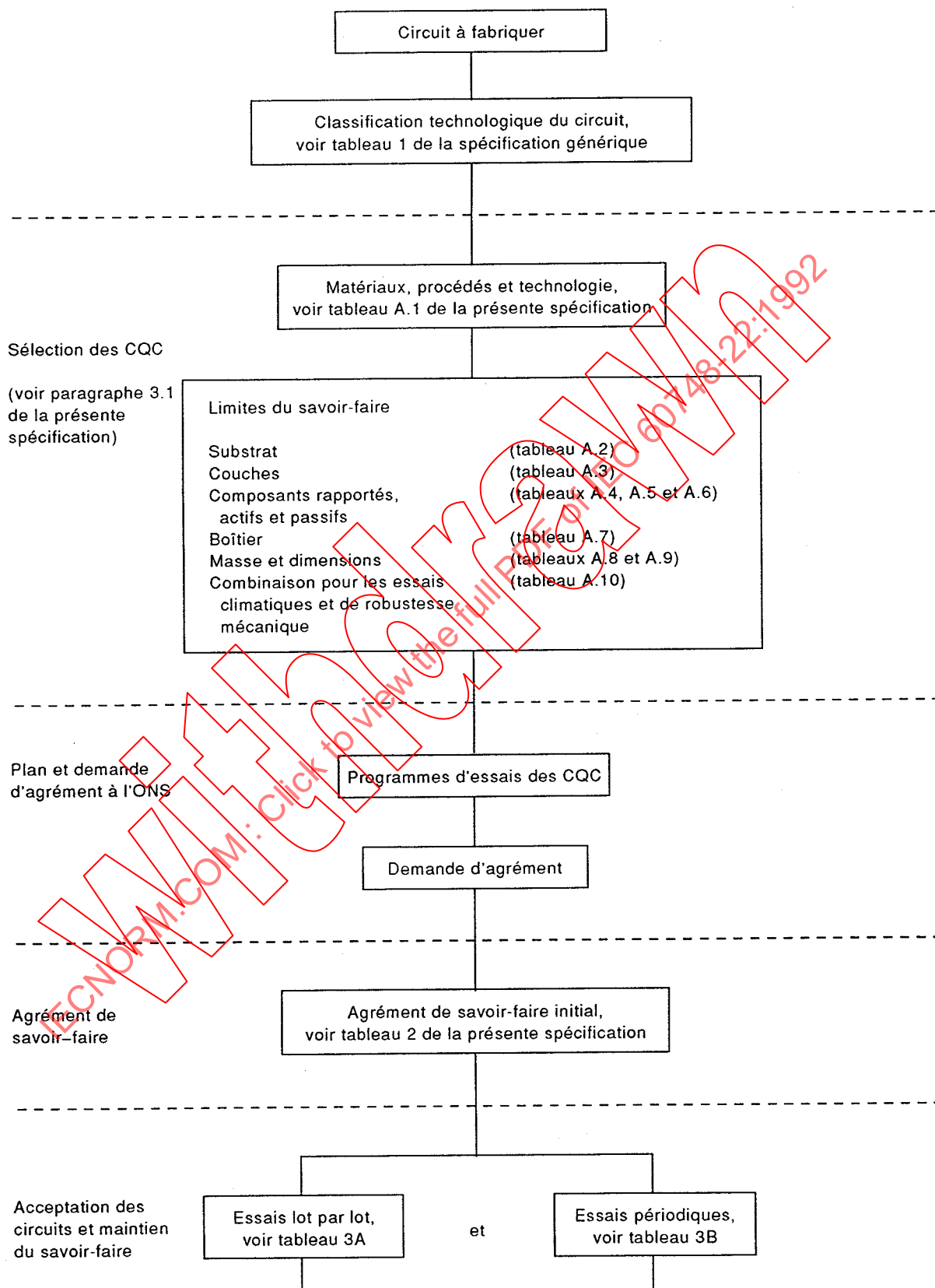
Next, its features should be considered in relation to existing CQCs, i.e. for the cover they give in terms of materials and technology (tables A.2 to A.7), mass and dimensions (tables A.8 and A.9), appropriate tests and severities (table A.10 and section 4 of the generic specification). Its features shall be covered by one or more CQC.

Where existing CQCs do not cover the new circuit, the manufacturer wishing to release it shall first extend his capability in accordance with the specific need and the requirements of subclause 3.6.3.5 of the generic specification. In this case the extra tests may be performed either on a CQC or on the new circuit itself.

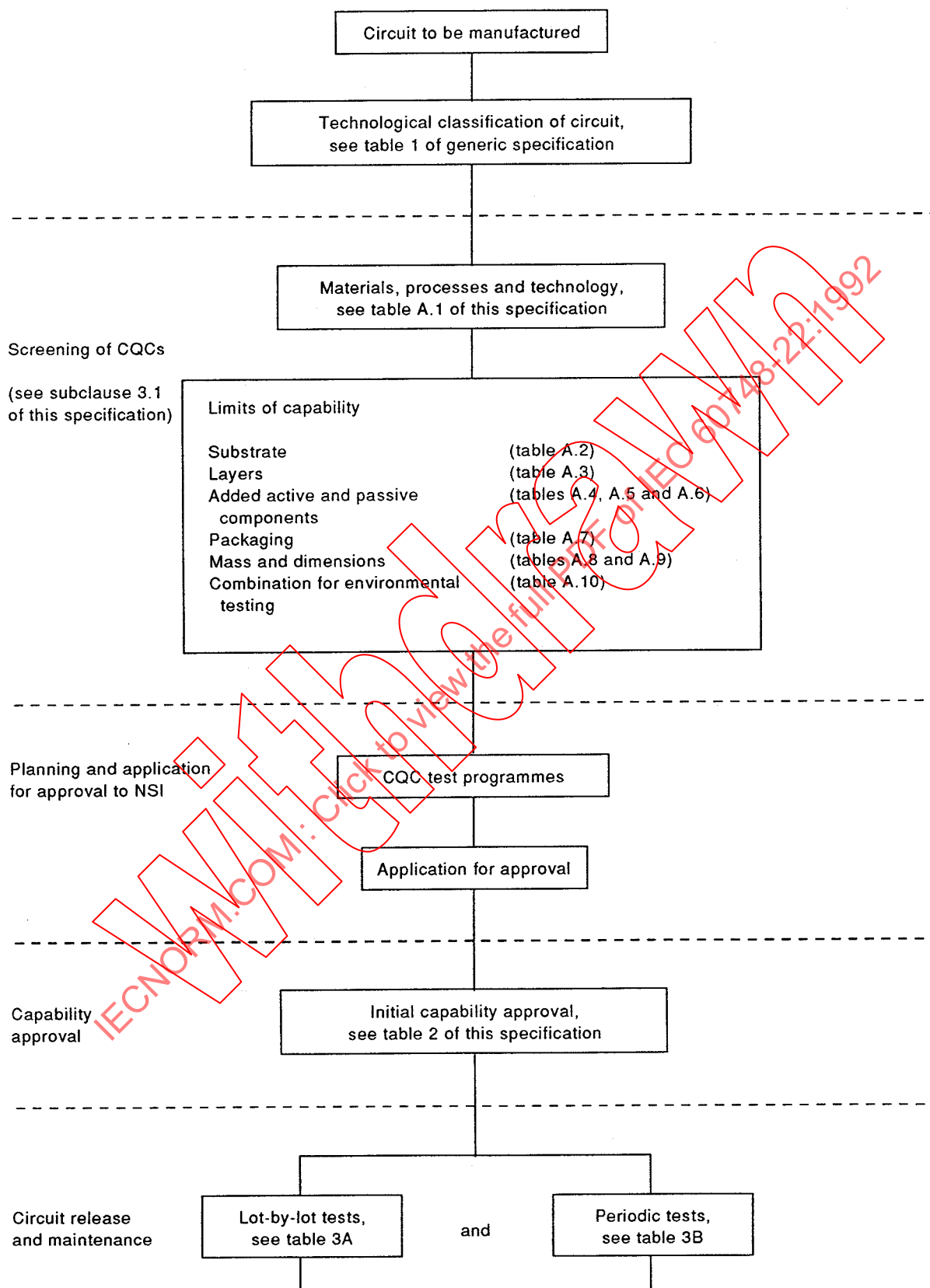
A.3 Guidance on procedures

The diagrams below give guidance on the implementation of the principles described in A.1 and A.2 above.

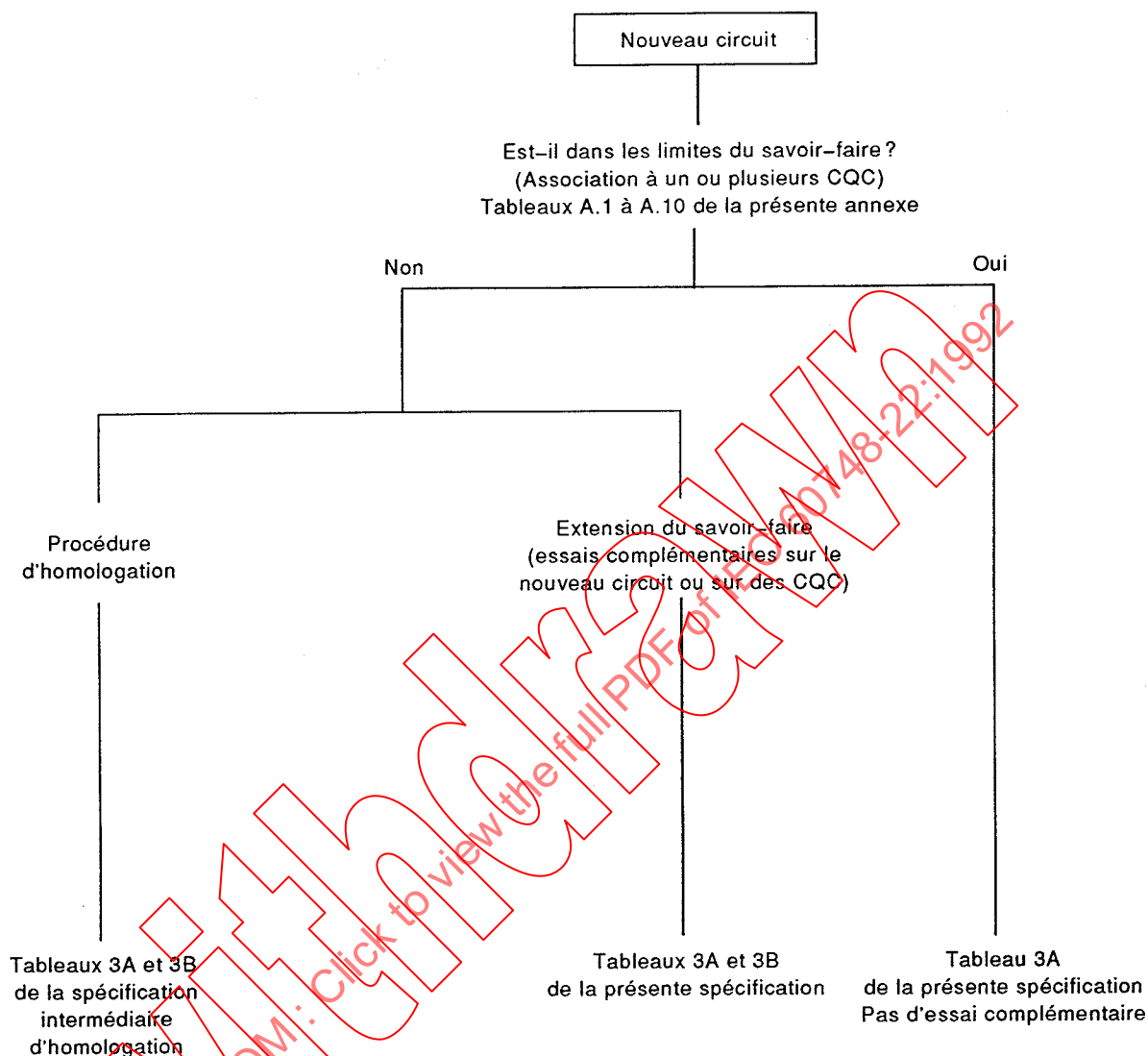
A.3.1 Sélection et essais des CQC pour l'agrément de savoir-faire



A.3.1 Screening and testing of CQCs for capability approval



A.3.2 Procédure pour les nouveaux circuits



A.3.2 Procedure for new circuits

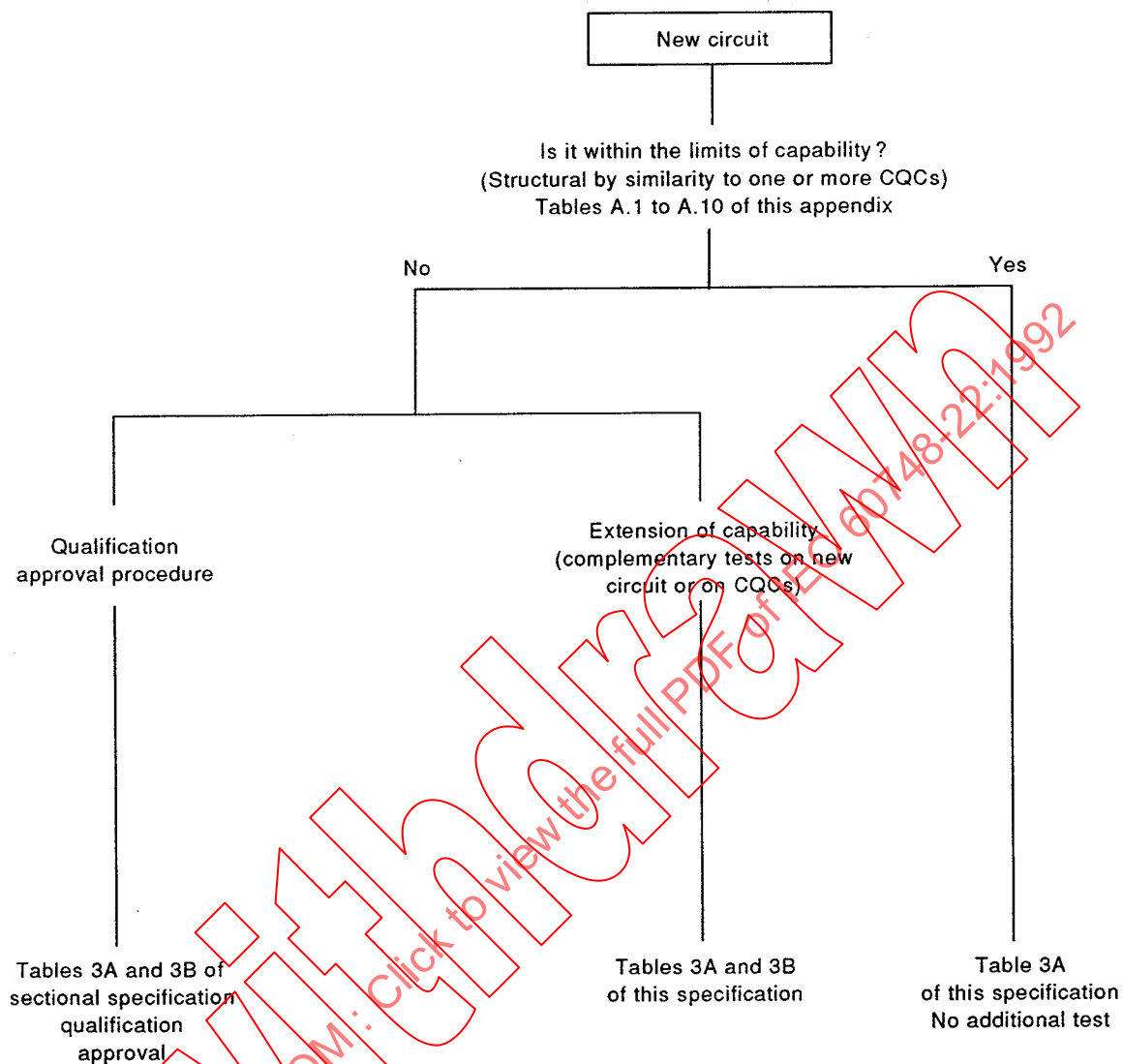


Tableau A.1 – Classement des technologies, matériaux et procédés

- Les critères individuels de chaque colonne donnent des exemples de matériaux, de procédés et de technologies auxquels les tableaux A.2 à A.7 peuvent s'appliquer.
- La liste des critères n'est pas nécessairement exhaustive.
- Il n'existe pas nécessairement de liens horizontaux entre les données figurant dans les différentes colonnes.

Eléments	Technologie de base	Matériaux de base	Procédés/méthodes
<i>Substrats</i> (Tableau A.2)		Alumine Verre Métal revêtu Oxyde de béryllium Saphir Quartz Silicium Matériaux organiques	Pressé/coulé Poli à la flamme Rodé et poli
<i>Eléments de couche</i> (Tableau A.3) a) Fonction, par exemple: Résistances Capacités Inductances Thermistances Dispositifs opto-électroniques Conducteurs Eléments de croisement Trous de traversée Eléments actifs		<i>Couche épaisse:</i> Encres polymères Cuivre Ruthénium Or Palladium-argent Palladium-or Platine-argent Platine-or Verre-céramique	<i>Couche épaisse:</i> Sérigraphie et cuisson à haute température
		<i>Couche mince:</i> Cuivre Nitrure de Tantale/oxyde Nickel, chrome Nickel-chrome Or Tungstène Titane Palladium Platine Molybdène Molybdanèse Magnésium Aluminium Oxyde de silicium/nitrure Matériaux organiques	<i>Couche mince:</i> Evaporation Pulvérisation Revêtement Centrifugation Laquage au trempé Anodisation
b) Génération des tracés (principalement pour les couches minces)			Masque métallique Photolithographie Méthode additive Méthode soustractive Laser Faisceau d'ions Faisceau d'électrons

Table A.1 – Classification of technology, materials and processes

- Individual statements in each of the columns below give examples of materials, processes and technologies to which tables A.2 to A.7 may be applied.
- The list of items is not necessarily complete.
- Items listed in the various columns are not necessarily linked horizontally.

Items	Basic technology	Basic materials	Basic processes/methods
<i>Substrates</i> (Table A.2)		Alumine Glass Coated metal Beryllia Sapphire Quartz Silicon Organic	Pressed/slip-cast Flame polished Lapped and polished
<i>Film elements</i> (Table A.3) a) Function such as: Resistors Capacitors Inductors Thermistors Opto-electronic devices Conductors Crossovers Via holes Active devices		<i>Thick film:</i> Loaded organic Copper Ruthenium Gold Palladium-silver Palladium-gold Platinum-silver Platinum-gold Glass-ceramic	<i>Thick film:</i> Deposited and fired
		<i>Thin film:</i> Copper Tantalum nitrid/oxide Nickel, chromium, Nickel-chromium Gold Tungsten Titanium Palladium Platinum Molybdenum Molybdenum Magnesium Aluminium Silicon oxide/nitride Organic materials	<i>Thin film:</i> Evaporation Sputtering Plating Spinning (centrifugal) Dip lacquering Anodization
b) Pattern generation (mainly thin film)			Metal mask Photolithography Additive Subtractive Laser machine Ion beam Electron beam

Tableau A.1 (suite)

Eléments	Technologie de base	Matériaux de base	Procédés/Méthodes
d) Multicouches	Diélectrique organique Diélectrique non organique	Conducteurs et isolants	<i>Couche épaisse:</i> Impression séquentielle et cuisson (haute température) Lamination, pressage et cuisson ----- <i>Couche mince:</i> Dépôt séquentiel sous vide Centrifugation Laquage au trempé Anodisation Pulvérisation
<i>Composants rapportés:</i> (Tableaux A.4, A.5, A.6) Diodes Transistors Circuits intégrés	Encapsulé Hermétique Plastique Boîtier pavé Sorties rubans Sorties fils ----- Non encapsulé Passivé Non passivé Face au-dessus Chip à surépaisseur A poutre Araignée	Germanium Silicium Ga As P ----- Couche épaisse Nickel-chrome Tantale Silicium diffusé ----- Céramique Tantale Feuille Silicium	Eutectique Colle Préforme de soudure Crème à braser ----- Soudage fil A1, Au Thermo-compression Ultrasonique Thermopulsé Fusion de soudure Soudure par résistance Thermosonique ----- Colle Fil, soudé
Boîtier (Tableau A.7)	Type de base et présentation: Sans fil de sortie Double en ligne Simple en ligne Boîtier plat Boîtier pavé Non encapsulé Hermétique Plastique moulé Surmoulé	Type de matériaux d'encapsulation: Métal Céramique Céramique-métal Verre-métal Organique Silicone	Méthode de fermeture/encapsulation: Scellement verre/métal Scellement organique Soudure par résistance Soudure par laser Scellement par soudure Soudure par faisceau d'électrons Moulage par coulée Moulage par injection Boîtier plastique rempli Enrobage au trempé Enrobage par goutte Enrobage par pulvérisation Lit fluidisé

Table A.1 (continued)

Items	Basic technology	Basic materials	Basic processes/methods
d) Multilayer	Organic dielectric Inorganic dielectric	Conductors and insulators	<i>Thick film:</i> Sequential print and fire Laminated, press and cure/fire <i>Thin film:</i> Sequential vacuum deposition Spinning (centrifugal) Dip lacquering Anodization Sputtering
<i>Added components</i> (Tables A.4, A.5, A.6) Diodes Transistors Integrated circuits	Encapsulated Hermetic Plastic Chip carrier Tape leads Wire leads Non-encapsulated Passivated Non-passivated Face-up Flip chip Beam lead Spider	Germanium Silicon Ga As P Thick film Nickel-chromium Tantalum Diffused silicon Ceramic Tantalum Foil Silicon	Eutectic Adhesive Solder preform Solder paste Wire-bond A1, Au Thermo-compression Ultrasonic Thermo-pulse Solder reflow Resistance weld Thermosonic Adhesive Wire, soldered
Packaging (Table A.7)	Basic style and form: Leadless Dual-in-line Single-in-line Flat-pack Chip carrier Non-encapsulated Hermetic Moulded plastic Conformal coating	Basic encapsulation materials: Metal Ceramic Metal-ceramic Metal-glass Organic Silicone	Method of closure/ encapsulation: Glass/metal seal Organic seal Resistance weld Laser weld Solder seal Electron beam weld Cast mould Injection mould Plastic box fill Dip coat Drop coat Spray coat Fluidized bed

Tableau A.2 – Substrats

Caractéristiques	Règles d'association
Constituant	Pour être associable, la proportion du constituant principal représentant au moins 90 % du volume du substrat, doit être égale à 2 % près
Epaisseur	Même épaisseur nominale du substrat
Taille (L = longueur du CQC) (I = largeur)	Association possible pour: $0,2 L \leq \text{longueur} \leq 2 L$ $0,2 I \leq \text{largeur} \leq 2 I$
Paramètres mécaniques: - flèche - rugosité - porosité - aspect visuel	Mêmes spécifications d'achat et de contrôle

Tableau A.3 – Couches

Caractéristiques	Règles d'association
1 – Matériaux conducteurs (nature, composition)	Identiques
2 – Procédés de base	Identiques
3 – Multicouches (nature, diélectrique, composition)	Toute association limitée par le nombre maximal de couches sur le CQC
4 – Matériaux résistifs: - composition - résistivité par carré Puissance maximale par unité de surface pour les éléments résistifs Procédé d'ajustage Valeurs de résistance et tolérance Coefficient de température Coefficient de température différentielle et tolérance différentielle sur la valeur ohmique Nombre d'éléments résistifs Mode d'interconnexion	Même série de matériaux Toute association dans la gamme des valeurs extrêmes couvertes par les CQC Toute association limitée à la puissance nominale maximale couverte par les CQC Même procédé d'ajustage, par exemple laser, sablage, étincelage Pour une tolérance donnée, association permise dans la gamme des valeurs de résistances minimales et maximales couvertes par les CQC Association autorisée à l'intérieur des valeurs absolues garanties du CQC Association autorisée dans la gamme des valeurs ohmiques extrêmes des CQC Pas de limitation Identiques
5 – Revêtements de protection	Identiques

Table A.2 – Substrates

Characteristics	Similarity rules
Material	For combination, the proportion of main material representing at least 90 % of the substrate volume shall be equal to within 2 %
Thickness	Same nominal substrate thickness
Size (L = length of CQC) (W = width of CQC)	Combinations allowable for: $0,2 L \leq \text{length} \leq 2 L$ $0,2 W \leq \text{width} \leq 2 W$
Mechanical parameters: - camber - roughness - porosity - appearance	Same purchase and inspection specifications

Table A.3 – Film materials

Characteristics	Similarity rules
1 – Conductive materials (type, composition)	Same
2 – Basic process	Same
3 – Multilayers (type, dielectric, composition)	Any combination within the maximum number of layers on the CQC
4 – Resistive materials: - composition - resistivity per square	Same material series Any combination within the range of extreme values covered by CQC
Maximum power per unit area of resistor elements	Any combination limited to the maximum power rating covered by CQCs
Trimming process	Same trimming process, e.g. laser, airbrasion, spark erosion
Resistance values and tolerance	For a given tolerance, combination allowed within the range of minimum and maximum resistance values covered by the CQCs
Temperature coefficient	Combination allowed within guaranteed absolute values of the CQC
Differential temperature coefficient and differential ohmic value tolerance	Combination allowed in the range of extreme ohmic values of the CQCs
Number of resistive elements	No limitation
Interconnection mode	Same
5 – Protective coatings	Same

Tableau A.4 – Composants rapportés, en pastille, actifs, non encapsulés (note 1)

Caractéristiques	Règles d'association
<i>Type de composants</i> (notes 2 et 3) 1) Transistor et diode 2) Circuit intégré	Association possible dans chacune de ces deux familles génériques mais non entre elles
<i>Présentation des composants</i> 1) Diffusion face dessus 2) Diffusion face dessous	Association possible dans chacune de ces deux présentations 1) ou 2) mais non entre elles
<i>Méthodes de report du composant</i> Collage, eutectique, soudage, autres	Association possible dans chacune de ces méthodes mais non entre elles
<i>Interconnexion</i> a) Matériaux (fil or, fil aluminium, autres) b) Méthodes (thermocpression, thermosonique, autres) c) Diamètre du fil d) Sections de bandes	Pas d'association possible entre fils de matériau différent Pas d'association possible entre les différentes méthodes Association possible dans la limite de ± 50 % des fils utilisés dans les CQC Association possible dans la limite de ± 50 % des sections utilisées dans les CQC
<i>Dimensions</i> 1) Surface de la pastille de la diode ou du transistor 2) Surface de la pastille du circuit intégré 3) Nombre de sorties	Association possible dans la limite de ± 50 % de la plus petite taille et 200 % de la plus grande taille utilisée sur le CQC Association possible dans la limite de ± 50 % de la plus petite taille et 200 % de la plus grande taille utilisée sur le CQC Toute association possible
<i>Revêtements de protection</i>	Association possible pour un même matériau de protection et une même technologie et passivation de la pastille

NOTES

1 Pour les composants rapportés non agréés qui sont qualifiés selon la procédure du 3.6.2.2 de la spécification générique, les règles d'association pour les circuits hybrides exigent la même source de fabrication pour chaque composant rapporté.

2 Si le CQC ne comporte pas de circuit intégré, le nombre de transistors ou de diodes doit être de trois minimum.

3 Si le CQC hybride comprend un ou plusieurs circuits monolithiques sous forme de pastilles, le rapport entre le nombre total de fils connectés aux pastilles et le nombre total de fils connectés électriquement aux fils de sorties du boîtier du CQC doit être égal ou supérieur à 0,5.

Table A.4 – Added non-encapsulated active chip components (note 1)

Characteristics	Similarity rules
<i>Component type</i> (notes 2 and 3)	
1) Transistor and diode	Combination allowed within 1) or 2) but not between these two generic families
2) Integrated circuit	
<i>Presentation of components</i>	
1) Diffusion face-up	Combination allowed within 1) or 2) but not between these two presentations
2) Diffusion face-down	
<i>Methods of mounting</i>	
Adhesive, eutectic, soldering, other	Combination allowed within but not between these mounting methods
<i>Wiring</i>	
a) Materials (gold wire, aluminium wire, other)	No combination allowed between different basic metal wires
b) Methods (thermococompression, thermosonic, other)	No combination allowed between different bonding methods
c) Wire diameter	Combination allowed within ± 50 % of wires used in CQCs
d) Tape cross-sectional area	Combination allowed within ± 50 % of sectional area used in CQCs
<i>Dimensions</i>	
1) Semiconductor chip area	Combination allowed within ± 50 % of the smallest and 200 % of the largest chip on the CQC
2) Integrated circuit chip area	Combination allowed within ± 50 % of the smallest and 200 % of the longest chip on the CQC
3) Number of outputs	Any combination allowed
<i>Protective coatings</i>	Same coating material, chip technology and passivation combination

NOTES

1 When non-qualified added components are given qualified status by the procedures in 3.6.2.2 of the generic specification, structural similarity rules for hybrid circuits require the same manufacturing source for each added component.

2 If the CQC has no integrated circuit, the number of transistors or diodes shall be a minimum of three.

3 If the hybrid CQC contains one or more monolithic circuit chips, the ratio of the total number of wires bonded to the chip(s) to the total number of electrically connected CQC package leads shall be equal to or greater than 0,5.

Tableau A.5 – Composants rapportés, actifs, encapsulés, autres que pastilles (note 1)

Caractéristiques	Règles d'association
<i>Type du composant</i> (notes 2 et 3) 1) Transistor et diode 2) Circuit intégré <i>Présentation du composant</i> 1) Composants encapsulés avec fils de sortie 2) Composants encapsulés sans fils de sortie <i>Méthodes de report du composant et interconnexions</i> Brasage, collage, soudage <i>Encapsulation du composant</i>	Association possible dans chacune de ces deux familles génériques mais non entre elles Pour une encapsulation donnée, association possible dans chacune des catégories 1) et 2) mais non entre elles. De plus, le nombre des sorties du composant encapsulé est limité à 200 % par rapport à celui du CQC Association possible dans chacune de ces méthodes mais non entre elles Pas d'association possible sauf si: 1) La classification climatique et mécanique du composant est la même ou est plus sévère que la classification du CQC ou 2) Le circuit est hermétique

NOTES

- 1 Pour les composants rapportés non agréés qui sont qualifiés selon la procédure du 3.6.2.2 de la spécification générique, les règles d'association pour les circuits hybrides exigent la même source de fabrication pour chaque composant rapporté.
- 2 Si le spécimen ne comporte pas de circuit intégré, le nombre de transistors ou de diodes doit être de trois minimum.
- 3 Si le CQC hybride comprend un ou plusieurs circuits monolithiques sous forme de pastilles, le rapport entre le nombre total de fils connectés électriquement aux fils de sorties du boîtier du CQC doit être égal ou supérieur à 0,5.

Table A.5 – Added encapsulated active components other than chips (note 1)

Characteristics	Similarity rules
<i>Component type</i> (notes 2 and 3) 1) Transistor and diode 2) Integrated circuit <i>Presentation of component</i> 1) Encapsulated components with leads 2) Encapsulated components without leads <i>Mounting methods and interconnections</i> Soldering, adhesive, welding <i>Component encapsulation</i>	Combination allowed within but not between these two generic families For a given encapsulation style, combination allowed within but not between the presentation categories 1) and 2), and also within 200 % of the number of leads on the encapsulated component on the CQC Combination allowed within but not between these mounting methods No combination allowed unless: 1) The environmental classification of the component is the same or higher than the environmental classification of the CQC or 2) The CQC is hermetically sealed

NOTES

- 1 When non-qualified added components are given qualified status by the procedures in 3.6.2.2 of the generic specification, structural similarity rules for hybrid circuits require the same manufacturing source for each added component.
- 2 If the specimen has no integrated circuit, the number of transistors or diodes shall be a minimum of three.
- 3 If the hybrid CQC contains one or more monolithic integrated circuits, the ratio to the total number of connected integrated circuit leads to the total number of electrically connected CQC package leads shall be equal to or greater than 0,5.

Tableau A.6 – Composants passifs rapportés (note 1)

Caractéristiques	Règles d'association
<i>Type du composant</i> 1) Composants avec fils de sorties 2) Composants sans fils de sorties <i>Méthodes de report et interconnexions</i> Brasage, collage, interconnexion par fil, soudage <i>Dimensions</i> Niveaux d'assurance K et L Niveau d'assurance M	Pas de combinaison possible entre 1) et 2) mais toute combinaison possible dans chaque famille de composants couverte par le CQC, par exemple condensateurs céramique classe I, résistances pavés, etc. Combinaison possible dans chacune de ces méthodes mais non entre elles Combinaison possible dans la limite de dimensions latérales doubles ou moitiés de chaque composant utilisé dans les CQC Toute combinaison possible

NOTE 1 – Pour les composants rapportés non agréés qui sont qualifiés selon la procédure du 3.6.2.2 de la spécification générique, les règles d'association pour les circuits hybrides exigent la même source de fabrication pour chaque composant rapporté.

Tableau A.7 – Boîtier

Caractéristiques	Règles d'association
<i>Procédé d'encapsulation</i> 1 – Non encapsulé 2 – Enrobé 3 – Cavité (scellement organique) Matériau d'emballage Matériau d'étanchéité Remplissage 4 – Cavité (scellement minéral) Matériau d'emballage Matériau d'étanchéité Remplissage <i>Sorties</i> 1 – Matériau, procédé et protection 2 – Longueur scellée 3 – Matériau et méthode de connexion au substrat 4 – Caractéristiques mécaniques 5 – Espacement 6 – Dimensions <i>Système de marquage et méthode d'application</i> <i>Fixation du substrat</i>	Association dans les limites du substrat (voir tableau A.2) et mêmes méthodes et matériaux de fixation des sorties Pas d'association possible entre des systèmes différents de matériau et de couches de protection Identiques Identiques Identiques ou taux d'humidité plus réduit Identiques Identiques Identiques ou taux d'humidité plus réduit Constituant identique pour les sorties et pour l'isolement Identiques ou supérieures Identiques Identiques ou supérieures Identiques ou supérieures Sections identiques ou supérieures Tout système et méthode d'application possibles Matériau et procédé identiques

Table A.6 – Added passive components (note 1)

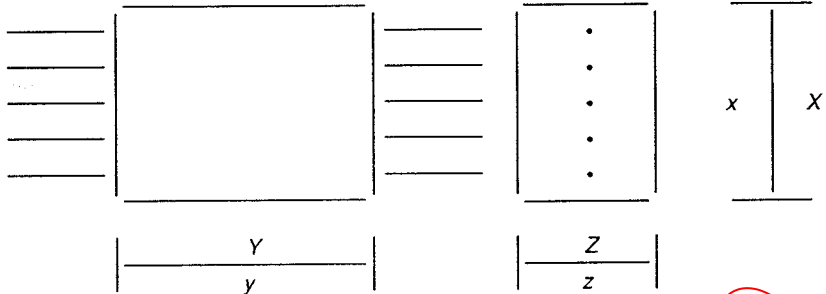
Characteristics	Similarity rules
<i>Component type</i> 1) Components with leads 2) Components without leads <i>Mounting methods and interconnections</i> Soldering, adhesive, wire-bonding, welding <i>Dimensions</i> Assessment levels K and L Assessment level M	No combination allowed between 1) and 2) but any combination allowed within each component family covered by CQCs, e.g. ceramic capacitors class I, resistors chips, etc. Combination allowed within but not between these methods Combination allowed within the limit of double or half the lateral dimensions of each component used in the CQCs Any combination allowed

NOTE 1 – When non-qualified added components are given qualified status by the procedures in 3.6.2.2 of the generic specification, structural similarity rules for hybrid circuits require the same manufacturing source for each added component.

Table A.7 – Package

Characteristics	Similarity rules
<i>Encapsulation process</i> 1 – Non-encapsulated 2 – Embedded 3 – Cavity (inorganic seal) Package material Sealing material Filling 4 – Cavity (organic seal) Package material Sealing material Filling <i>Lead</i> 1 – Material, process and coating 2 – Seal lead length 3 – Material and method of connection to substrate 4 – Mechanical material characteristics 5 – Spacing 6 – Dimensions <i>Marking system and method of application</i> <i>Substrate attachment</i>	Combination within the limits of the substrate size (see table A.2) and same lead attachment methods and materials No combination allowed between different material and protective coating systems Same Same Same or lesser humidity content (dew-point) Same Same Same or lesser humidity content (dew-point) Same material for leads and insulating material Same or greater Same Same or greater Same or greater Same or greater cross-sectional area Any possible system and method of application Same material and process

Tableau A.8 – Masse et dimensions du boîtier

			
Paramètre	CQC ou circuit principal	Dispositifs associés	Limites (notes 1 et 2)
Longueur	X	x	$aX \leq x \leq bX$
Largeur	Y	y	$aY \leq y \leq bY$
Surface	$S = XY$	$s = xy$	$eS \leq s \leq fS$
Epaisseur	Z	z	$gZ \leq z \leq hZ$
Nombre de sorties	N	n	$uN \leq n \leq vN$
Masse	M/N	m/n	$jM \leq m \leq kM$
Masse par sortie	M	m	$w M/N \geq m/n$ (note 3)

NOTES

- 1 Quand il y a deux limites, la plus sévère doit être prise en compte.
- 2 Pour des boîtiers cylindriques, appliquer la même règle avec $X = Y = \text{diamètre}$.
- 3 Ce critère n'est applicable que quand les essais mécaniques sont exécutés sur le circuit fixé par ses sorties. Il ne s'applique pas aux boîtiers cylindriques d'un diamètre inférieur à 15,41 mm ni aux boîtiers rectangulaires de dimensions inférieures à 17 mm x 17 mm.

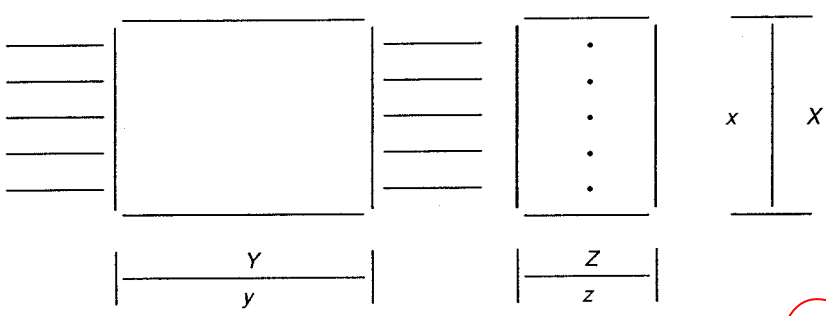
Tableau A.9 – Limites d'association relative à la masse et aux dimensions

Niveau d'assurance (Notes 1 et 2)	a	b	e	f	g	h	j	k	u	v	w
K	0,2	1,5	0,1	1,5	0,8	1,2	0,2	1,8	0,5	2	1,2
L	0,2	2	0,1	2	0,5	1,5	n.a.	n.a.	0,3	2	n.a.
M	0,2	2	n.a.	n.a.	0,5	1,5	n.a.	n.a.	n.a.	n.a.	n.a.

NOTES

- 1 «n.a.» = non applicable.
- 2 Les lettres indiquées en tête de chaque colonne sont celles de la colonne 4 du tableau A.8.

Table A.8 – Mass and dimensions of package

			
Parameter	CQC or master circuit	Associated devices	Limits (notes 1 and 2)
Length	X	x	$aX \leq x \leq b$
Width	Y	Y	$aY \leq y \leq bY$
Surface	$S = XY$	$s = xy$	$eS \leq s \leq fS$
Thickness	Z	z	$gZ \leq z \leq hZ$
Number of terminations	N	n	$uN \leq n \leq vN$
Mass	M	m	$jM \leq m \leq kM$
Mass per termination	M/N	m/n	$w \ M/N \geq m/n$ (note 3)

NOTES

- Where there are two limits, the more severe shall be considered.
- For cylindrical packages, the same rule with $X = Y = \text{diameter}$ is applied.
- This criterion is applicable only where the mechanical tests are carried out with the circuit fixed by its terminals. It is not applicable to cylindrical packages with diameter less than 15,41 mm nor to rectangular packages with dimensions less than 17 mm x 17 mm.

Table A.9 – Limits of association in relation with mass and dimensions

Assessment levels (Notes 1 and 2)	a	b	e	f	g	h	j	k	u	v	w
K	0,2	1,5	0,1	1,5	0,8	1,2	0,2	1,8	0,5	2	1,2
L	0,2	2	0,1	2	0,5	1,5	n.a.	n.a.	0,3	2	n.a.
M	0,2	2	n.a.	n.a.	0,5	1,5	n.a.	n.a.	n.a.	n.a.	n.a.

NOTES

- "n.a." means "not applicable".
- The letters used in the headings correspond to those of column 4 of table A.8.

Tableau A.10 – Critères d'association pour les essais climatiques et de robustesse mécanique

Ce tableau est une base permettant d'établir un ou plusieurs programmes d'essais pour l'obtention ou l'extension du savoir-faire. Ce tableau s'aligne avec le tableau 1 de la présente spécification et les tableaux 2 et 3 de la spécification particulière cadre.

Il spécifie par groupe d'essais, les aspects technologiques et les critères permettant de décider de la possibilité d'association entre un circuit donné, non encapsulé ou enrobé et/ou des CQC.

Si une ou plusieurs conditions dans un groupe d'essais ne sont pas remplies, les principes d'association ne peuvent être appliqués et le savoir-faire du fabricant doit être étendu pour couvrir les exigences particulières à ce groupe d'essais.

NOTE - Les exigences sont soit obligatoires (x) soit non applicables (-).

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
Tableau d'essais applicables: – étanchéité (circuits à cavité seulement) Sous-groupe 04						
1	-	-	X	X	Programme(s) d'essais et/ou conditions identiques ou moins sévères	
2	-	-	X	X	Même méthode de fabrication et même type/matériau de boîtier (tableau A.7)	
3	-	-	X	X	Associativité dans le cadre du tableau A.8	
4	-	-	X	X	Mêmes matériaux aux faces périphériques et finales de scellement, et même méthode d'exécution des scellements (tableau A.7)	
5	-	-	X	X	Même matériau de base du substrat (tableau A.2)	1)
6	-	-	X	X	Même matériau des sorties, même fabrication et matériau(x), et même épaisseur des revêtements/protections (tableau A.7)	2)
NOTES						
1 Applicable seulement quand le substrat est une partie intégrante de l'enveloppe de scellement ("integral substrate package").						
2 Applicable uniquement si les sorties font partie du scellement.						
Tableau d'essais applicable: – vibrations par balayage de fréquence ou Groupe 1 – chocs, suivi par Sous-groupe C2 – accélération continue						
1	X	X	X	X	Programme(s) d'essais et/ou conditions identiques ou moins sévères	
2	-	X	X	X	Même méthode de fabrication et même type/matériau de boîtier (tableau A.7)	
3	X	X	X	X	Associativité dans le cadre du tableau A.8	
4	-	X	X	X	Mêmes matériau(x), méthodes et procédés utilisés pour l'encapsulation du circuit (tableau A.7)	

Table A.10 – Combination criteria for environmental,
including mechanical, testing

This table serves as the basis for establishing test programmes for the assessment or the extension of a claimed capability. This table aligns with table 1 of this specification and tables 2 and 3 of the blank detail specification.

It specifies per test group the technological aspects and criteria to be met for deciding on structural similarity between a given non-encapsulated or embedded circuit and/or CQCs.

When one or more of the criteria of a test group are not met, structural similarity principles cannot be applied and the manufacturer's capability has to be extended to cover the particular requirements for that test group.

NOTE - Requirements are either mandatory (x) or not applicable (-).

No.	Unencap- sulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
<i>Applicable test table: – sealing (cavity circuits only)</i> <i>Sub-group 04</i>						
1	–	–	X	X	Same or less severe test schedule(s) and/or conditions	
2	–	–	X	X	Same package style/material and construction method (table A.7)	
3	–	–	X	X	Similarity within table A.8	
4	–	–	X	X	Same materials at peripheral and final seal faces, and same method of making seals (table A.7)	
5	–	–	X	X	Same basic substrate material (table A.2)	1)
6	–	–	X	X	Same external lead material, plating/coating process and material(s), and thickness of plating/coating (table A.7)	2)
NOTES						
1 Applicable only when the substrate is an integral part of the sealing envelope (integral substrate package).						
2 Only applicable where leads form part of the seal.						
<i>Applicable test table:</i> – vibration, swept frequency or <i>Group 1</i> – shock, followed by <i>Sub-group C2</i> – acceleration, steady state						
1	X	X	X	X	Same or less severe test schedules and/or conditions	
2	–	X	X	X	Same package style/material and construction method (table A.7)	
3	X	X	X	X	Similarity within table A.8	
4	–	X	X	X	Same material(s), methods and process conditions used for encapsulation of the circuit (table A.7)	

Tableau A.10 (suite)

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
5	X	X	X	X	Mêmes spécifications de matériaux et mêmes méthodes de fixation des composants rapportés sur le substrat, et du substrat au boîtier (tableaux A.3, A.4, A.5, A.6)	1)
6	-	-	X	X	Mêmes matériaux aux faces périphériques et finales de scellement et même méthode de fabrication des scellements (tableau A.7)	
7	-	X	X	X	Mêmes dimensions des sections des connexions de sortie à la sortie du boîtier ou scellement (tableau A.7)	
8	X	-	-	-	Mêmes dimensions des sections des connexions de sortie au point de montage	
9	-	X	X	X	Même longueur de connexion passant dans le scellement au niveau le plus étroit ou longueur supérieure (tableau A.7)	
10	-	X	X	X	Même méthode d'ancrage direct des connexions de sortie au substrat, si applicable (tableau A.7)	
11	-	X	-	-	Mêmes matériaux de base et mêmes méthodes de connexion entre les fils de sortie à l'intérieur du boîtier et la circuiterie interne (tableau A.4)	
12	X	X	X	X	Même matériau extérieur des connexions de sortie, procédés de revêtement/protection et épaisseur de substrat dans la limite de 10 % de ceux du CQC (tableau A.2)	
13	X	X	-	-	Même matériau de base du substrat (tableau A.2)	
14	X	X	-	-	Épaisseur nominale du substrat identique à 10 % près de celle du CQC (tableau A.2)	
15	-	X	X	X	Même gamme de matériaux ou gamme plus étroite, mêmes méthodes utilisées pour les connexions sur le substrat ou entre substrats (tableau A.3)	
16	-	-	X	X	Même déflexion ou plus légère, de l'embase du boîtier ou de son couvercle sous l'accélération maximale spécifiée (modèle mathématique acceptable) (tableau A.7)	2)
17	X	-	X	X	P_1 est le même ou inférieur, où: $P_1 = \frac{\text{poids du substrat équipé ou du composant}}{\text{section minimale spécifiée du joint de fixation}}$	
18	X	-	X	X	Mêmes règles de conception concernant les connexions internes (fil ou ruban), longueurs entre points de fixation et distances	1)
19	X	X	X	X	Masse et dimensions dans les limites du tableau A.9	
20	X	X	X	X	Même méthode de fixation du boîtier pour l'essai	1)
21	X	X	X	X	Même spécification de dureté de la connexion (tableau A.7)	
22	-	-	X	X	Même remplissage s'il n'est pas gazeux (tableau A.6)	
23	X	X	X	X	Même gamme ou gamme plus réduite de composants passifs rapportés, types génériques (tableau A.6)	
24	X	X	X	X	Même gamme ou gamme plus réduite de composants semiconducteurs rapportés types génériques (tableau A.5)	
25	X	X	X	X	Même gamme ou gamme plus réduite de matériaux de base de la couche (tableau A.3)	

NOTES

1 Applicable seulement aux circuits destinés à être montés par leurs connexions de sorties.

2 Applicable au substrat monté, incluant tout composant rapporté fixé à l'embase du boîtier à cavité, et aussi au composant individuel rapporté sur le substrat.

Table A.10 (continued)

No.	Unencapsulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
5	X	X	X	X	Same material specifications and process methods for attachment and connection of added components to substrate and substrate to package (tables A.3, A.4, A.5, A.6)	
6	-	X	X		Same materials at peripheral and final seal faces and same method of making seals (table A.7)	
7	-	X	X	X	Same lead cross-sectional dimensions at exit from package or seal (table A.7)	
8	X	-	-	-	Same lead cross-sectional dimensions at point of mounting	
9	-	X	X	X	Same or greater lead length along minimum seal path (table A.7)	1)
10	-	X	X	X	Same method of external lead anchorage direct to substrate – if applicable (table A.7)	
11	-	X	-	-	Same basic materials and methods for connection from lead-throughs inside package to internal circuitry (table A.4)	
12	X	X	X	X	Same external lead material, plating/coating process and substrate thickness within 10 % of nominal CQC (table A.2)	
13	X	X	-	-	Same basic substrate material (table A.2)	
14	X	X	-	-	Nominal substrate thickness within ±10 % of nominal CQC (table A.2)	
15	-	X	X	X	Same or lesser range of material(s) and same methods used for intra-connection links on or between substrates (table A.3)	
16	-	-	X	X	Same or less severe deflection of package base and lid under maximum specified acceleration (mathematical model acceptable) (table A.7)	
17	X	-	X	X	P_1 is the same or less, where: $P_1 = \frac{\text{weight of substrate assembly or component}}{\text{minimum specified cross section of attachment joint(s)}}$	2)
18	X	-	X	X	Same design rules relating to intra-connection (wire or tape), unsupported lengths and clearances	
19	X	X	X	X	Mass and dimensions within the limits of table A.9	1)
20	X	X	X	X	Same package mounting method used for tests	
21	X	X	X	X	Same lead hardness specifications (table A.7)	1)
22	-	-	X	X	Same filling, if non gaseous (table A.6)	
23	X	X	X	X	Same or lesser range of added passive component generic type (table A.6)	
24	X	X	X	X	Same or lesser range of added semiconductor component generic type (table A.5)	
25	X	X	X	X	Same or lesser range of basic film materials (table A.3)	

NOTES

1 Applicable only to circuits intended to be mounted by the leads.

2 Applicable to assembled substrate including any added components attached to cavity package base and also to individual added components attached to substrate.

Tableau A.10 (suite)

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
Tableau d'essais applicables: – résistance à la chaleur de brasage Groupe 2 – résistance aux solvants Sous-groupe C3 – variation de température – essai continu de chaleur humide						
1	X	X	X	X	Programme(s) d'essais et/ou conditions identiques ou moins sévères	
2	–	X	X	X	Même méthode de fabrication et même type/matériau de boîtier (tableau A.7)	
3	–	X	X	X	Associativité suivant tableau A.8	
4	–	X	X	X	Même(s) matériau(x), méthodes et procédés utilisés pour l'encapsulation du circuit (tableau A.7)	
5	X	X	X	X	Même(s) spécification(s) de matériaux et mêmes méthodes de fixation et de connexion des composants rapportés sur le substrat, et du substrat au boîtier (tableau A.7)	
6	–	–	X	X	Mêmes matériaux aux faces périphériques et finales de scellement et même méthode de fabrication des scelllements (tableau A.7)	
7	–	X	X	X	Mêmes dimensions des sections des connexions de sortie à la sortie du boîtier ou scellement (tableau A.7)	
8	X	X	X	X	Même espacement nominal, ou supérieur, des connexions de sortie dans chaque rangée (tableau A.7)	
9	X	X	X	X	Même méthode d'ancrage direct des connexions de sortie, si applicable (tableau A.7)	
10	–	X	–	–	Mêmes matériaux de base et mêmes méthodes de connexion entre les fils de sortie à l'intérieur du boîtier, et la circuiterie interne (tableau A.7)	
11	X	X	X	X	Même matériau de base des connexions de sortie, mêmes matériaux, procédés et épaisseur de revêtement/protection (tableau A.7)	
12	X	X	X	X	Même matériau de base du substrat (tableau A.2)	
13	–	X	–	–	Epaisseur nominale du substrat identique à 10 % près de celle du CQC (tableau A.2)	1)
14	–	X	X	X	Même ou plus grande distance d'isolement à la sortie des connexions du scellement (tableau A.7)	
15	–	X	X	X	Même ou plus petit gradient moyen de tension dans la partie isolante du scellement de la sortie des connexions calculé à partir des conditions électriques nominales (tableau A.7)	
16	–	X	–	–	Même ou plus grande épaisseur de matière(s) plastique(s) sur les interfaces critiques (tableau A.7)	
17	X	X	X	X	Mêmes matériaux et même méthode d'application du marquage (tableau A.7)	
18	–	X	X	X	Même ou plus grande longueur de la connexion de sortie dans le scellement pris à sa partie la plus étroite (tableau A.7)	
19	X	X	X	X	Même gamme ou gamme plus réduite de matériaux de base des couches (tableau A.3)	

NOTE 1 – Une dérogation collective à ces prescriptions peut être accordée après démonstration que la structure du circuit est telle que l'élévation de température est identique ou inférieure à celle du CQC aux mêmes endroits pendant l'essai à la chaleur de soudage.

Table A.10 (continued)

No.	Unencapsulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
Applicable test table: – resistance to soldering heat Group 2 – resistance to solvents Sub-group C3 – change of temperature – damp heat, steady state						
1	X	X	X	X	Same or less severe test schedule and/or conditions	
2	–	X	X	X	Same package style/material and construction method (table A.7)	
3	–	X	X	X	Similarity within table A.8	
4	–	X	X	X	Same material(s), methods and process conditions used for encapsulation of the circuit (table A.7)	
5	X	X	X	X	Same material specification(s) and process methods for attachment and connection of added components to substrate and substrate to package (table A.7)	
6	–	–	X	X	Same materials at peripheral and final seal faces and same method of making seals (table A.7)	
7	–	X	X	X	Same lead cross-sectional dimensions at exit from package or seal (table A.7)	
8	X	X	X	X	Same or greater basic lead spacing within any row of leads (table A.7)	
9	X	X	X	X	Same method of external lead anchorage direct to substrate – if applicable (table A.7)	
10	–	X	–	–	Same basic materials and methods for connection from lead-throughs inside package to internal circuitry (table A.7)	
11	X	X	X	X	Same external lead material, plating/coating process and material(s) and thickness of plating/coating (table A.7)	
12	X	X	X	X	Same basic substrate material (table A.2)	
13	–	X	–	–	Nominal substrate thickness within $\pm 10\%$ of nominal CQC (table A.2)	1)
14	–	X	X	X	Same or greater insulation surface distance at exit of lead(s) from seal (table A.7)	
15	–	X	X	X	Same or lower mean voltage gradient across the insulation surface at exit of lead(s) from seal, as identified from rated electrical conditions (table A.7)	
16	–	X	–	–	Same or greater thickness of embedding plastic(s) over critical interfaces (table A.7)	
17	X	X	X	X	Same marking material system and method of application (table A.7)	
18	–	X	X	X	Same or greater lead length along minimum seal path (table A.7)	
19	X	X	X	X	Same or lesser range of basic film materials (table A.3)	

NOTE 1 – These requirements can be collectively waived by demonstrating that the circuit structure is such that, compared to the CQC, the same or lower temperature rise at comparable material interfaces occurs during the solder heat test.

Tableau A.10 (suite)

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
20	X	X	X	X	Même procédé de base pour les couches (tableau A.3)	
21	–	X	–	–	Mêmes règles de conception concernant les connexions internes (fil ou ruban), les longueurs entre points de fixation et distances (tableaux A.4, A.6)	
22	X	X	X	X	Gamme identique ou plus réduite de composants passifs rapportés, types génériques (tableau A.6)	
23	X	X	X	X	Gamme de composants semi-conducteurs rapportés, types génériques, identique ou plus réduite (tableau A.4)	
Tableau d'essais applicables: – soudabilité Groupe 3 – traction Sous-groupe D2 – flexion – poussée						
1	–	X	X	X	Même type/matériau et méthode de fabrication du boîtier (tableau A.7)	
2	–	X	X	X	Associativité suivant tableau A.8	1)
3	–	X	X	X	Mêmes matériaux, méthodes et conditions de fabrication utilisées pour l'encapsulation du circuit (tableau A.7)	
4	–	X	X	X	Mêmes dimensions des sections de connexions de sortie à la sortie du boîtier ou du scellement (tableau A.7)	
5	–	X	X	X	Même spécification de dureté des connexions de sortie (tableau A.7)	
6	–	X	X	X	Même espacement nominal, ou supérieur, des connexions de sortie dans chaque rangée (tableau A.7)	1)
7	X	X	X	X	Même matériau de base des connexions de sortie, mêmes matériaux, procédés de revêtement/protection (tableau A.7)	
8	–	X	X	X	Même méthode d'ancrage direct de sorties, si applicable (tableau A.7)	
9	–	X	X	X	Même ou plus grande longueur de la connexion de sortie dans le scellement pris à sa partie la plus étroite (tableau A.7)	2)
10	–	–	X	X	Même matériau (de base) utilisé pour le scellement des connexions de sortie (tableau A.7)	
11	–	X	X	X	Même ou plus grande surface de la section des connexions de sortie individuelle (tableau A.7)	3)
12	–	X	X	X	Même ou plus petite hauteur de ménisque permise sur les connexions de sortie à la sortie au niveau du plan de scellement	
13	X	X	X	X	Même méthode et équipement d'évaluation de la soudabilité utilisée	

NOTES

1 Applicable au pliage (rangée) uniquement.

2 Applicable seulement aux boîtiers à cavité avec corps métallique.

3 Applicable à la traction et au pliage (fil/ruban) seulement.

Table A.10 (continued)

No.	Unencapsulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
20	X	X	X	X	Same basic film process (tableau A.3)	
21	-	X	-	-	Same design rules relating intra-connections (wire or tape), free lengths and clearances (tables A.4, A.6)	
22	X	X	X	X	Same or lesser range of added passive component generic types (table A.6)	
23	X	X	X	X	Same or lesser range of added semiconductor component generic types (table A.4)	
Applicable test table: – solderability Group 3 – tensile Sub-group D2 – bending – thrust						
1	-	X	X	X	Same package style/material and construction method (table A.7)	
2	-	X	X	X	Similarity within table A.8	1)
3	-	X	X	X	Same material(s), methods and process conditions used for encapsulation of the circuit (table A.7)	
4	-	X	X	X	Same lead cross-sectional dimensions at exit from package or seal (table A.7)	
5	-	X	X	X	Same lead hardness specification (table A.7)	
6	-	X	X	X	Same or greater basic lead spacing within any row of leads (table A.7)	1)
7	X	X	X	X	Same basic external lead material, plating/coating process and material(s) (table A.7)	
8	-	X	X	X	Same method of external lead anchorage direct to substrate, if applicable (table A.7)	
9	-	X	X	X	Same or greater lead length along minimum seal path (table A.7)	2)
10	-	-	X	X	Same insulation (basic) material used for lead seals (table A.7)	
11	-	X	X	X	Same or greater minimum external cross-sectional area of individual leads (table A.7)	3)
12	-	X	X	X	Same or less meniscus height permitted on leads at exit from seal surface plane	
13	X	X	X	X	Same solderability assessment method and equipment used	

NOTES

1 Applicable to bending (row) only.

2 Applicable only to cavity packages with metal bodies.

3 Applicable to tensile and bending (wire/strip) only.

Tableau A.10 (suite)

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
Tableau d'essais applicables: – stockage à froid Groupe 4 – stockage en chaleur sèche Sous-groupe C4						
1	X	X	X	X	Programme(s) d'essais et/ou conditions identiques ou moins sévères	
2	–	X	X	X	Même méthode de fabrication et même type matériau de boîtier (tableau A.7)	
3	X	X	X	X	Associativité suivant tableau A.8	
4	–	X	–	–	Mêmes matériau(x), méthodes et procédés utilisés pour l'encapsulation du circuit (tableau A.7)	
5	X	X	X	X	Même(s) spécification(s) de matériaux et mêmes méthodes de fixation et de connexion des composants rapportés sur le substrat, et du substrat au boîtier (tableaux A.4 à A.7)	
6	–	–	X	X	Mêmes matériaux aux faces périphériques et finales de scellement et même méthode de fabrication des scellements (tableau A.7)	
7	–	–	X	X	Mêmes spécifications de gaz intérieur ou autre remplissage, y compris impuretés et teneur en eau (tableau A.7)	
8	X	X	X	X	Mêmes matériaux de base du substrat (tableau A.2)	
9	X	X	X	X	Même gamme ou gamme plus réduite de composants passifs rapportés, types génériques (tableau A.6)	
10	X	X	X	X	Même gamme ou gamme plus réduite de composants semiconducteurs rapportés, types génériques (tableaux A.4 et A.5)	
11	X	X	X	X	Exigences comparables dans la stabilité des couches et des éléments de circuit rapportés (chaleur sèche seulement) (tableaux A.2 à A.6)	
12	X	X	X	X	Même gamme ou gamme plus réduite des matériaux de base de la couche (tableau A.3)	
13	X	X	X	X	Même procédé de base pour les couches (tableau A.3)	

Tableau A.10 (continued)

No.	Unencapsulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
<i>Applicable test table:</i> – cold storage <i>Group 4</i> – dry heat storage <i>Sub-group C4</i>						
1	X	X	X	X	Same or less severe test schedules and/or conditions	
2	–	X	X	X	Same package style/material and construction method (table A.7)	
3	X	X	X	X	Similarity within table A.8	
4	–	X	–	–	Same material(s), methods and process conditions used for encapsulation of the circuit (table A.7)	
5	X	X	X	X	Same material specification(s) and process methods for attachment and connection of added components to substrate and substrate to package (tables A.4 to A.7)	
6	–	–	X	X	Same materials at peripheral and final seal faces and same method of making seals (table A.7)	
7	–	–	X	X	Same internal gas or other filling, including any impurity and water content specifications (table A.7)	
8	X	X	X	X	Same basic substrate material (table A.2)	
9	X	X	X	X	Same or lesser range of added passive component generic types (table A.6)	
10	X	X	X	X	Same or lesser range of added semiconductor component generic types (tables A.4 and A.5)	
11	X	X	X	X	Comparable requirements in the stability of film and added circuit elements (dry heat only) (tables A.2 to A.6)	
12	X	X	X	X	Same or lesser range of basic film materials (table A.3)	
13	X	X	X	X	Same basic film process (table A.3)	

Tableau A.10 (suite)

N°	Non encapsulé	Enrobé	Cavité (scellement organique)	Cavité (scellement minéral)	Critère	Notes
Tableau d'essais applicables: – endurance 1 000 h Groupe 5 – endurance 2 000 h Sous-groupe D1						
1	X	X	X	X	Programme(s) d'essais et/ou conditions identiques ou moins sévères	
2	–	X	X	X	Même méthode de fabrication et même type/matériau de boîtier (tableau A.6)	
3	–	X	X	X	Associativité suivant tableau A.8	
4	–	X	X	–	Mêmes matériau(x), méthodes et procédés utilisés pour l'encapsulation du circuit (tableau A.7)	
5	X	X	X	X	Mêmes spécifications de matériaux et mêmes méthodes de fixation et de connexion des composants rapportés sur le substrat, et du substrat au boîtier (tableaux A.4 à A.7)	
6	–	–	X	X	Mêmes matériaux aux faces périphériques et finales de scellement et même méthode de fabrication des scellements (tableau A.7)	
7	–	–	X	X	Mêmes spécifications de gaz intérieur ou autre remplissage, y compris impuretés et teneur en eau (tableau A.7)	
8	X	X	X	X	Mêmes matériaux de base du substrat (tableau A.2)	
9	X	X	X	X	Même gamme ou gamme plus réduite de composants passifs rapportés, types génériques (tableau A.6)	
10	X	X	X	X	Même gamme ou gamme plus réduite de composants semiconducteurs rapportés, types génériques (tableaux A.4 et A.5)	
11	X	X	X	X	Température maximale égale ou inférieure à des interfaces comparables et sous les conditions électriques spécifiées de fonctionnement	
12	X	X	X	X	Exigences comparables ou inférieures pour la stabilité des couches et des éléments de circuit rapporté (tableaux A.3 à A.5)	
13	X	X	X	X	Même gamme ou gamme plus réduite des matériaux de base pour les couches (tableau A.3)	
14	X	X	X	X	Même procédé de base pour les couches (tableau A.3)	
15	X	X	X	X	Mêmes règles de conception géométrique, électrique et thermique des couches (tableau A.3)	
16	X	X	X	X	Même procédé d'ajustage des couches (tableau A.3)	

Tableau A.10 (continued)

No.	Unencap- sulated	Embedded	Cavity (organic seal)	Cavity (inorganic seal)	Criteria	Notes
<i>Applicable test table:</i> – endurance 1 000 h <i>Group 5</i> – endurance 2 000 h <i>Sub-group D1</i>						
1	X	X	X	X	Same or less severe test schedule(s) and/or conditions	
2	–	X	X	X	Same package style/material and construction method (table A.6)	
3	–	X	X	X	Similarity within table A.8	
4	–	X	X	–	Same material(s), methods and process conditions used for encapsulation of the circuit (table A.7)	
5	X	X	X	X	Same material specification(s) and process methods for attachment and connection of added components to substrate and substrate to package (tables A.4 to A.7)	
6	–	–	X	X	Same materials at peripheral and final seal faces and same method of making seals (table A.7)	
7	–	–	X	X	Same internal gas or other filling, including any impurity and water content specifications (table A.7)	
8	X	X	X	X	Same basic substrate material (table A.2)	
9	X	X	X	X	Same or lesser range of added passive component generic types (table A.6)	
10	X	X	X	X	Same or lesser range of added semiconductor component generic types (tables A.4 and A.5)	
11	X	X	X	X	Same or lower maximum temperature at comparable material interfaces under rated electrical conditions of use	
12	X	X	X	X	Comparable or lesser requirements in the stability of the film and added circuit elements (tables A.3 to A.5)	
13	X	X	X	X	Same or lesser range of basic film materials (table A.3)	
14	X	X	X	X	Same basic film process (table A.3)	
15	X	X	X	X	Same geometrical, electrical and thermal design rules applied to film layout (table A.3)	
16	X	X	X	X	Same trimming process applied to film elements (table A.3)	

Annexe B

Contenu minimal du manuel de savoir-faire du fabricant pour les circuits à couches épaisses

B.1 Domaine d'application

Cette annexe fixe les exigences du manuel de savoir-faire pour les circuits intégrés hybrides à couches épaisses et les circuits à couches épaisses. Il ne s'applique pas aux couches minces ou aux circuits intégrés à semiconducteurs.

Le terme hybride est défini en 2.4.13 de la spécification générique et le domaine d'application de cette annexe comprend l'utilisation de tous les composants rapportés associés à la technologie de base des couches épaisses.

NOTE - En complément des exigences de cette annexe, le fabricant peut introduire des informations complémentaires, par exemple sur le contrôle des procédés et les programmes de contrôle, qu'il considère nécessaires pour la totalité du contrôle de son savoir-faire.

Pour plus de commodité, le manuel de savoir-faire doit donner l'information appropriée sous chaque rubrique donnée ci-dessous. Sous l'article 1 du manuel de savoir-faire, le fabricant doit déclarer la totalité du domaine d'application de son savoir-faire et le niveau d'assurance qu'il applique. Si la procédure 3.2 de la spécification générique est prise en compte, le manuel de savoir-faire doit faire référence au contrôle de ces étapes qui n'ont pas été exécutées sous le contrôle direct d'un contrôleur agréé.

B.2 Participation du client dans le dessin du circuit

Le fabricant doit déclarer s'il permet la participation du client à la conception technologique et au dessin des circuits. Dans le cas d'un dispositif fabriqué selon cette spécification où le client assure la conception et le dessin du circuit, le fabricant prend la responsabilité d'assurer que ses données de conception qualifiées et ses règles de dessins ont été respectées.

B.3 Résumé du savoir-faire

En complément des particularités exigées au tableau 1 de la spécification générique pour les circuits intégrés hybrides à couches et les circuits intégrés à couches, les données suivantes de la technologie de base doivent être spécifiées. Ces informations doivent être données dans la QPL:

- a) type de substrat, par exemple alumine, oxyde de béryllium;
- b) types d'encres, nombre de couches et méthodes de formation du dessin, par exemple sérigraphie, encre de marquage;
- c) gamme des éléments des couches, par exemple conducteurs, résistances, condensateurs, etc.;
- d) méthodes d'ajustage des éléments des couches, par exemple laser, étincelage, usure par l'air;
- e) méthodes de fixation des connexions au substrat, par exemple brasage;

Appendix B

Minimum contents of a manufacturer's capability manual for thick film circuits

B.1 Scope

This appendix establishes the requirements for the capability manual for thick film and hybrid thick film integrated circuits. It does not apply to thin film or semiconductor integrated circuits.

The term hybrid is defined in 2.4.13 of the generic specification and the scope of this appendix includes the use of any of the added components in association with the basic thick film technology.

NOTE - In addition to the requirements stated herein the manufacturer may include additional information, e.g. on process control and inspection schedules, which he considers necessary for the full control of his capability.

For ease of reference the capability manual shall give information under the headings given below as appropriate. Under item 1 of the capability manual, the manufacturer shall declare the entire scope of his capability and state which assessment level applies. Where the procedure under 3.2 of the generic specification is invoked, the capability manual shall make reference to the surveillance of those stages which are not carried out under the direct surveillance of an approval chief inspector.

B.2 Customer participation in the layout

The manufacturer shall declare whether he permits customer participation in the technological design and layout of circuits. In the case of a device manufactured to this standard where the customer has provided the design and layout, it shall be the responsibility of the manufacturer to ensure that his approved design and layout rules have been followed.

B.3 Capability abstract

The statement of basic technology in addition to the details required in table 1 of the generic specification for film and hybrid film integrated circuits shall include the following which shall be used in the QPL:

- a) type of substrate, e.g. alumina, beryllium oxide;
- b) types of inks, numbers of layers and methods of pattern formation, e.g. screen printing, ink writing;
- c) range of film elements, e.g. conductors, resistors, capacitors, etc.;
- d) methods of trimming of film elements, e.g. laser, spark erosion, air abrasion;
- e) methods of lead attachment to the substrate, e.g. soldering;

- f) méthode d'encapsulation de base, par exemple boîtier hermétique, boîtier plastique;
- g) types des composants rapportés, par exemple condensateurs pour montage en surface, dispositifs à semiconducteurs discrets, pastilles de semiconducteurs et méthodes correspondantes de montage;
- h) méthodes d'interconnexion entre les circuits, selon leur type, par exemple soudure par fil, soudage;
- i) (non applicable aux substrats-porteurs) Méthodes de fixation du substrat au boîtier, par exemple soudage par eutectique, adhésif organique, etc.;
- j) limites du savoir-faire – gamme des valeurs/tolérances, appariement si approprié, conducteurs, résistances, condensateurs, etc.

NOTE - Toutes les limites du savoir-faire peuvent ne pas être atteintes simultanément.

B.4 Matériaux et composants rapportés

Cet article du manuel de savoir-faire doit:

- a) identifier et fournir la preuve de l'existence de spécifications d'approvisionnement des matériaux qui sont critiques pour la qualité des circuits;
- b) décrire les méthodes utilisées pour vérifier l'aptitude des matériaux utilisés en production et identifier la documentation nécessaire pour garantir la qualité des matériaux spécifiés;
- c) indiquer les méthodes de contrôle pour les composants rapportés (voir 3.6.2 de la spécification générique).

B.4.1 Spécifications d'approvisionnement des matériaux

Le manuel doit identifier les spécifications d'approvisionnement correspondantes sous les rubriques appropriées énumérées ci-dessous. La colonne «Contenu des spécifications» énumère les données qui doivent être comprises dans les spécifications d'approvisionnement, mais de telles données ne sont pas exigées dans le manuel du savoir-faire. L'énumération des articles compris dans chaque paragraphe est donnée à titre de guide et n'est pas exhaustive. Les articles sont applicables lorsque des procédés de technologie particulière sont concernés.

B.4.1.1 Matériaux utilisés dans le circuit et le boîtier

Contenu des spécifications

B.4.1.1.1 Substrat	Types de matériaux, composition et caractéristiques, caractéristiques thermiques et mécaniques
B.4.1.1.2 Encres de marquage, pâtes et vernis	Types, composition et caractéristiques
B.4.1.1.3 Matériaux d'assemblage	Types de matériaux, par exemple barrettes de connexion, colles, soudures, fils et connexions, vernis

- f) basic encapsulation method, e.g. hermetic, plastic;
- g) types of added components, e.g. chip capacitors, discrete semiconductor devices, semiconductor dice and related methods of attachment;
- h) methods of interconnecting within the circuits according to type, e.g. bonding, soldering;
- i) (not for integral substrate packages) Methods of attaching substrate to package, e.g. eutectic bond, organic bond, etc.;
- j) boundaries of capability – range of values/tolerance, matching where appropriate, conductors, resistors, capacitors, etc.

NOTE - It may not be possible to achieve all the limits of the capability in combination.

B.4 Materials and added components

This section of the capability manual shall:

- a) identify and provide evidence of the existence of purchasing specifications for the materials which are critical for the quality of the circuits;
- b) describe the methods used to verify the suitability of materials for production and identify the documentation necessary to ensure consistent quality of the specified materials;
- c) indicate the inspection methods for added components (see 3.6.2 of the generic specification).

B.4.1 Material purchasing specifications

The manual shall identify the relevant purchasing specifications under the appropriate headings as listed below. The "Specification contents" column lists the data which shall be included in the purchasing specifications but such data is not required in the capability manual. The list of items included in each subclause is intended for guidance and is not exhaustive. Items are applicable where relevant to the particular process technology.

B.4.1.1 Materials in circuit and package

Specification contents

B.4.1.1.1 Substrates	Types of materials, composition and characteristics, thermal and mechanical characteristics
B.4.1.1.2 Printing inks, pastes and glazes	Types, composition and characteristics
B.4.1.1.3 Assembly materials	Types of materials, e.g. lead frames, adhesives, solders, leads and terminations, varnishes

Contenu des spécifications (suite)

B.4.1.1.4 Composants rapportés

Types, numéros des spécifications ou autre donnée de référence des composants rapportés qualifiés. Information sur les types préférentiels des composants. En complément, le manuel de savoir-faire donne les particularités d'un système d'approvisionnement approprié, et les exigences de contrôle et d'essais pour les composants rapportés

B.4.1.1.5 Matériaux pour boîtiers et encapsulation

Types de matériaux, par exemple boîtiers, capots, couvercles, produits de finition, électro-dépôts (plaquage), moulages, résines thermodurcissables, vernis, revêtements, identification et marquage

Combinaison de matériaux, par exemple Kovar-verre, verre-céramique

Type de plastique utilisé pour les encapsulations plastiques ou partiellement en plastique

Liste des boîtiers standards utilisés ou référence au contrôle des dessins des boîtiers non standards

B.4.1.2 Matériaux utilisés pour les procédés

B.4.1.2.1 Dessins des circuits

Types et caractéristiques de matériaux utilisés dans la conception et les dessins d'un circuit, par exemple stabilité dimensionnelle, longévité

B.4.1.2.2 Ecran de sérigraphie

Types et caractéristiques des mailles

B.4.1.2.3 Matériaux utilisés pour les procédés

Types de matériaux, composés chimiques utilisés dans la préparation du circuit, ajustage, réglage

B.4.1.2.4 Matériaux d'assemblage

Types et caractéristiques de matériaux utilisés pour le montage, par exemple agents de nettoyage

B.4.2 Vérification des matériaux

Le manuel doit décrire toutes les méthodes pour vérifier l'aptitude des matériaux décrits ci-dessus pour la production et toute autre documentation nécessaire pour garantir la qualité des matériaux qui sont critiques pour la qualité des circuits.

*Specification contents (continued)***B.4.1.1.4 Added components**

Types, specification numbers or other reference data of the added components approved for use. Information on preferred types of components. In addition, the capability manual shall provide details of an appropriate purchasing system, and inspection and testing requirements for added components

B.4.1.1.5 Package and encapsulation materials

Types of materials, e.g. cases, caps, lids, finishes, platings, mouldings, thermosetting resins, varnishes, coatings, identification and marking

Material combinations, e.g. Kovar-glass, glass-ceramic

Type of plastic used for plastic or part plastic encapsulations

List of standard packages used, or reference to control of drawings for non-standard packages

B.4.1.2 Materials used in processing**B.4.1.2.1 Artwork**

Types and characteristics of materials used in circuit design and artwork, e.g. dimensional stability, durability

B.4.1.2.2 Printing screens

Types, mesh characteristics

B.4.1.2.3 Processing materials

Types of materials, chemicals used in circuit preparation, adjustment, trimming

B.4.1.2.4 Assembly materials

Types and characteristics of materials used as aids to assembly, e.g. cleaning agents

B.4.2 Material verification

The manual shall describe any method for the verification of the suitability of the above materials for production and any other documentation necessary to ensure the consistent quality of those materials which are critical to the quality of the circuits.

B.5 Règles de conception et d'implantation du circuit

On doit faire référence aux règles détaillées utilisées pour la conception et l'implantation des circuits. Le manuel doit contenir les données suivantes, si approprié

Caractéristiques		Limite(s) de conception à donner	
a) Pistes des conducteurs			
Largeur de piste	Min.		
Epaisseur de piste	Min.		Max.
Espace entre pistes parallèles	Min.		
Espace entre piste, plage de soudure, plots pour les connexions externes ou toute combinaison	Min.		
Espace entre toute métallisation et le bord du substrat	Min.		
Dimensions des plages pour les connexions	Min.		
Dimensions des plages pour les essais	Min.		
Résistivité des pistes conductrices			Max.
Densité de courant pour chaque matériau conducteur			Max.
Dissipation d'une piste			Max.
Toute exigence pour les recharges en métal de brasure sur les pistes			
Caractéristiques de soudabilité par brasage			
Caractéristiques de soudabilité par thermo-compression			
Contrainte de tension qui peut être appliquée entre des pistes parallèles d'espace minimal			Max.
Résistance d'isolement dans les mêmes conditions	Min.		
Dimensions des trous de passage des connexions et leur espacement par rapport au bord du substrat	Min.		
Adhérence des pistes après les procédés de fabrication/vieillessement	Min.		
Géométrie des plages de montage, dimensions, tolérances de positionnement pour chaque type de composants rapportés, espacement par rapport aux autres pistes			
Dimensions des plages pour les thermocompressions ou autres interconnexions	Min.		
Espace entre pistes sous les condensateurs pavés	Min.		
Règles relatives au passage sous les conducteurs			

B.5 Design data and layout rules

Reference shall be made to the detailed rules in the design and layout of circuits. The manual shall contain the following data as appropriate.

<i>Characteristics</i>	<i>Design limit(s) to be stated</i>	
a) <i>Conductor tracks</i>		
Track width	Min.	
Track thickness	Min.	Max.
Spacing between parallel tracks	Min.	
Spacing between track, bonding pad, terminal pad or nay combination thereof	Min.	
Spacing between any metallization and edge of substrate	Min.	
Terminal pad dimensions	Min.	
Probe pad dimensions	Min.	
Conductor track resistivity		Max.
Current density for each conductor material		Max.
Track dissipation		Max.
Any requirements for solder build up of tracks		
Solderability characteristics by brazing		
Bondability characteristics		
Voltage stress which can be applied between parallel tracks at minimum design spacing		Max.
Insulation resistance under same conditions	Min.	
Dimensions of lead-through holes		
Spacing of lead-through holes from edge of substrate	Min.	
Track adhesion after processing/ageing	Min.	
Mounting pad geometry, dimensions, positional tolerances for each type of added component, spacing from other tracks		
Wire-bonding or other interconnecting pad dimensions	Min.	
Spacing between tracks under chip capacitors	Min.	
Rules relating to underpassing conductors		

Caractéristiques

Limite(s) de conception à donner

b) *Isolement diélectrique et croisement, capacité*

Recouvrement du diélectrique sur une piste conductrice	Min.	
Epaisseur du diélectrique	Min.	
Capacité du croisement (par unité de surface)		Max.
Distance du diélectrique par rapport au bord du substrat	Min.	
Résistance d'isolement du diélectrique (par unité de surface)	Min.	
Gamme des valeurs de capacité	Min.	Max.
Tensions de claquage	Min.	

c) *Résistances*

Gamme des valeurs des résistances	Min.	Max.
Coefficient de température de la résistance		Max.
Dissipation par unité de surface à température ambiante		Max.
Stabilité % pour 1 000 h à la dissipation maximale		Max.
Stabilité % pour 1 000 h à la contrainte maximale de tension		Max.
Caractéristique de bruit – lorsqu'un fonctionnement peu bruyant est demandé	Max.	
Non-linéarité (Publication 440 de la CEI)		Max.
Pour les résistances rectangulaires		
Dimensions linéaires	Min.	Max.
Rapport d'aspect (longueur/largeur)	Min.	Max.
Pour les autres formes de résistances		
Equations de conception avec limites si nécessaire		
Pour toutes les résistances		
Recouvrement des résistances sur les pistes conductrices	Min.	
Largeur de base de la piste d'un conducteur (résistance simple)	Min.	
Distance de la plage d'essai à l'extrémité de la résistance		Max.
Espace entre résistance et piste conductrice	Min.	
Espace entre matériaux résistifs	Min.	
Verre ou recouvrement de la protection	Min.	

Characteristics	Design limit(s) to be stated	
b) Dielectric and cross-over insulation, capacitance		
Overlap of dielectric over conductor track	Min.	
Thickness of dielectric	Min.	
Capacitance of cross-over (per unit area)		Max.
Spacing of dielectric to edge of substrate	Min.	
Insulation resistance of dielectric (per unit area)	Min.	
Range of capacitance values	Min.	Max.
Voltage breakdown	Min.	
c) Resistors		
Range of resistor values	Min.	Max.
Temperature coefficient of resistance		Max.
Dissipation per unit area of stated surface at ambient temperature		Max.
Stability % per 1 000 h at maximum dissipation		Max.
Stability % per 1 000 h at maximum voltage stress		Max.
Noise data – where low noise performance is claimed		Max.
Non-linearity (IEC Publication 440)		Max.
For rectangular resistors		
Linear dimensions	Min.	Max.
Aspect ratio (length/width)	Min.	Max.
For other resistor profiles		
Design rules with limits as necessary		
For all resistors		
Overlap of resistor on conductor track	Min.	
Undisturbed conductor track width (for single resistor)	Min.	
Distance of probe pad from end of resistor		Max.
Spacing from resistor to conductor track	Min.	
Spacing between resistor material	Min.	
Glaze or protection overlap	Min.	

Caractéristiques

Limite(s) de conception à donner

c) *Résistances (suite)*

Pour chaque type d'ajustage

Règles pour l'ajustage y compris les conditions limites

Tolérances absolues en fonction de la taille et de la valeur ohmique après ajustage si approprié

Min.

Tolérances d'appariement après ajustage

Min.

Tolérance sur le rapport des résistances après ajustage

Min.

Si approprié, des données supplémentaires doivent être données sur

l'effet de la résistivité des matériaux de connexions, particulièrement pour des résistances de petites dimensions;

la stabilité à haute tension;

le bruit et les exigences de conception pour les résistances faible bruit.

Si la réalisation du tracé du circuit utilise un autre moyen que la sérigraphie, de nombreuses exigences énumérées ci-dessus doivent être appliquées et doivent être données si approprié.

d) *Verre et protection*

Si approprié, on doit donner les exigences pour le verre et autre protection pour les éléments du circuit.

e) *Soudure et brasage*

Si approprié, on doit donner les exigences pour la composition des matériaux utilisés pour la soudure et le brasage soit par surimpression soit par dépôt à la seringue.

f) *Enregistrement des masques*

Données des tolérances dimensionnelles pour l'enregistrement des masques.

g) *Composants rapportés*

Tolérances de positionnement des bornes du composant, fil ou autre connexion à la surface des plots de montage

Min.

Distance entre composants rapportés adjacents

Min.

Distance entre le bord des composants rapportés et la surface des couches adjacentes

Min.

Distance entre le bord du composant et le bord du substrat

Min.

Espace entre le circuit assemblé, y compris les composants rapportés et l'intérieur du boîtier

Min.

*Characteristics**Design limit(s) to be stated*c) *Resistors* (continued)

For each type of trimming

Rules for trimming including limiting conditions

Tolerance relating to size and ohmic value after trimming as appropriate	Min.
---	------

Matching tolerance after trimming	Min.
-----------------------------------	------

Tracking tolerance after trimming	Min.
-----------------------------------	------

Where appropriate, additional data shall be given on:

the effect of resistivity of terminal materials
particularly for short profile resistors;

high voltage stability;

noise and design requirements for
low-noise resistors.

Where the realization of the circuit pattern is by means other than screen printing many of the above requirements shall apply and shall be given as appropriate.

d) *Glass and protection*

Where appropriate, the requirements for glaze and other protection for circuit elements shall be stated.

e) *Solder and braze*

Where appropriate, the requirements for solder and braze compositions used either by overprinting or by syringe application shall be declared.

f) *Pattern registration*

Data on the dimensional tolerances for pattern registration.

g) *Added components*

Positional tolerances relating component tab, wire or other termination to the area of mounting pad	Min.
---	------

Distance between adjacent added components	Min.
--	------

Distance between edges of added components and adjacent film areas	Min.
---	------

Distance between edge of component and edge of substrate	Min.
---	------

Clearance between assembled circuit, including added components and inside of package	Min.
--	------

Caractéristiques

Limite(s) de conception à donner

h) (Non applicable aux substrats-porteurs)

Les méthodes de base utilisées pour la fixation des substrats aux boîtiers doivent être établies (par exemple soudage par eutectique, adhésif organique, etc.).

Les valeurs maximales pour les dimensions et la masse du substrat monté, porté par ses fixations doivent faire référence aux conditions limites des chocs thermiques, des chocs mécaniques, vibration, accélération, résistance thermique et (uniquement pour les boîtiers sans cavité) humidité.

i) Caractéristiques thermiques

Résistance thermique ou puissance dissipée
de la combinaison substrat/boîtier

Max.

Température et gradient de température

Max.

Règles ou données relatives à la densité et à
l'espacement des éléments dissipant de la
puissance tels que résistances et redresseurs

Règles ou données relatives à la densité et à
l'espacement des éléments de circuit dissipant
de la puissance tels que dispositifs à semi-
conducteurs, par rapport aux caractéristiques
thermiques de la combinaison substrat et boîtier

Les moyens pour établir que les valeurs limites
d'un composant, par exemple la température,
ne sont pas dépassées dans l'environnement
substrat/boîtier

B.6 Diagrammes

Le manuel doit comprendre au moins un diagramme détaillé montrant toutes les étapes de fabrication et identifiant les spécifications d'approvisionnement, les spécifications des procédés, les examens et les contrôles de la qualité, en référence à la documentation interne.

Le diagramme doit montrer la séquence complète des événements et doit comprendre les activités suivantes:

a) Vérification de la conception

Méthode permettant de vérifier si la conception et le tracé du circuit sont conformes aux données de conception, aux règles de dessin et aux exigences du circuit. Il doit être fait également référence aux essais de validation préalable des règles de conception

b) Masques

Procédures pour l'identification, le contrôle et le remplacement des masques

c) Mélange des encres

Procédures pour obtenir, mélanger et contrôler les encres

*Characteristics**Design limit(s) to be stated***h) (Not for integral substrate packages)**

The basic methods used for attachment of substrates to packages shall be stated (e.g. eutectic bond, organic bond, etc.).

Maximum values for the dimensions and mass of the substrate assembly carried by the attachment shall be related to limiting conditions for thermal shock, mechanical shock, vibration, acceleration, thermal resistance and (for non cavity packages only) humidity.

i) Thermal characteristics

Thermal resistance or power dissipation
of substrate/package combinations

Max.

Temperature and temperature gradients

Max.

Rules or data relating density and spacing
of power dissipating elements such as resis-
tors and rectifiers

Rules or data relating density and spacing of
power dissipating circuit elements such as
semiconductor devices with respect to the
thermal characteristics of substrate and
package combinations

Means of establishing that the maximum
ratings of a component, e.g. temperature, are
not being exceeded in the substrate/package
environment

B.6 Flow charts

The manual shall include one or more detailed flow charts showing all stages of manu-
facture and identifying the procurement specifications, process specifications, inspection
and quality control checks by reference to in-house documentation.

The flow charts shall show full sequence of events and shall include the following
activities:

a) Design verification

Method checking that the circuit design and layout are in conformity with the design
data, layout rules and circuit requirements. The requirements for pre-production design
verification trials shall also be referenced

b) Masks

Procedures for the identification, control and replacement of masks

c) Ink blending

Procedures for the issue, blending and checking of inks

d) *Impression et cuisson à haute température*

Obtention, préparation et contrôle des substrats avant impression

Méthode pour assurer l'inscription exacte des masques et des substrats

Impression de chaque modèle d'encre

Exigences pour le séchage et le contrôle de pré-cuisson

Exigences pour le contrôle des programmes de cuisson

Exigences pour le verre et autre protection

Contrôle après cuisson

e) *Ajustage*

Procédures d'ajustage et méthode pour assurer la conformité avec les règles de conception, par exemple les limitations dimensionnelles dans la région ajustée, ajustage fonctionnel, ajustage par isolement

f) *Fixation des connexions*

Obtention, préparation et contrôle des nappes de fils de connexion, connexions et autres pièces détachées si approprié

Exigences pour la fixation des connexions au substrat

Exigences pour le contrôle du pré-assemblage

g) *Assemblage*

Exigences pour la protection du substrat, par exemple le vernis

Obtention, contrôle, préparation, pré-formage et assemblage des composants rapportés avant, pendant ou après l'assemblage sur le substrat cuit

1) *Pour les circuits intégrés à couches ou les éléments*

Contrôle visuel externe

Contrôle électrique conformément à la spécification particulière correspondante

Exigences pour la fixation et l'interconnexion

2) *Pour les résistances et condensateurs discrets*

Contrôle visuel externe et électrique conformément aux mesures spécifiées si approprié

Exigences pour le formage des connexions

Exigences pour la fixation et l'interconnexion

3) *Pour les condensateurs et les résistances pavés*

Contrôle visuel externe et électrique conformément à la spécification particulière

Exigences pour la fixation et l'interconnexion

4) *Pour les dispositifs discrets à semiconducteurs*

Contrôle visuel externe si approprié

Contrôle électrique conformément à la spécification particulière correspondante

Exigences pour le formage des connexions

Exigences pour la fixation et l'interconnexion

d) *Printing and firing*

Issue, preparation and inspection of substrates prior to printing
Method of ensuring accurate registration of masks and substrates
Printing of each ink pattern
Requirements for drying and pre-firing inspection
Requirements for control of firing schedules
Requirements for glass or other protection
Post firing inspection

e) *Resistor trimming*

Trimming procedures and method of ensuring conformance with design rules e.g. dimensional limitations in trimmed region, trimming to function, trimming by isolation

f) *Lead attachment*

Issue, preparation and inspection of lead frames, terminations and other piece parts appropriate
Requirements for the attachment of leads to substrates
Requirements for pre-assembly inspection

g) *Assembly*

Requirements for initial substrate protection, e.g. varnish
Issue, inspection, preparation, pre-forming and sub-assembly of added component prior to, during or after assembly on the fired substrate

1) *For film integrated circuits or elements*

External visual inspection
Electrical inspection in accordance with relevant detail specification
Requirements for attachment and interconnection

2) *For discrete capacitors and resistors*

External visual and electrical inspection in accordance with specified measurements as appropriate
Requirements for lead forming
Requirements for attachment and interconnection

3) *For chip capacitors and resistors*

External visual and electrical inspection in accordance with relevant detail specification
Requirements for attachment and interconnection

4) *For discrete semiconductor devices*

External visual inspection as appropriate
Electrical inspection in accordance with relevant detail specification
Requirements for lead forming
Requirements for attachment and interconnection

5) *Pour les pastilles de semiconducteurs non encapsulés*

Contrôle du pré-assemblage conformément aux exigences spécifiées
Exigences pour le support ou le montage du sous-ensemble si approprié
Contrôle électrique conformément à la spécification particulière correspondante
Fixation au substrat
Matériau des fils et procédé de fixation

6) *Pour tous les types de composants rapportés*

Exigences de contrôle après assemblage du substrat assemblé avant l'encapsulation
Si approprié, exigences d'ajustage du circuit après assemblage
Instructions pour la réparation concernant les conditions de récupération, de contrôle, de réutilisation des composants rapportés et/ou les conditions de récupération, de contrôle, de réutilisation de substrats après la dépose des composants suspects ou défectueux et le nombre maximal de cycles de réparation dans chaque cas

h) *Encapsulation finale*

Exigences pour le contrôle avant encapsulation
Obtention, préparation et contrôle des matériaux d'encapsulation, des pré-formes, des embases, des capots, des couvercles, des époxyds, avant utilisation
Procédé de scellement
Contrôle après encapsulation
Marquage et identification des connexions

i) *Essai final*

Exigences pour les essais d'acceptation des circuits finis
Contrôle final et emballage pour l'expédition

j) *Réparation*

En complément, les organigrammes doivent indiquer où la réparation a lieu et doivent identifier les spécifications de contrôle. Ces spécifications doivent être conformes aux exigences applicables et doivent indiquer le nombre maximal de cycles de réparation dans chaque cas

B.7 Circuits pour l'agrément de savoir-faire

Pour remplir les exigences, le manuel doit détailler les CQC à utiliser pour l'agrément et doit indiquer pour chaque circuit l'aspect ou les aspects du savoir-faire déclaré qui doit être agréé.

Chaque CQC doit avoir une spécification particulière qui comprend un dessin d'implantation coté. Les spécifications pour les CQC en boîtier doivent être d'un modèle correspondant à la spécification particulière cadre concernée.

NOTE - Une spécification unique peut comprendre un groupe de CQC.

La gamme de CQC utilisée doit, au moins, garantir les caractéristiques suivantes du savoir-faire, si approprié.

5) *For unencapsulated semiconductor dice*

Pre-assembly inspection in accordance with specified requirements
 Requirements for carrier or sub-assembly mounting as appropriate
 Electrical inspection in accordance with relevant detail specification
 Attachment to substrate
 Wire material and attachment process

6) *For all types of added components*

Requirements for post-assembly inspection of the assembled substrate prior to encapsulation
 When appropriate, requirements for post-assembly circuit trimming
 Rework instructions regarding the conditions under which added components may be reclaimed, inspected and re-used, and/or the conditions under which substrates may be reclaimed, inspected and re-used after the removal of suspect or faulty added components and the maximum number of rework cycles in each case

h) *Final sealing*

Requirements for pre-encapsulation inspection
 Issue, preparation and inspection of encapsulation materials, preforms, bases, caps, lids, epoxies, prior to use
 Sealing process
 Post-encapsulation inspection
 Marking and lead identification

i) *Final test*

Requirements for the acceptance testing of completed circuits
 Final inspection and packing for dispatch

j) *Rework*

Additionally the charts shall show where rework may take place and identify the controlling specifications. These specifications shall conform to the applicable requirements and shall state the maximum number of rework cycles in each case

B.7 Capability qualifying circuits

To satisfy the requirements, the manual shall detail the CQCs to be used for assessment and shall indicate for each circuit the aspect or aspects of the declared capability which are being assessed.

Every CQC shall have a detail specification which includes a dimensioned layout drawing. Specifications for packaged CQCs shall be in the style and content of the relevant blank detail specification.

NOTE - A group of CQCs may be included in a single specification.

The range of CQCs used shall, as a minimum, assess the following characteristics of the capability, as appropriate.

B.7.1 Limites des règles de conception et du procédé

a) Caractéristiques des conducteurs (couche)

- i) Résistivité des conducteurs pour les matériaux conducteurs de base
- ii) Résistance d'isolement entre les pistes pour l'espacement minimal de la conception de chaque type de matériau de base
- iii) Tension de claquage entre les pistes pour l'espacement minimal de la conception pour chaque type de matériau de base
- iv) Densité de courant maximale pour chaque type de couche
- v) Capacité des croisements
- vi) Tension de claquage des croisements
- vii) Nombre maximal de couches conductrices pour chaque type de matériau de base
- viii) Résistance d'isolement entre conducteurs pour l'espacement minimal de la conception pour chaque type de matériau de base et pour chaque couche de conducteur
- ix) Résistance d'isolement entre couches conductrices adjacentes
- x) Résistance d'isolement entre un conducteur inférieur et la connexion du composant rapporté pour l'espacement minimal de la conception
- xi) Taille minimale des passages
- xii) Résistance d'isolement entre la connexion d'une résistance ajustée et le conducteur inférieur

b) Caractéristiques des résistances (couche)

- i) Valeurs minimale, maximale et intermédiaire de résistance pour chaque série d'encre résistive pour chaque type de matériau conducteur de base au niveau des connexions
- ii) Tolérance sur la résistance ajustée pour chaque série d'encre pour les méthodes laser et/ou abrasive
- iii) Appariement des résistances pour chaque série d'encre
- iv) Coefficient de température de la résistance (valeur absolue et rapport des valeurs) pour chaque série d'encre
- v) Rapport d'aspect minimal et maximal pour chaque série d'encre résistive
- vi) La plus petite taille physique pour chaque série d'encre résistive
- vii) Toutes les caractéristiques de résistance précédentes relatives à chaque série d'encre résistive sérigraphiée sur des couches diélectriques imprimées

c) Caractéristiques des condensateurs (couche)

- i) Valeurs minimale, maximale et intermédiaire de la capacité
- ii) Tolérance sur la capacité
- iii) Facteur de dissipation
- iv) Coefficient de température de la capacité
- v) Valeurs du rapport de capacité en fonction de la température

B.7.1 Limits and rules for circuit design and processing**a) Conductor characteristics (film)**

- i) Conductor resistivity for all basic conductor materials
- ii) Insulation resistance between tracks at minimum design spacing for each basic material type
- iii) Breakdown voltage between tracks at minimum design spacing for each basic material type
- iv) Maximum current carrying capacity for each basic material type
- v) Capacitance of crossovers
- vi) Breakdown voltage of crossovers
- vii) Maximum number of conductor layers for each basic material type
- viii) Insulation resistance between conductors at minimum design spacing for each basic material type for each conductor layer
- ix) Insulation resistance between adjacent conductor layers
- x) Insulation resistance between underpassing conductor and added component termination at minimum design spacing
- xi) Minimum size of the vias
- xii) Insulation resistance between trimmed resistor termination and underpassing conductor

b) Resistor characteristics (film)

- i) Minimum, maximum and intermediate resistance values for each resistor ink series terminated by each basic conductor material type
- ii) Trimmed resistor tolerance for each ink series for laser and/or abrasive methods
- iii) Resistor matching for each ink series
- iv) Temperature coefficient of resistance (absolute and tracking) for each ink series
- v) Minimum and maximum aspect ratios for each resistor ink series
- vi) Smallest physical size for each resistor ink series
- vii) All preceding resistance characteristics with respect to each resistance ink series screened on printed dielectric layers

c) Capacitor characteristics (film)

- i) Minimum, maximum and intermediate capacitance values
- ii) Capacitance tolerance
- iii) Dissipation factor
- iv) Temperature coefficient of capacitance
- v) Capacitance tracking with temperature

d) *Composants rapportés*

- i) Toutes méthodes de fixation
- ii) Masse maximale par unité de surface de contact pour tous les composants rapportés
- iii) Toutes méthodes d'interconnexion
- iv) Contrainte de dilatation différentielle maximale

B.7.2 *Mise en boîtier*

a) *Circuit encapsulé plein et circuit non encapsulé*

Boîtiers ayant un nombre maximal de sorties pour chaque type de boîtier de base

b) *Boîtiers à cavité*

Boîtiers ayant un nombre maximal de sorties et/ou la plus grande longueur de scellement avec la même méthode de fermeture pour chaque type de boîtier

B.7.3 *Caractéristiques d'endurance*

Les performances des circuits conçus selon les combinaisons des règles de conception maximales pour la puissance dissipée et la température de fonctionnement doivent être évaluées séparément en fonction de chaque type de boîtiers utilisés.

B.7.4 *Mesures de reprise après essai*

Tous les paramètres essentiels, statiques et dynamiques, avec des limites plus larges si nécessaire, doivent figurer dans les mesures de reprise à l'exception de l'appariement des résistances.

d) *Added components*

- i) All attachment methods
- ii) Maximum mass to contact area ratio for each added component type
- iii) All interconnection methods
- iv) Maximum differential expansion strain

B.7.2 *Packaging*

a) *Solid encapsulated and unencapsulated circuits*

Packages having the maximum number of lead-out positions for each basic package type

b) *Cavity packages*

Packages having the maximum number of lead-out positions and/or greatest seal length with the same sealing method for each basic package type

B.7.3 *Endurance characteristics*

Circuits designed to the maximum declared design rule combinations of power dissipation and operating temperature shall be assessed for each basic package type.

B.7.4 *Post-test end points*

All major static and dynamic tests, with extended limits where necessary, shall be included in the post end points except resistor matching.

Annexe C

Contenu minimal du manuel de savoir-faire du fabricant pour les circuits à couches minces

C.1 Domaine d'application

Cette annexe fixe les exigences du manuel de savoir-faire pour les circuits intégrés hybrides à couches minces et les circuits à couches minces. Il ne s'applique pas aux couches épaisses ou aux circuits intégrés à semiconducteurs.

Le terme hybride est défini en 2.4.13 de la spécification générique et le domaine d'application de cette annexe comprend l'utilisation de tous les composants rapportés associés à la technologie de base des couches minces.

NOTE - En complément aux exigences de cette annexe, le fabricant peut introduire des informations complémentaires, par exemple sur le contrôle des procédés et les programmes de contrôle, qu'il considère nécessaires pour la totalité du contrôle de son savoir-faire.

Pour plus de commodité, le manuel de savoir-faire doit donner l'information appropriée sous chaque rubrique donnée ci-dessous. Sous l'article 1 du manuel de savoir-faire, le fabricant doit déclarer la totalité du domaine d'application de son savoir-faire et le niveau d'assurance qu'il applique. Si la procédure 3.2 de la spécification générique est prise en compte, le manuel de savoir-faire doit faire référence au contrôle des étapes qui n'ont pas été exécutées sous le contrôle direct d'un contrôleur agréé.

C.2 Participation du client dans le dessin du circuit

Le fabricant doit déclarer s'il permet la participation du client à la conception technologique et au dessin des circuits. Dans le cas d'un dispositif fabriqué selon cette spécification où le client assure la conception et le dessin du circuit, le fabricant prend la responsabilité d'assurer que ses données de conception qualifiées et ses règles de dessins ont été respectées.

C.3 Résumé du savoir-faire

En complément aux particularités exigées au tableau 1 de la spécification générique pour les circuits intégrés hybrides à couches et les circuits intégrés à couches, les données suivantes de la technologie de base doivent être spécifiées. Ces informations doivent être données dans la QPL:

- a) type de substrat, par exemple verre, verre-céramique, céramique frittée;
- b) méthode du dépôt des couches, par exemple évaporation sous vide, pulvérisation;
- c) méthode de la formation du motif, par exemple photolithographie, étincelage, gravure ionique;
- d) gamme des éléments des couches, par exemple conducteurs, résistances, condensateurs, etc.;