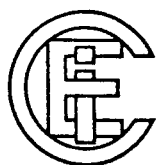


# NORME INTERNATIONALE INTERNATIONAL STANDARD

CEI  
IEC  
748-4

Première édition  
First edition  
1987



Commission Electrotechnique Internationale  
International Electrotechnical Commission  
Международная Электротехническая Комиссия

## Dispositifs à semiconducteurs

Circuits intégrés

Quatrième partie: Circuits intégrés d'interface

## Semiconductor devices

Integrated circuits

Part 4: Interface integrated circuits

IECNORM.COM: Click to view the full PDF of IEC 60748-4:1987

Publication  
748-4: 1987

IECNORM.COM : Click to view the full PDF of IEC 60748-4:1987

# Withdrawn

# NORME INTERNATIONALE INTERNATIONAL STANDARD

CEI  
IEC  
748-4

Première édition  
First edition  
1987



Commission Electrotechnique Internationale  
International Electrotechnical Commission  
Международная Электротехническая Комиссия

## Dispositifs à semiconducteurs

Circuits intégrés

Quatrième partie: Circuits intégrés d'interface

## Semiconductor devices

Integrated circuits

Part 4: Interface integrated circuits

© CEI 1987 Droits de reproduction réservés — Copyright — all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

Bureau Central de la Commission Electrotechnique Internationale 3, rue de Varembe Genève, Suisse

### SOMMAIRE

	Pages
PRÉAMBULE .....	6
PRÉFACE .....	6
INDEX DES RÉFÉRENCES CROISÉES .....	8

#### CHAPITRE I: GÉNÉRALITÉS

Articles

1. Note d'introduction .....	10
2. Domaine d'application .....	10

#### CHAPITRE II: TERMINOLOGIE ET SYMBOLES LITTÉRAUX

1. Termes pour la catégorie I (circuits de ligne, amplificateurs de lecture, commandes de périphériques (y compris commande de mémoire) et circuits de décalage de niveau, comparateurs de tension) .....	12
1.1 Termes généraux .....	12
1.2 Termes relatifs aux valeurs limites et aux caractéristiques .....	14
1.2.1 Termes relatifs aux caractéristiques d'entrée .....	14
1.2.2 Termes relatifs aux caractéristiques de sortie .....	16
1.2.3 Termes relatifs aux caractéristiques de transfert .....	18
2. Termes pour la catégorie II (convertisseurs linéaires et non linéaires analogique-numérique et numérique-analogique) .....	22
2.1 Termes généraux .....	22
2.2 Termes relatifs au fonctionnement statique .....	38
2.3 Termes relatifs au fonctionnement dynamique .....	54
2.4 Caractéristiques diverses .....	62
3. Symboles littéraux .....	62
3.1 Généralités .....	62
3.2 Symboles littéraux pour la catégorie I .....	62
3.3 Symboles littéraux pour la catégorie II .....	66

#### CHAPITRE III: VALEURS LIMITES ET CARACTÉRISTIQUES ESSENTIELLES

##### SECTION UN — CATÉGORIE I (CIRCUITS DE LIGNE, AMPLIFICATEURS DE LECTURE, COMMANDES DE PÉRIPHÉRIQUES ET CIRCUITS DE DÉCALAGE DE NIVEAU, COMPARATEURS DE TENSION)

1. Généralités .....	70
2. Spécifications fonctionnelles .....	70
3. Description du circuit .....	74
4. Valeurs limites .....	74
5. Conditions de fonctionnement recommandées (dans la gamme des températures de fonctionnement et des tensions d'alimentation spécifiées) .....	78
6. Caractéristiques électriques .....	78
6.1 Caractéristiques à 25 °C .....	78
6.2 Effets de la variation de la température sur les caractéristiques essentielles .....	92
7. Caractéristiques mécaniques et autres données .....	92
8. Données d'application .....	92

##### SECTION DEUX — CATÉGORIE II

##### (CONVERTISSEURS LINÉAIRES ET NON LINÉAIRES ANALOGIQUE-NUMÉRIQUE ET NUMÉRIQUE-ANALOGIQUE)

Généralités .....	92
1. Description du circuit intégré .....	92
2. Valeurs limites .....	96
3. Conditions de fonctionnement recommandées (dans la gamme des températures de fonctionnement spécifiée) .....	98

## CONTENTS

	Page
FOREWORD .....	7
PREFACE .....	7
CROSS REFERENCE INDEX .....	9

## CHAPTER I: GENERAL

Clause

1. Introductory note .....	11
2. Scope .....	11

## CHAPTER II: TERMINOLOGY AND LETTER SYMBOLS

1. Terms for category I (line circuits, sense amplifiers, peripheral drivers (including memory drivers) and level shifters, voltage comparators) .....	13
1.1 General terms .....	13
1.2 Terms related to ratings and characteristics .....	15
1.2.1 Terms related to input characteristics .....	15
1.2.2 Terms related to output characteristics .....	17
1.2.3 Terms related to transfer characteristics .....	19
2. Terms for category II (linear and non-linear analogue-to-digital and digital-to-analogue converters) .....	23
2.1 General terms .....	23
2.2 Terms related to static performance .....	39
2.3 Terms related to dynamic performance .....	55
2.4 Sundry characteristics .....	63
3. Letter symbols .....	63
3.1 General .....	63
3.2 Letter symbols for category I .....	63
3.3 Letter symbols for category II .....	67

## CHAPTER III: ESSENTIAL RATINGS AND CHARACTERISTICS

## SECTION ONE — CATEGORY I (LINE CIRCUITS, SENSE AMPLIFIERS, PERIPHERAL DRIVERS AND LEVEL SHIFTERS, VOLTAGE COMPARATORS)

1. General .....	71
2. Functional specifications .....	71
3. Description of circuit .....	75
4. Ratings (limiting values) .....	75
5. Recommended operating conditions (within the specified operating temperature range and specified supply voltage(s)) .....	79
6. Electrical characteristics .....	79
6.1 Characteristics at 25 °C .....	79
6.2 Effects of variation of temperature on the essential characteristics .....	93
7. Mechanical characteristics and other data .....	93
8. Application data .....	93

## SECTION TWO — CATEGORY II

## (LINEAR AND NON-LINEAR ANALOGUE-TO-DIGITAL AND DIGITAL-TO-ANALOGUE CONVERTERS)

General .....	93
1. Description of integrated circuit .....	93
2. Ratings (limiting values) .....	97
3. Recommended operating conditions (within the specified temperature range) .....	99

Articles	Pages
4. Caractéristiques électriques .....	98
4.1 Caractéristiques pour les signaux numériques .....	100
4.2 Caractéristiques pour les signaux analogiques .....	100
4.3 Caractéristiques de conversion .....	104
4.4 Mode de fonctionnement par multiplication pour les convertisseurs numérique-analogique .....	104
4.5 Effets de la variation de la température et des tensions d'alimentation sur les caractéristiques essentielles ...	108
5. Valeurs limites, caractéristiques mécaniques et autres données .....	108
6. Informations supplémentaires .....	108

## CHAPITRE IV: MÉTHODES DE MESURE

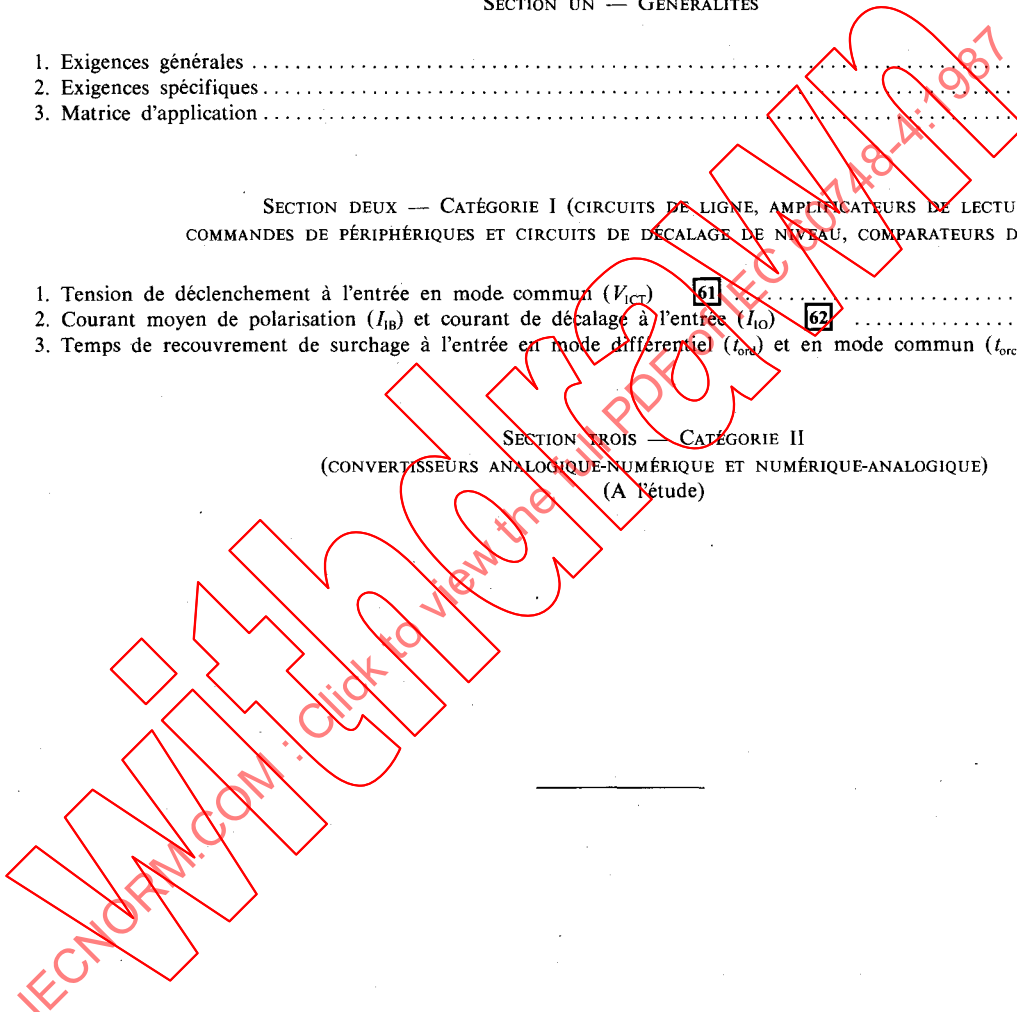
### SECTION UN — GÉNÉRALITÉS

1. Exigences générales .....	110
2. Exigences spécifiques .....	110
3. Matrice d'application .....	110

### SECTION DEUX — CATÉGORIE I (CIRCUITS DE LIGNE, AMPLIFICATEURS DE LECTURE, COMMANDES DE PÉRIPHÉRIQUES ET CIRCUITS DE DÉCALAGE DE NIVEAU, COMPARATEURS DE TENSION)

1. Tension de déclenchement à l'entrée en mode commun ( $V_{ICT}$ ) <span style="border: 1px solid black; padding: 0 2px;">61</span> .....	112
2. Courant moyen de polarisation ( $I_{IB}$ ) et courant de décalage à l'entrée ( $I_{IO}$ ) <span style="border: 1px solid black; padding: 0 2px;">62</span> .....	116
3. Temps de recouvrement de surchage à l'entrée en mode différentiel ( $t_{ord}$ ) et en mode commun ( $t_{orc}$ ) <span style="border: 1px solid black; padding: 0 2px;">63</span> .....	118

### SECTION TROIS — CATÉGORIE II (CONVERTISSEURS ANALOGIQUE-NUMÉRIQUE ET NUMÉRIQUE-ANALOGIQUE) (A l'étude)



Clause	Page
4. Electrical characteristics .....	99
4.1 Characteristics at terminals for digital signals .....	101
4.2 Characteristics at terminals for analogue signals .....	101
4.3 Characteristics for the conversion .....	105
4.4 Multiplying mode of operation of digital-to-analogue converters .....	105
4.5 Effects of variation of temperature and supply voltages on the essential characteristics .....	109
5. Mechanical ratings, characteristics and other data .....	109
6. Supplementary information .....	109

## CHAPTER IV: MEASURING METHODS

### SECTION ONE — GENERAL

1. Basic requirements .....	111
2. Specific requirements .....	111
3. Application matrix .....	111

### SECTION TWO — CATEGORY I

(LINE CIRCUITS, SENSE AMPLIFIERS, PERIPHERAL DRIVERS AND LEVEL SHIFTERS, VOLTAGE COMPARATORS)

1. Common-mode input triggering voltage ( $V_{ICT}$ ) <span style="border: 1px solid black; padding: 0 2px;">61</span> .....	113
2. Average bias current ( $I_{IB}$ ) and input offset current ( $I_{IO}$ ) <span style="border: 1px solid black; padding: 0 2px;">62</span> .....	117
3. Differential-mode input overload recovery time ( $t_{ord}$ ) and common-mode input overload recovery time ( $t_{orc}$ ) <span style="border: 1px solid black; padding: 0 2px;">63</span> .....	119

### SECTION THREE — CATEGORY II

(ANALOGUE-TO-DIGITAL AND DIGITAL-TO-ANALOGUE CONVERTERS)

(Under consideration)

IEC NORM.COM: Click to view the full PDF file IEC 748-4:1987

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**DISPOSITIFS À SEMICONDUCTEURS**

**Circuits intégrés**

**Quatrième partie: Circuits intégrés d'interface**

PRÉAMBULE

- 1) Les décisions ou accords officiels de la CEI en ce qui concerne les questions techniques, préparés par des Comités d'Etudes où sont représentés tous les Comités nationaux s'intéressant à ces questions, expriment dans la plus grande mesure possible un accord international sur les sujets examinés.
- 2) Ces décisions constituent des recommandations internationales et sont agréées comme telles par les Comités nationaux.
- 3) Dans le but d'encourager l'unification internationale, la CEI exprime le vœu que tous les Comités nationaux adoptent dans leurs règles nationales le texte de la recommandation de la CEI, dans la mesure où les conditions nationales le permettent. Toute divergence entre la recommandation de la CEI et la règle nationale correspondante doit, dans la mesure du possible, être indiquée en termes clairs dans cette dernière.

PRÉFACE

La présente norme a été préparée par le Comité d'Etudes n° 47 de la CEI: Dispositifs à semiconducteurs.

La Publication 748-4 constitue la quatrième partie d'une norme générale sur les circuits intégrés, la Publication 748.

En plus des normes générales des Publications 747-1 et 748-1, les normes données dans la présente publication complètent les normes sur les circuits intégrés d'interface.

Le Comité d'Etudes n° 47, réuni à Londres en septembre 1982, a approuvé le remaniement des Publications 147 et 148 de la CEI qui consiste en une nouvelle articulation en fonction des semiconducteurs traités. Toutes les parties constituantes ayant déjà été approuvées par des votes suivant la Règle des Six Mois ou la Procédure des Deux Mois, il n'a pas été jugé nécessaire d'organiser un nouveau scrutin.

Les informations relatives aux circuits intégrés, figurant dans les Publications 147 et 148, sont incorporées dans la Publication 747-1 et dans les Publications 748.

Les informations relatives aux essais mécaniques et climatiques sont incorporées dans la Publication 749 de la CEI.

Cette norme sera tenue à jour en révisant et en élargissant son texte parallèlement à la poursuite des travaux du Comité d'Etudes n° 47 pour tenir compte des progrès effectués dans le domaine des circuits intégrés.

Cette norme annule en totalité le contenu de la Publication 147-1H.

## INTERNATIONAL ELECTROTECHNICAL COMMISSION

## SEMICONDUCTOR DEVICES

## Integrated circuits

## Part 4: Interface integrated circuits

## FOREWORD

- 1) The formal decisions or agreements of the IEC on technical matters, prepared by Technical Committees on which all the National Committees having a special interest therein are represented, express, as nearly as possible, an international consensus of opinion on the subjects dealt with.
- 2) They have the form of recommendations for international use and they are accepted by the National Committees in that sense.
- 3) In order to promote international unification, the IEC expresses the wish that all National Committees should adopt the text of the IEC recommendation for their national rules in so far as national conditions will permit. Any divergence between the IEC recommendation and the corresponding national rules should, as far as possible, be clearly indicated in the latter.

## PREFACE

This standard has been prepared by IEC Technical Committee No. 47: Semiconductor devices.

Publication 748-4 constitutes the fourth part of a general standard on integrated circuits. Publication 748.

In addition to the general standards of Publications 747-1 and 748-1, the standards given in the present publication complete the standards on interface integrated circuits.

The meeting of Technical Committee No. 47, held in London in September 1982, approved the reorganization of Publications 147 and 148 into the present device-oriented arrangement. Since all the constituent parts had been previously approved by votes under the Six Months' Rule or Two Months' Procedure, a new vote was not deemed necessary.

Material concerning integrated circuits, found in Publications 147 and 148, is included in Publication 747-1 and in Publication 748.

Material concerning mechanical and climatic test methods is included in Publication 749.

This standard will be kept up-to-date by revising and extending the document as the work in Technical Committee No. 47 continues and takes into account advances in the field of integrated circuits.

This standard wholly supersedes the material in Publication 147-1H.

INDEX DES RÉFÉRENCES CROISÉES

Nouveau paragraphe	Ancien paragraphe	Document ou publication	Nouveau paragraphe	Ancien paragraphe	Document ou publication
<i>Chapitre II</i>			<i>Chapitre IV</i>		
1.1.1 à 1.1.6	1.1 à 1.6	47(BC)798	Section un 1 à 3	nouveau	—
1.2.1.1 à 1.2.1.7	2.1 à 2.7	47(BC)798	Section deux 1 à 3	1 à 3	47A(BC)95
1.2.1.8	4	47(BC)880	Section trois A l'étude		
1.2.1.9 à 1.2.1.15	2.8 à 2.14	47(BC)798			
1.2.2.1	3.1	47(BC)798			
1.2.2.2	3.2	47(BC)798			
1.2.2.3	3.5	47(BC)798			
1.2.2.4	3.6	47(BC)798			
1.2.2.5	3.3	47(BC)798			
1.2.2.6	3.4	47(BC)798			
1.2.3.1	4.1	47(BC)798			
1.2.3.2	4.2	47(BC)798			
1.2.3.3 à 1.2.3.5	1 à 3	47(BC)880			
2.1.1 à 2.4.3	1.1 à 4.3	47(BC)976			
3	—	47(BC)798, 880, 976			
<i>Chapitre III</i>					
Section un 1 2 à 8	Généralités 1 à 7	147-1H, X, un 147-1H, X, un			
Section deux 1 à 4.2.11	1 à 4.2.11	47A(BC)127			
4.2.12	1.2	47A(BC)144			
4.3.1 à 4.3.10	4.3.1 à 4.3.10	47A(BC)127			
4.4	2	47A(BC)144			
4.5	4.4	47A(BC)127			
5 et 6	5 et 6	47A(BC)127			

IECNORM.COM: Click to view the full PDF of IEC 60748-4:1987

## CROSS REFERENCE INDEX

New clause number	Old clause number	Document or Publication	New clause number	Old clause number	Document or Publication
<i>Chapter II</i>			<i>Chapter IV</i>		
1.1.1 to 1.1.6	1.1 to 1.6	47(CO)798	Section One 1 to 3	new	—
1.2.1.1 to 1.2.1.7	2.1 to 2.7	47(CO)798	Section Two 1 to 3	1 to 3	47A(CO)95
1.2.1.8	4	47(CO)880	Section Three Under consideration		
1.2.1.9 to 1.2.1.15	2.8 to 2.14	47(CO)798			
1.2.2.1	3.1	47(CO)798			
1.2.2.2	3.2	47(CO)798			
1.2.2.3	3.5	47(CO)798			
1.2.2.4	3.6	47(CO)798			
1.2.2.5	3.3	47(CO)798			
1.2.2.6	3.4	47(CO)798			
1.2.3.1	4.1	47(CO)798			
1.2.3.2	4.2	47(CO)798			
1.2.3.3 to 1.2.3.5	1 to 3	47(CO)880			
2.1.1 to 2.4.3	1.1 to 4.3	47(CO)976			
3	—	47(CO)798, 880, 976			
<i>Chapter III</i>					
Section One 1 2 to 8	General 1 to 7	147-1H, X, One 147-1H, X, One			
Section Two 1 to 4.2.11	1 to 4.2.11	47A(CO)127			
4.2.12	1.2	47A(CO)144			
4.3.1 to 4.3.10	4.3.1 to 4.3.10	47A(CO)127			
4.4	2	47A(CO)144			
4.5	4.4	47A(CO)127			
5 and 6	5 and 6	47A(CO)127			

IECNORM.COM: Click to view the full PDF of IEC 60748-4:1987

## DISPOSITIFS À SEMICONDUCTEURS

### Circuits intégrés

#### Quatrième partie: Circuits intégrés d'interface

### CHAPITRE I: GÉNÉRALITÉS

#### 1. Note d'introduction

La présente publication doit être utilisée avec les Publications 747-1 et 748-1 qui donnent les informations de base sur:

- la terminologie;
- les symboles littéraux;
- les valeurs limites et les caractéristiques essentielles;
- les méthodes de mesure.

L'ordre des différents chapitres de la présente publication est conforme à la Publication 747-1, Chapitre III, paragraphe 2.1.

#### 2. Domaine d'application

La présente publication donne les normes pour les catégories ou sous-catégories suivantes de circuits intégrés d'interface:

- Catégorie I:
  - Sous-catégorie A: Circuits de ligne (émetteurs et récepteurs);
  - Sous-catégorie B: Amplificateurs de lecture;
  - Sous-catégorie C: Commandes de périphériques (y compris commandes de mémoires) et circuits de décalage de niveau;
  - Sous-catégorie D: Comparsateurs de tension.
- Catégorie II:
  - Convertisseurs linéaires et non linéaires analogique-numérique et numérique-analogique.

## SEMICONDUCTOR DEVICES

### Integrated circuits

#### Part 4: Interface integrated circuits

---

#### CHAPTER I: GENERAL

##### 1. Introductory note

As a rule, it will be necessary to use Publications 747-1 and 748-1 together with the present publication.

In Publications 747-1 and 748-1, the user will find all basic information on:

- terminology;
- letter symbols;
- essential ratings and characteristics;
- measuring methods.

The sequence of the different chapters of the present publication is in accordance with Publication 747-1, Chapter III, Sub-clause 2.1.

##### 2. Scope

The present publication gives standards for the following categories or sub-categories of interface integrated circuits:

- Category I:
    - Sub-category A: Line circuits (transmitters and receivers);
    - Sub-category B: Sense amplifiers;
    - Sub-category C: Peripheral drivers (including memory drivers) and level shifters;
    - Sub-category D: Voltage comparators.
  - Category II:
    - Linear and non-linear analogue-to-digital and digital-to-analogue converters.
-

## CHAPITRE II: TERMINOLOGIE ET SYMBOLES LITTÉRAUX

1. **Termes pour la catégorie I** (circuits de ligne, amplificateurs de lecture, commandes de périphériques [y compris commande de mémoire] et circuits de décalage de niveau, comparateurs de tension)

### 1.1 *Termes généraux*

#### 1.1.1 *Emetteur de ligne*

Circuit intégré opérant comme émetteur, l'émetteur étant couplé à un récepteur par une ligne de transmission ou tout autre système de liaison électrique. L'émetteur fonctionne avec une seule borne d'entrée recevant un signal digital et fournit des signaux de sortie, soit sur une seule sortie soit sur des sorties différentielles qui peuvent être soit une tension, soit un courant.

Des possibilités d'échantillonnage peuvent aussi être comprises.

#### 1.1.2 *Récepteur de ligne*

Circuit intégré opérant comme récepteur, l'émetteur et le récepteur étant couplés par une ligne de transmission ou tout autre système de liaison électrique. Le récepteur accepte à l'entrée des signaux soit en tension soit en courant, soit sur une seule borne d'entrée soit sur des entrées différentielles, et fournit une tension digitale à la sortie.

Des possibilités d'échantillonnage peuvent aussi être comprises.

#### 1.1.3 *Amplificateur de lecture*

Circuit intégré ayant une réponse pour un signal situé dans une gamme connue de tensions d'entrée et fournissant une tension de sortie digitale.

Il possède généralement une entrée différentielle et une seule sortie. Les amplificateurs de lecture peuvent avoir une ou plusieurs entrées prévues pour le réglage de la gamme de tensions d'entrée.

Des possibilités d'échantillonnage peuvent aussi être comprises.

#### 1.1.4 *Commande de périphériques (y compris commande de mémoires)*

Circuit intégré ayant une réponse pour une tension d'entrée digitale et présentant en sortie soit une tension soit un courant sous forme digitale. Les niveaux d'entrée et de sortie peuvent ne pas être compatibles. Les circuits peuvent avoir des sorties simples ou multiples.

Des possibilités de commande peuvent être comprises.

#### 1.1.5 *Circuits de décalage de niveau*

Circuit intégré ayant une réponse pour une tension d'entrée digitale et présentant en sortie soit une tension, soit un courant, sous forme digitale. Les niveaux d'entrée et de sortie ne sont pas compatibles. Les circuits peuvent avoir des sorties simples ou multiples.

Des possibilités de commande peuvent aussi être comprises.

## CHAPTER II: TERMINOLOGY AND LETTER SYMBOLS

### 1. Terms for category I (line circuits, sense amplifiers, peripheral drivers [including memory drivers] and level shifters, voltage comparators)

#### 1.1 General terms

##### 1.1.1 Line transmitter

An integrated circuit operating as a transmitter, the transmitter being coupled to a receiver by a transmission line or similar electrical connection. The transmitter operates with single-ended digital voltage input, and provides either single-ended or differential output signals that may be either voltage or current.

A strobe facility may also be included.

##### 1.1.2 Line receiver

An integrated circuit operating as a receiver, the receiver being coupled to a transmitter by a transmission line or similar electrical connection. The receiver accepts either voltage or current signals at the input in either single-ended or differential form, and provides a digital voltage output.

A strobe facility may also be included.

##### 1.1.3 Sense amplifier

An integrated circuit that responds to a signal within a known input voltage range (window) and that will provide a digital output voltage.

It usually has a differential input and a single-ended output. Sense amplifiers may have input(s) intended to adjust the input voltage range.

A strobe facility may also be included.

##### 1.1.4 Peripheral driver (including memory driver)

An integrated circuit that responds to a digital input voltage and gives a digital output, either voltage or current. The input and output levels may not be compatible. The circuit may have single or multiple outputs.

A control facility may be included.

##### 1.1.5 Level shifter

An integrated circuit that responds to a digital input voltage and gives a digital output, either voltage or current. The input and output levels are not compatible. The circuit may have single or multiple outputs.

A control facility may be included.

### 1.1.6 Comparateur de tension

Circuit intégré donnant une réponse pour une tension d'entrée différentielle. Il possède une sortie digitale (généralement une tension) et peut comprendre une possibilité d'échantillonnage.

## 1.2 Termes relatifs aux valeurs limites et aux caractéristiques

### 1.2.1 Termes relatifs aux caractéristiques d'entrée

#### 1.2.1.1 Impédance d'entrée ( $z_i$ )

(tiré de la Publication 748-3, chapitre II, paragraphe 2.1, *Amplificateurs linéaires*, terme 2.1.10).

##### a) impédance d'une entrée $z_{is}$

— entre chaque entrée et le point de référence électrique,

##### b) impédance différentielle d'entrée $z_{id}$

— entre deux entrées,

##### c) impédance d'entrée en mode commun $z_{ic}$

— entre les entrées en parallèle et le point de référence électrique.

#### 1.2.1.2 Tension d'entrée au niveau haut ( $V_{IH}$ )

Tension d'entrée comprise dans la plus positive (la moins négative) des deux gammes de valeurs représentant les variables binaires.

#### 1.2.1.3 Tension d'entrée au niveau bas ( $V_{IL}$ )

Tension d'entrée comprise dans la moins positive (la plus négative) des deux gammes de valeurs représentant les variables binaires.

#### 1.2.1.4 Courant d'entrée au niveau haut ( $I_{IH}$ )

Courant circulant dans la borne d'entrée quand une tension au niveau haut est appliquée à cette entrée.

#### 1.2.1.5 Courant d'entrée au niveau bas ( $I_{IL}$ )

Courant circulant dans la borne d'entrée quand une tension au niveau bas est appliquée à cette entrée.

#### 1.2.1.6 Tension de décalage à l'entrée ( $V_{IO}$ )

Tension continue qui doit être appliquée entre les bornes d'entrée différentielles pour que la tension continue de sortie atteigne un niveau spécifié.

*Note.* — Ce terme n'est pas applicable aux circuits ayant des caractéristiques de transfert présentant de l'hystérésis.

#### 1.2.1.7 Courant de décalage à l'entrée ( $I_{IO}$ )

Différence entre les courants continus d'entrée circulant dans les deux bornes d'entrée différentielles qui engendre une tension continue de sortie atteignant un niveau spécifié.

*Note.* — Ce terme n'est pas applicable aux circuits ayant des caractéristiques de transfert présentant de l'hystérésis.

### 1.1.6 Voltage comparator

An integrated circuit that responds to a differential input voltage. It gives a digital output (normally voltage) and may include a strobe facility.

## 1.2 Terms related to ratings and characteristics

### 1.2.1 Terms related to input characteristics

#### 1.2.1.1 Input impedance ( $z_i$ )

(from Publication 748-3, Chapter II, Sub-clause 2.1, *Linear amplifiers*, term 2.1.10).

##### a) single-ended $z_{is}$

– the impedance from each input to the electrical reference point,

##### b) differential (-mode) $z_{id}$

– the impedance between two inputs,

##### c) common-mode $z_{ic}$

– the impedance between inputs in parallel and the electrical reference point.

#### 1.2.1.2 High-level input voltage ( $V_{IH}$ )

An input voltage within the more positive (less negative) of the two ranges of values used to represent the binary variable.

#### 1.2.1.3 Low-level input voltage ( $V_{IL}$ )

An input voltage within the less positive (more negative) of the two ranges of values used to represent the binary variable.

#### 1.2.1.4 High-level input current ( $I_{IH}$ )

The current through an input terminal when a high-level voltage is applied to that input.

#### 1.2.1.5 Low-level input current ( $I_{IL}$ )

The current through an input terminal when a low-level voltage is applied to that input.

#### 1.2.1.6 Input offset voltage ( $V_{IO}$ )

The d.c. voltage that must be applied between the differential input terminals to cause the d.c. output voltage to reach a specified value.

*Note.* — This term is not applicable to circuits with hysteresis transfer characteristics.

#### 1.2.1.7 Input offset current ( $I_{IO}$ )

The difference between the d.c. currents through two differential input terminals that causes the d.c. output voltage to reach a specified value.

*Note.* — This term is not applicable to circuits with hysteresis transfer characteristics.

### 1.2.1.8 *Plage des tensions différentielles d'entrée ( $V_{ID}$ )*

Plage des tensions différentielles d'entrée pour laquelle le dispositif fonctionne en accord avec sa spécification.

### 1.2.1.9 *Tension de seuil (cas d'entrées différentielles) ( $V_{IDT}$ )*

Valeur de la tension continue d'entrée différentielle qui amène la variable digitale de sortie d'un circuit (par exemple: tension, courant) à atteindre juste le niveau haut à partir d'un niveau bas, ou vice versa.

*Note.* — Les valeurs pour les deux sens de transition sont généralement différentes.

### 1.2.1.10 *Courant moyen de polarisation ( $I_{IB}$ )*

Moyenne arithmétique des courants circulant dans des bornes d'entrée différentielles spécifiées lorsque le dispositif est dans un état stable.

### 1.2.1.11 *Tension d'entrée en mode commun ( $V_{IC}$ )*

(tiré de la Publication 748-3, chapitre II, paragraphe 2.1.30)

Moyenne des deux tensions d'entrée.

### 1.2.1.12 *Tension de déclenchement à l'entrée en mode commun ( $V_{ICT}$ )*

Valeur de la tension à l'entrée en mode commun pour laquelle la sortie change juste d'état, pour une tension d'entrée différentielle fixée.

### 1.2.1.13 *Taux de réjection en mode commun ( $k_{CMR}$ )*

(tiré de la Publication 748-3, chapitre II, paragraphe 2.1.3)

Rapport de l'amplification en tension en mode différentiel à l'amplification en tension en mode commun, dans les mêmes conditions spécifiées.

*Note.* — L'abréviation CMR est d'un usage courant pour cette grandeur.

### 1.2.1.14 *Tension d'écrêtage à l'entrée (ou à la sortie) ( $V_{IK}, V_{OK}$ )*

Tension d'entrée (ou de sortie) dans une région de résistance dynamique relativement faible qui permet de limiter la dynamique de l'entrée (ou de la sortie).

### 1.2.1.15 *Taux de réjection dû à une tension d'alimentation ( $k_{SVR}$ )*

(tiré de la Publication 748-3, chapitre II, paragraphe 2.1.25)

Valeur absolue du rapport de la variation d'une tension d'alimentation à la variation de tension de décalage à l'entrée qui en résulte, toutes les autres tensions d'alimentation demeurant constantes.

## 1.2.2 *Termes relatifs aux caractéristiques de sortie*

### 1.2.2.1 *Tension de sortie au niveau haut ( $V_{OH}$ )*

Tension à une borne de sortie qui, selon les conditions d'entrée appliquées, doit présenter un niveau haut à la sortie.

### 1.2.2.2 *Tension de sortie au niveau bas ( $V_{OL}$ )*

Tension à une borne de sortie qui, selon les conditions d'entrée appliquées, doit présenter un niveau bas à la sortie.

### 1.2.1.8 *Differential-input voltage range* ( $V_{ID}$ )

The range of the differential input voltage for which the device functions in accordance with its specification.

### 1.2.1.9 *Differential-input threshold voltage* ( $V_{IDT}$ )

The value of the d.c. differential input voltage that causes the digital output variable (for example, voltage, current) of the circuit to just reach the high level when changing from a low level, or vice versa.

*Note.*— The values for the two directions of transition will usually be different.

### 1.2.1.10 *Average (mean) bias current (of an interface circuit)* ( $I_B$ )

The arithmetical average of the currents into specified differential input terminals when the device is in a quiescent state.

### 1.2.1.11 *Common-mode input voltage* ( $V_{IC}$ ) (from Publication 748-3, Chapter II, Sub-clause 2.1.30)

The average of the two input voltages.

### 1.2.1.12 *Common-mode input triggering voltage* ( $V_{ICT}$ )

The value of common-mode input voltage at which the output just changes state, for a fixed differential input voltage.

### 1.2.1.13 *Common-mode rejection ratio* ( $k_{CMR}$ ) (from Publication 748-3, Chapter II, Sub-clause 2.1.3)

The ratio of the differential-mode voltage amplification to the common-mode voltage amplification, under the same specified conditions.

*Note.* — The abbreviations CMR and CMRR are in common use for this quantity.

### 1.2.1.14 *Input (output) clamping voltage* ( $V_{IK}, V_{OK}$ )

An input (output) voltage in a region of relatively low differential resistance that serves to limit the input (output) voltage swing.

### 1.2.1.15 *Supply voltage rejection ratio* ( $k_{SVR}$ ) (from Publication 748-3, Chapter II, Sub-clause 2.1.25)

The absolute value of the ratio of the change in one power-supply voltage to the resulting change in input offset voltage, with all remaining power-supply voltages held constant.

## 1.2.2 *Terms related to output characteristics*

### 1.2.2.1 *High-level output voltage* ( $V_{OH}$ )

The voltage at an output terminal with input conditions applied that should establish a high level at the output.

### 1.2.2.2 *Low-level output voltage* ( $V_{OL}$ )

The voltage at an output terminal with input conditions applied that should establish a low level at the output.

### 1.2.2.3 Courant de sortie au niveau haut ( $I_{OH}$ )

Courant circulant dans une borne de sortie qui, selon les conditions d'entrée appliquées, doit provoquer un niveau haut à la sortie.

### 1.2.2.4 Courant de sortie au niveau bas ( $I_{OL}$ )

Courant circulant dans une borne de sortie qui, selon les conditions d'entrée appliquées, doit provoquer un niveau bas à la sortie.

### 1.2.2.5 Courant de court-circuit en sortie ( $I_{OS}$ )

Courant dans une sortie quand cette sortie est court-circuitée à la masse (ou portée à tout autre potentiel spécifié).

*Note.* — En principe, les conditions d'entrée spécifiées sont celles qui devraient donner la plus grande différence de potentiel entre la sortie et la masse (ou tout autre potentiel spécifié).

### 1.2.2.6 Courant de blocage en sortie (état haute impédance) ( $I_{O(off)}$ , $I_{OZ}$ )

Courant dans une sortie, pour des conditions d'entrée spécifiées, qui doit amener la sortie à être bloquée (état haute impédance).

*Note.* — En principe, les conditions d'entrée spécifiées sont celles qui devraient provoquer un potentiel de sortie le plus éloigné du potentiel appliqué à la sortie si la sortie le permettait.

## 1.2.3 Termes relatifs aux caractéristiques de transfert

### 1.2.3.1 Amplification en tension en mode différentiel ( $A_{VD}$ , $A_d$ )

(tiré de la Publication 748-3, chapitre II, paragraphe 2.1, *Amplifications linéaires*, terme 2.1.1)

Rapport de la variation d'amplitude de la tension de sortie à la variation d'amplitude de la tension d'entrée différentielle, dans des conditions spécifiées.

### 1.2.3.2 Temps de réponse

a) Pour les dispositifs à entrée analogique et à sortie digitale: (tiré de la Publication 748-3, chapitre II, paragraphes 2.1.16 à 2.1.20).

#### a1) Temps de délai ( $t_d$ )

Intervalle de temps entre la variation en forme de fonction échelon du niveau du signal d'entrée et l'instant où l'amplitude du signal de sortie atteint une valeur spécifiée proche de sa valeur initiale.

*Note.* — Voir la note ci-dessous.

#### a2) Temps de transition (temps de croissance, temps de décroissance) ( $t_z$ , $t_f$ )

Pour une modification en forme de fonction échelon du niveau du signal d'entrée, intervalle de temps entre la fin du temps de délai et l'instant où l'amplitude du signal de sortie atteint pour la première fois une valeur spécifiée proche de sa valeur finale.

*Note.* — Voir la note ci-dessous.

*Note.* — Le niveau généralement spécifié pour la fin du temps de délai (le début du temps de transition) est 10%, celui pour la fin du temps de transition (le début du temps de vacillement) est 90%.

La différence entre les valeurs stables initiale et finale du niveau du signal de sortie correspond à 100%.

### 1.2.2.3 High-level output current ( $I_{OH}$ )

The current through an output terminal with input conditions applied that should establish a high level at the output.

### 1.2.2.4 Low-level output current ( $I_{OL}$ )

The current through an output terminal with input conditions applied that should establish a low level at the output.

### 1.2.2.5 Short-circuit output current ( $I_{OS}$ )

The current through an output terminal when that terminal is short-circuited to ground (or other specified potential).

*Note.* — Normally, the input conditions specified are those that would establish the largest potential difference between the output and ground (or other specified terminal).

### 1.2.2.6 Off-state (high-impedance state) output current ( $I_{O(off)}$ , $I_{OZ}$ )

The current through an output terminal with input conditions applied that should cause the output to be in the off-state (high-impedance state).

*Note.* — Normally, the input conditions specified are those that would establish an output potential, if the output enabled this, farthest from the potential applied to the output.

## 1.2.3 Terms related to transfer characteristics

### 1.2.3.1 Differential-mode voltage amplification ( $A_{VD}$ , $A_{VD}$ ) (from Publication 748-3, Chapter II, Sub-clause 2.1, *Linear amplifiers*, term 2.1.1)

The ratio of the change in the magnitude of the output voltage to the change in the magnitude of the differential input voltage under specified conditions.

### 1.2.3.2 Response times

a) For analogue-input, digital-output devices:  
(from Publication 748-3, Chapter II, Sub-clauses 2.1.16 to 2.1.20).

#### a1) Delay time ( $t_d$ )

The time interval between a step-function change of the input signal level and the instant at which the magnitude of the output signal passes through a specified value which is close to its initial value.

*Note.* — See note below.

#### a2) Slope time (rise time, fall time) ( $t_r$ , $t_f$ )

For a step-function change of the input signal level, the time interval between the end of the delay time and that instant at which the magnitude of the output signal first passes through a specified value close to its final value.

*Note.* — See note below.

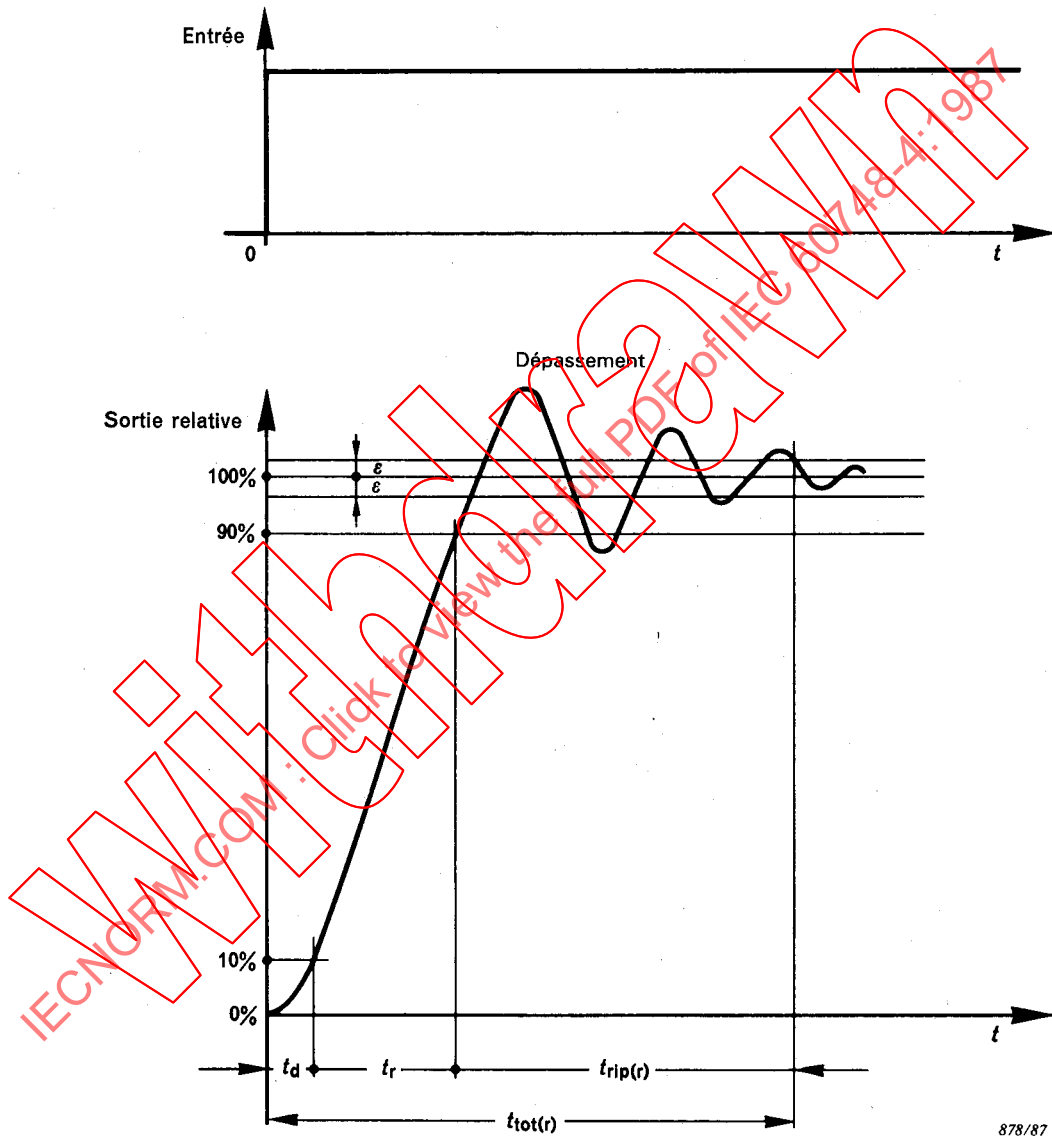
*Note.* — The level normally specified for the end of the delay time (the beginning of the slope time) is 10%, that for the end of the slope time (the beginning of the ripple time) is 90%. The difference between the initial and final steady-state values of the output signal is defined as 100%.

a3) Temps de vacillement ( $t_{rip}$ )

Pour une variation en forme de fonction échelon du niveau du signal d'entrée, intervalle de temps entre la fin du temps de transition et l'instant où l'amplitude du signal de sortie atteint pour la dernière fois une gamme de niveaux spécifiés contenant le niveau final du signal de sortie.

a4) Temps de réponse total ( $t_{tot}$ )

Somme du temps de délai, du temps de transition et du temps de vacillement.



$t_d$  = temps de délai

$t_{rip}$  = temps de vacillement

$t_r$  = temps de croissance

$t_{tot}$  = temps de réponse total

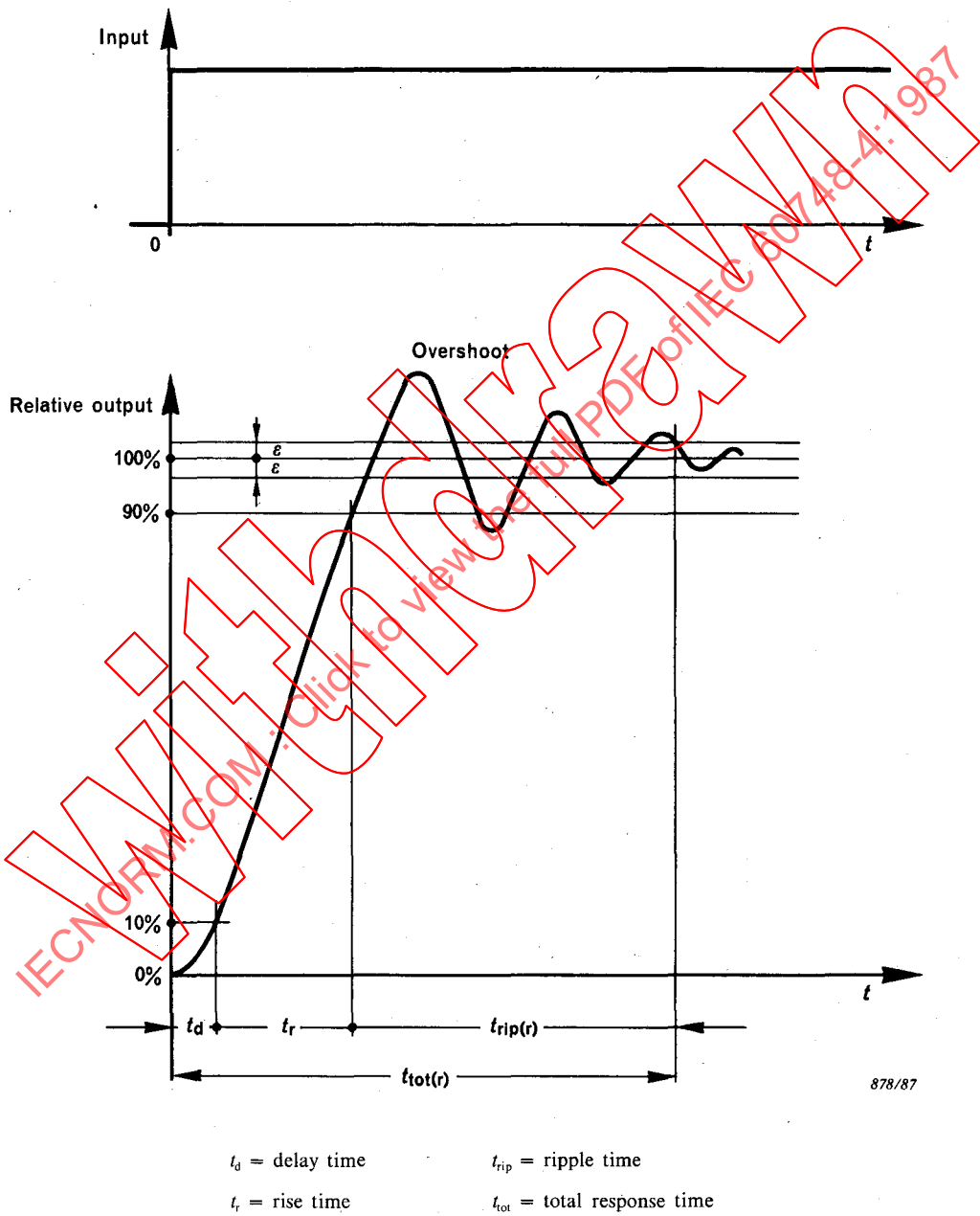
FIG. 1. — Temps de réponse.

a3) Ripple time ( $t_{rip}$ )

For a step-function change of the input signal level, the time interval between the end of the slope time and that instant at which the magnitude of the output signal reaches, for the last time, a specified level range containing the final output signal level.

a4) Total response time ( $t_{tot}$ )

The sum of delay time, slope time and ripple time.



878/87

Fig. 1. — Response times.

b) Pour les dispositifs à entrée et à sortie digitale:  
(tiré de la Publication 748-2, chapitre II, paragraphes 1.4.7 et 1.4.8)

b1) *Temps de propagation du niveau haut au niveau bas (du niveau bas au niveau haut)*  
( $t_{PHL}$ ,  $t_{PLH}$ )

Intervalle de temps entre des points de référence spécifiés sur les impulsions à l'entrée et à la sortie lorsque la sortie évolue vers le niveau bas (haut) et que le dispositif est commandé et chargé par des dispositifs typiques d'un type déterminé.

Notes 1. — Dans certains cas, les circuits de commande et de charge peuvent être remplacés, pour les essais, par des réseaux équivalents qui doivent être spécifiés.

2. — La valeur moyenne entre la limite supérieure de la gamme des valeurs du niveau bas à l'entrée et la limite inférieure de la gamme des valeurs de niveau haut à l'entrée est généralement utilisée comme niveau de référence spécifié.

b2) *Temps de transition du niveau haut au niveau bas (du niveau bas au niveau haut)*  
( $t_{THL}$ ,  $t_{TLH}$ )

Intervalle de temps entre des points de référence spécifiés sur le flanc de l'impulsion de sortie, lorsque la sortie évolue vers le niveau bas (haut) et qu'un signal d'entrée spécifié est appliqué à travers un réseau spécifié, la sortie étant chargée par un autre réseau spécifié.

### 1.2.3.3 *Temps de propagation d'échantillonnage*

Temps de propagation mesuré entre un point spécifié sur la forme d'onde de l'entrée d'échantillonnage ou de commande similaire et un point spécifié sur la forme d'onde de sortie.

Note. — S'il y a lieu, ce temps comprend le temps de vacillement.

### 1.2.3.4 *Temps de recouvrement de surcharge (entrées en mode différentiel)* ( $t_{ord}$ , voir la note)

Temps nécessaire au dispositif, après la fin d'un signal d'entrée de surcharge différentielle spécifié, pour qu'il soit capable de répondre à nouveau à des tensions différentielles d'entrée, en accord avec sa spécification.

### 1.2.3.5 *Temps de recouvrement de surcharge (entrées en mode commun)* ( $t_{orc}$ , voir la note)

Temps nécessaire au dispositif, après la fin d'un signal d'entrée de surcharge en mode commun spécifié, pour qu'il soit capable de répondre à nouveau à des tensions différentielles d'entrée, en accord avec sa spécification.

## 2. **Termes pour la catégorie II** (convertisseurs linéaires et non linéaires analogique-numérique et numérique-analogique)

### 2.1 *Termes généraux*

#### 2.1.1 *Convertisseur analogique-numérique*

Convertisseur qui, pour toutes les valeurs analogiques d'entrée (comprises dans une gamme totale spécifiée), présente en sortie un nombre fini de codes numériques, chacun d'entre eux représentant une fraction de la gamme totale d'entrée (voir figure 2a, page 26).

Note. — Cette procédure qui consiste à quantifier la sortie introduit des erreurs inhérentes de  $\frac{1}{2}$  LSB (LSB = bit le moins significatif) car, dans cette fraction de la gamme totale, seule une valeur analogique (à l'entrée) peut être représentée sans erreur par un seul code numérique en sortie.

b) For digital-input, digital-output devices:

(from Publication 748-2, Chapter II, Sub-clause 1.4.7 and 1.4.8)

b1) *High-level to low-level (low-level to high-level) propagation time* ( $t_{PHL}$ ,  $t_{PLH}$ )

The time interval between specified reference points on the input and on the output pulses, when the output is going to the low (high) level and when the device is driven and loaded by typical devices of stated types.

Notes 1. — In some circumstances, the driving and the loading circuits may be replaced for test purposes by equivalent networks which must be specified.

2. — The mean value between the upper limit of the input low range and the lower limit of the input high range is generally used as the specified reference level.

b2) *High-level to low-level (low-level to high-level) transition time* ( $t_{THL}$ ,  $t_{TLH}$ )

The time interval between specified reference points on the edge of the output pulse when the output is going to the low (high) level and when a specified input signal is applied through a specified network and the output is loaded by another specified network.

#### 1.2.3.3 *Strobe propagation time*

The propagation time measured from a specified point on the strobe or similar control input waveform and a specified point on the output waveform.

Note. — If applicable, this time includes ripple time.

#### 1.2.3.4 *Differential-input overload recovery time* ( $t_{ord}$ , see note)

The time necessary for the device to recover after the cessation of a specified differential overload input signal to the extent that the device can again respond to differential-input voltages in accordance with its specification.

#### 1.2.3.5 *Common-mode-input overload recovery time* ( $t_{orc}$ , see note)

The time necessary for the device to recover after the cessation of a specified common-mode overload input signal to the extent that the device can again respond to differential-input voltages in accordance with its specification.

## 2. **Terms for category II** (linear and non-linear analogue-to-digital and digital-to-analogue converters)

### 2.1 *General terms*

#### 2.1.1 *Analogue-to-digital converter (ADC)*

A converter that uniquely represents all analogue input values within a specified total input range by a limited number of digital output codes, each of which exclusively represents a fractional part of the total analogue input range (see Figure 2a, page 27).

Note. — This quantization procedure introduces inherent errors of  $\frac{1}{2}$  LSB (LSB = least significant bit) in the representation since, within this fractional range, only one (input) analogue value can be represented free of error by a single digital output code.

### 2.1.2 *Processeur analogique-numérique*

Circuit intégré représentant la partie analogique d'un convertisseur analogique-numérique; un certain nombre d'opérations extérieures de séquençage, de comptage et arithmétiques sont nécessaires pour réaliser un convertisseur complet analogique-numérique.

### 2.1.3 *Convertisseur numérique-analogique*

Convertisseur qui, pour un nombre fini de codes numériques à l'entrée, présente en sortie un nombre correspondant de valeurs analogiques discrètes (voir figure 2b, page 26).

### 2.1.4 *Code de conversion* (d'un convertisseur analogique-numérique ou numérique-analogique)

Correspondance entre chaque fraction de la gamme totale analogique d'entrée et les codes numériques correspondants en sortie, ou bien: entre chaque code numérique d'entrée et les valeurs analogiques correspondantes de sortie (voir figures 2a et 2b, page 26).

### 2.1.5 *Pas* (d'une conversion analogique-numérique ou numérique-analogique)

Dans un code de conversion: Toute correspondance particulière.

Dans le diagramme de transfert: Toute partie du diagramme relative à une correspondance particulière.

– Pour un convertisseur analogique-numérique, le pas représente à la fois une fraction de la gamme des valeurs analogiques d'entrée et le code numérique correspondant en sortie (voir figure 2a).

– Pour un convertisseur numérique-analogique, le pas représente à la fois un code numérique à l'entrée et la valeur analogique discrète correspondante à la sortie (voir figure 2b).

### 2.1.6 *Valeur du milieu de pas* (d'un convertisseur analogique-numérique)

Valeur analogique au milieu du pas à l'exclusion des pas correspondant aux deux extrémités de la gamme totale des valeurs analogiques.

*Note.* — Pour les extrémités de pas, la valeur du «milieu de pas» est la valeur existante lorsque la valeur analogique qui provoque la transition au pas voisin est réduite ou augmentée selon le cas de la moitié de la valeur nominale de la largeur de pas (voir figure 2a et paragraphe 2.1.10).

### 2.1.7 *Valeur du pas* (d'un convertisseur numérique-analogique)

Valeur à la sortie analogique, pour un code d'entrée numérique donné (voir figure 2b).

### 2.1.8 *Valeur nominale du milieu de pas* (d'un convertisseur analogique-numérique)

Valeur analogique spécifiée comprise à l'intérieur d'un pas, représentée en sortie – de façon idéale et sans erreur – par le code numérique correspondant (voir figure 2a).

### 2.1.9 *Valeur nominale d'un pas* (d'un convertisseur numérique-analogique)

Valeur spécifiée du pas représentant sans erreur le code numérique correspondant à l'entrée (voir figure 2b).

### 2.1.10 *Largeur du pas* (d'un convertisseur analogique-numérique)

Valeur absolue de la différence entre les deux extrémités de la gamme des valeurs analogiques correspondant à un pas (voir figure 2a).

### 2.1.2 *Analogue-to-digital processor*

An integrated circuit providing the analogue part of an ADC; provision of external timing, counting and arithmetic operations is necessary for implementing a full analogue-to-digital converter.

### 2.1.3 *Digital-to-analogue converter (DAC)*

A converter that represents a limited number of different digital input codes by a corresponding number of discrete analogue output values (see Figure 2b, page 27).

### 2.1.4 *Conversion code (of an ADC or a DAC)*

The set of correlations between each of the fractional parts of the total analogue input range or each of the digital input codes, respectively, and the corresponding digital output codes or analogue output values, respectively (see Figures 2a and 2b, page 27).

### 2.1.5 *Step (of an analogue-to-digital or digital-to-analogue conversion)*

In the conversion code: Any of the individual correlations.

In the transfer diagram: Any part of the diagram equating to an individual correlation.

– For an ADC, a step represents both a fractional range of analogue input values and the corresponding digital output code (see Figure 2a).

– For a DAC a step represents both a digital input code and the corresponding discrete analogue output value (see Figure 2b).

### 2.1.6 *Midstep value (of an ADC)*

The analogue value for the centre of the step excluding the steps at the two ends of the total range of analogue values.

*Note.* — For the end steps, the midstep value is defined as the analogue value that results when the analogue value for the transition to the adjacent step is reduced or enlarged as appropriate by half the nominal value of the step width (see Figure 2a and Sub-clause 2.1.10).

### 2.1.7 *Step value (of a DAC)*

The value of the analogue output representing a digital input code (see Figure 2b).

### 2.1.8 *Nominal midstep value (of an ADC)*

A specified analogue value within a step that is ideally represented free of error by the corresponding digital output code (see Figure 2a).

### 2.1.9 *Nominal step value (of a DAC)*

A specified step value that represents free of error the corresponding digital input code (see Figure 2b).

### 2.1.10 *Step width (of an ADC)*

The absolute value of the difference between the two ends of the range of analogue values corresponding to one step (see Figure 2a).

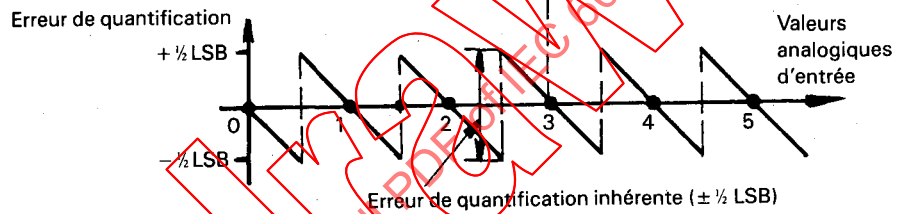
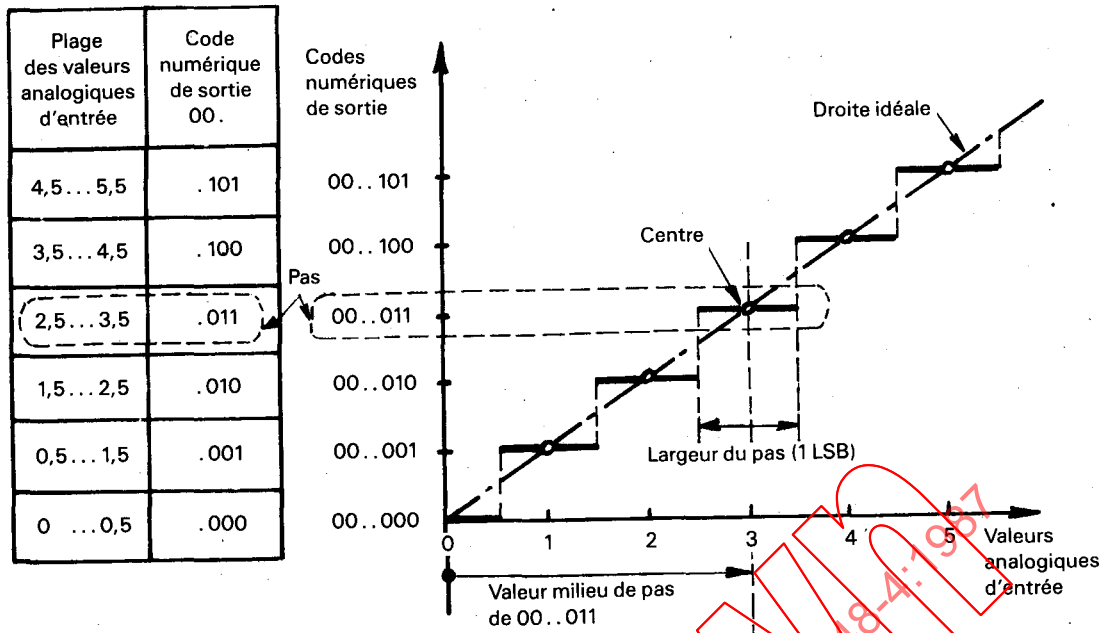
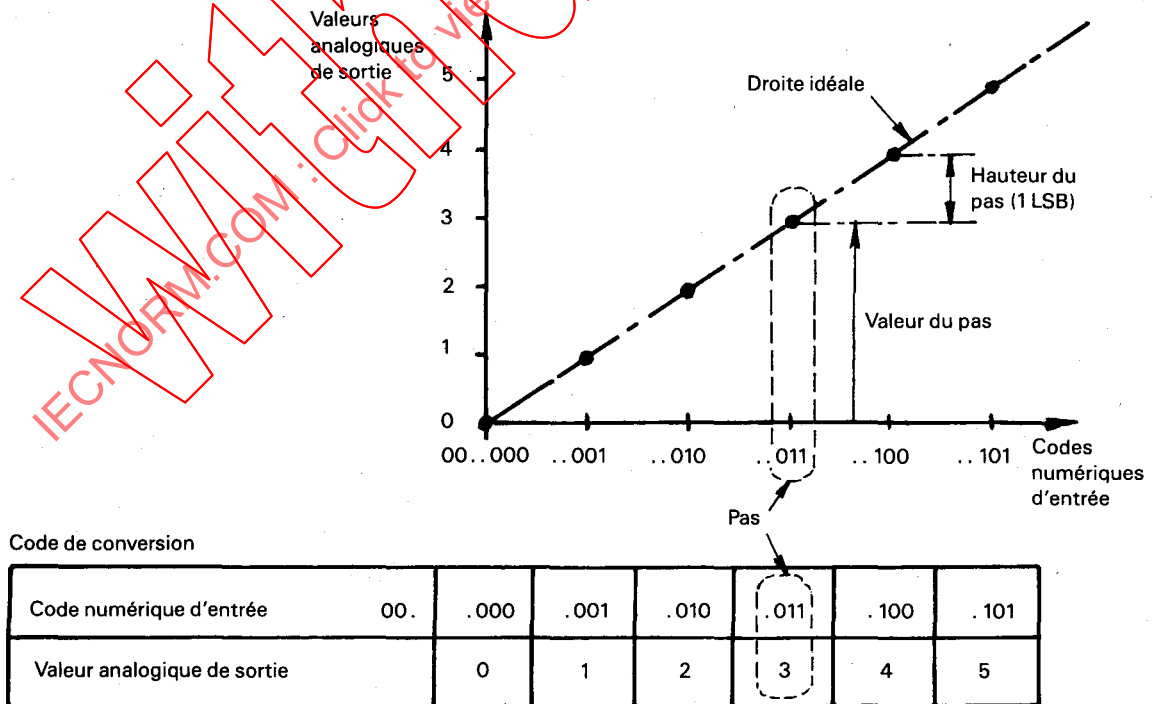


FIG. 2a. — Convertisseur analogique-numérique linéaire idéal.



879/87

FIG. 2b. — Convertisseur numérique-analogique linéaire idéal.

FIG. 2. — Eléments des diagrammes de transfert.

Range of analogue input values	Digital output code 00.
4,5 ... 5,5	.101
3,5 ... 4,5	.100
2,5 ... 3,5	.011
1,5 ... 2,5	.010
0,5 ... 1,5	.001
0 ... 0,5	.000

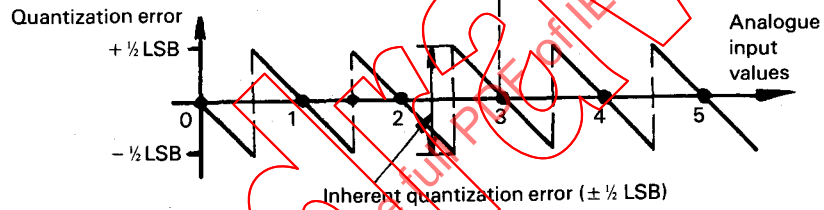
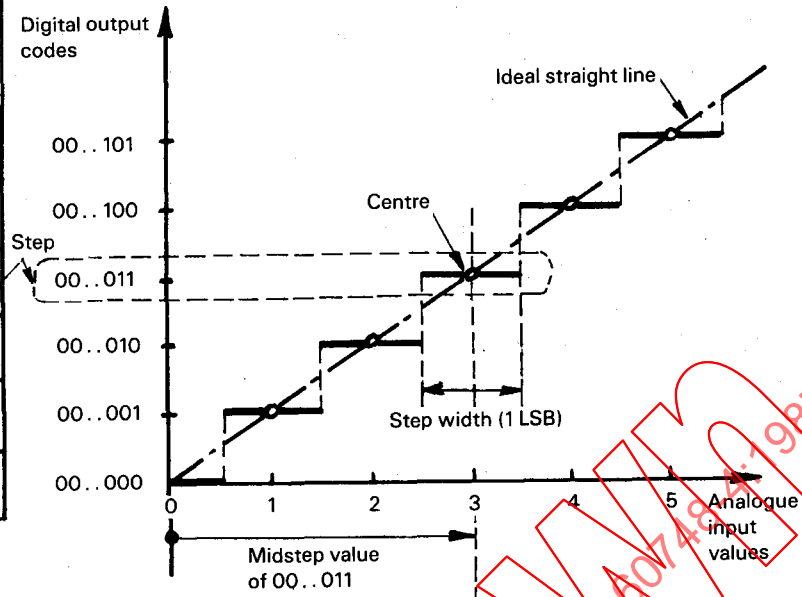
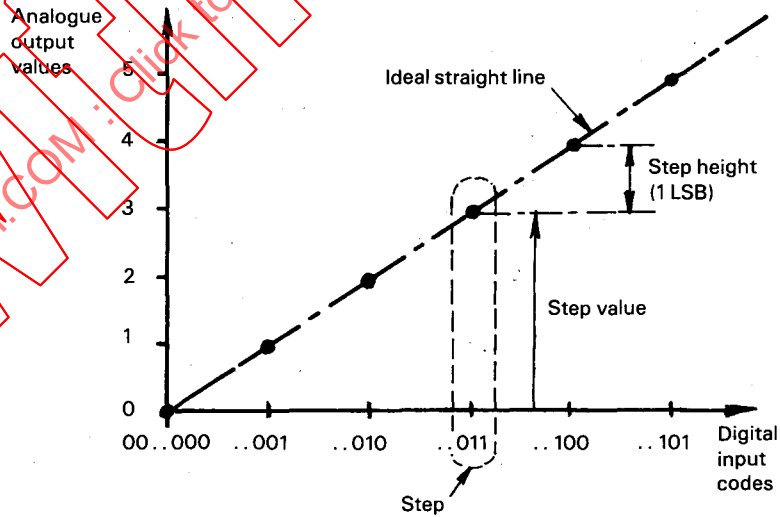


FIG. 2a. — Ideal linear ADC



Conversion code

Digital input code	00.	.000	.001	.010	.011	.100	.101
Analogue output value		0	1	2	3	4	5

879/87

FIG. 2b. — Ideal linear DAC.

FIG. 2. — Elements of transfer diagrams.

### 2.1.11 *Hauteur du pas* (d'un convertisseur numérique-analogique)

Valeur absolue de la différence entre deux pas adjacents dans le diagramme de transfert (voir figure 2b, page 26).

*Note.* — (pour le texte anglais): Pour les convertisseurs numérique-analogique compresseurs-expandeurs, le terme «step size» est généralement utilisé.

### 2.1.12 *Convertisseur linéaire analogique-numérique*

Convertisseur analogique-numérique dont la largeur idéale de tous les pas est égale, à l'exclusion des pas correspondant aux deux extrémités de la gamme totale des valeurs analogiques d'entrée.

*Note.* — En principe, la largeur de chaque pas aux deux extrémités a la moitié de la largeur normale de n'importe quel autre pas (voir figure 2a, page 26).

### 2.1.13 *Convertisseur linéaire numérique-analogique*

Convertisseur numérique-analogique dont la hauteur idéale des pas est égale (voir figure 2b).

### 2.1.14 *Convertisseur multiplicateur numérique-analogique*

Convertisseur numérique-analogique ayant au moins deux entrées dont au moins une est numérique et dont la valeur analogique à la sortie est proportionnelle au produit des entrées.

### 2.1.15 *Convertisseur non linéaire analogique-numérique ou numérique-analogique*

Convertisseur analogique-numérique ou numérique-analogique ayant une caractéristique de transfert non linéaire spécifiée entre les valeurs nominales de milieu de pas ou de pas et les largeurs ou hauteurs de pas correspondantes.

*Note.* — La fonction peut être non linéaire ou pseudo-linéaire de façon continue.

### 2.1.16 *Convertisseur numérique-analogique «compresseur-expandeur»*

Convertisseur numérique-analogique dont la caractéristique de transfert correspond soit à une compression, soit à une expansion.

*Note.* — En général, le convertisseur analogique-numérique correspondant comprend un tel convertisseur numérique-analogique compresseur-expandeur et, en outre, des circuits externes.

### 2.1.17 *Droite idéale* (pour un convertisseur linéaire analogique-numérique ou numérique-analogique)

Dans le diagramme de transfert, droite passant par les points spécifiés correspondant aux valeurs nominales de milieu de pas ou de pas les plus positives (les moins négatives) et les plus négatives (les plus positives) (voir figures 2 et 3, pages 26 et 30).

*Note.* — La droite idéale passe par tous les points représentant les valeurs nominales des milieux de pas ou des pas.

### 2.1.11 *Step height (step size) (of a DAC)*

The absolute value of the difference in step value between two adjacent steps in the transfer diagram (see Figure 2b, page 27).

*Note.* — For companding DACs, the term “step size” is in general use.

### 2.1.12 *Linear ADC*

An ADC having steps ideally of equal width excluding the steps at the two ends of the total range of analogue input values.

*Note.* — Ideally, the width of each end step is one half of the width of any other step (see Figure 2a, page 27).

### 2.1.13 *Linear DAC*

A DAC having steps ideally of equal height (see Figure 2b).

### 2.1.14 *Multiplying DAC*

A DAC having at least two inputs, at least one of which is digital, and whose analogue output value is proportional to the product of the inputs.

### 2.1.15 *Non-linear ADC or DAC*

An ADC or a DAC with a specified non-linear transfer function between the nominal midstep values or nominal step values, respectively, and the corresponding step widths or step heights, respectively.

*Note.* — The function may be continuously non-linear or piece-wise linear.

### 2.1.16 *Companding DAC*

A DAC whose transfer function complies with compression or expansion.

*Note.* — The corresponding ADC normally consists of such a companding DAC and additional external circuitry.

### 2.1.17 *Ideal straight line (of a linear ADC or DAC)*

In the transfer diagram, a straight line between the specified points for the most-positive (least-negative) and most-negative (least-positive) nominal midstep values or nominal step values, respectively (see Figures 2 and 3, pages 27 and 31).

*Note.* — The ideal straight line passes through all the points for nominal midstep values or nominal step values, respectively.

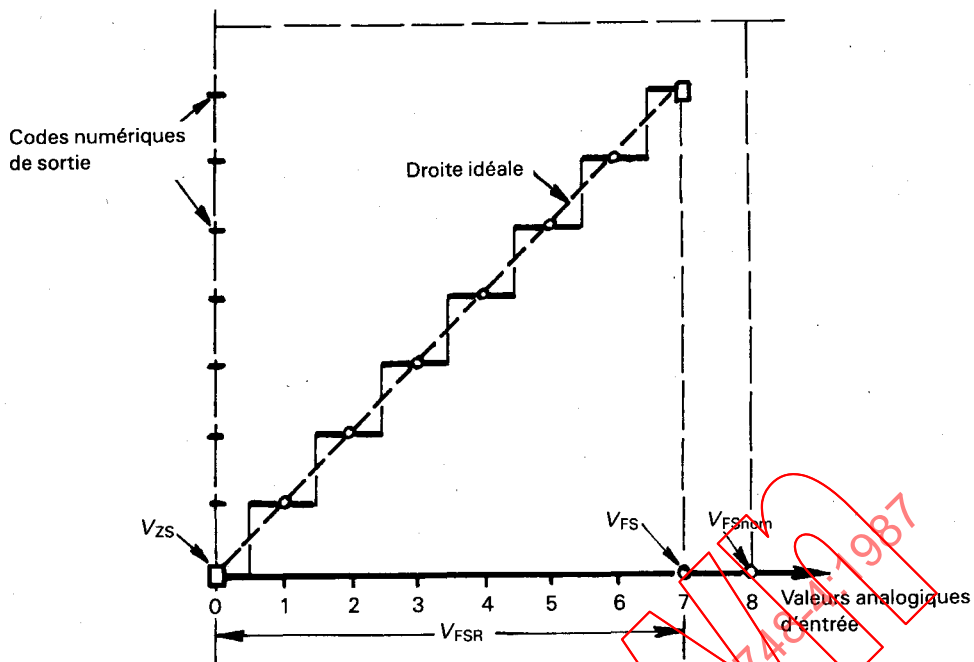
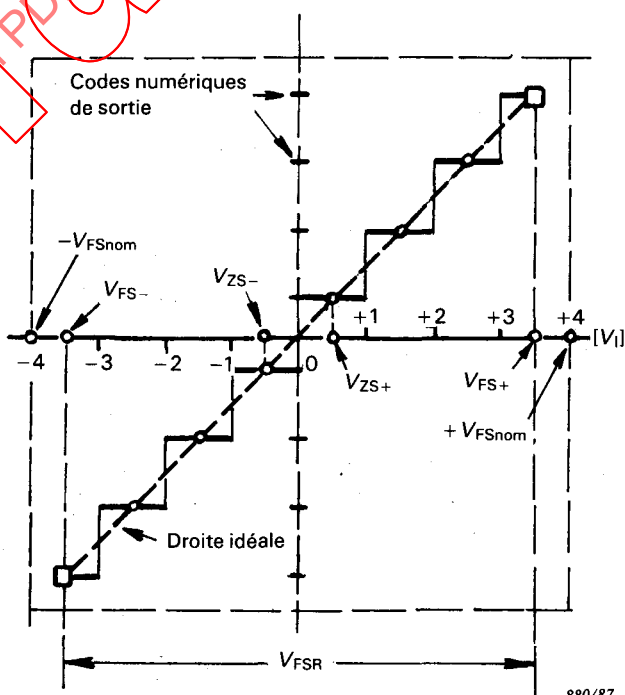
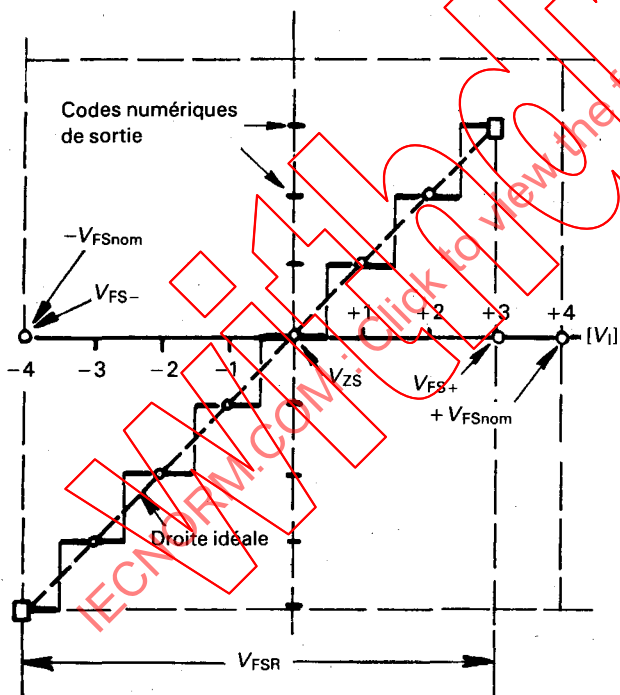


FIG. 3a. — Convertisseur unipolaire analogique-numérique.



880/87

[Vi] = Valeurs analogiques d'entrée

FIG. 3b. — Convertisseur bipolaire analogique-numérique avec vrai zéro.

FIG. 3c. — Convertisseur bipolaire analogique-numérique sans vrai zéro.

FIG. 3. — Droite idéale, valeurs pleine échelle et échelle de zéro (pour des convertisseurs analogique-numérique idéaux et linéaires).

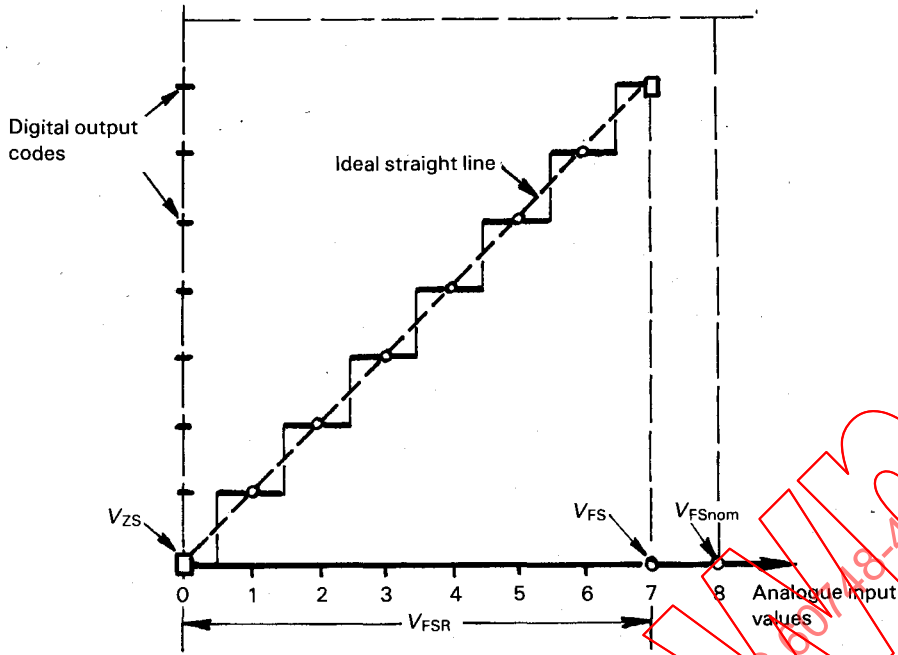


FIG. 3a. — Unipolar ADC.

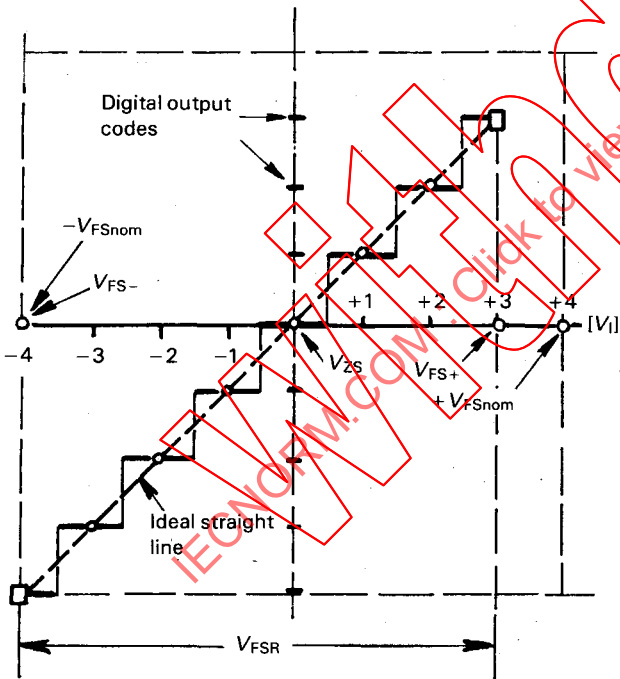


FIG. 3b. — Bipolar ADC with true zero.

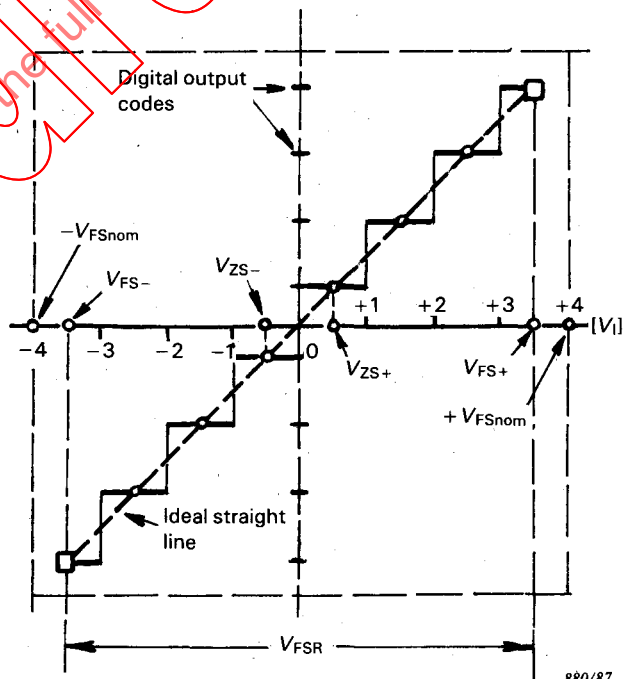


FIG. 3c. — Bipolar ADC with no true zero.

[Vi] = Analogue input values.

FIG. 3. — Ideal straight line, full-scale and zero-scale values (shown for ideal, linear ADC's).

2.1.18 *Gammes pleine échelle* (d'un convertisseur linéaire analogique-numérique ou numérique-analogique) (voir la figure 3)

2.1.18.1 *Gamme (pratique) de pleine échelle* ( $V_{FSR}$ ,  $I_{FSR}$ ) ( $V_{FSRpr}$ ,  $I_{FSRpr}$ )

Gamme totale des valeurs analogiques qui correspond à la droite idéale.

- Notes 1. — L'adjectif qualificatif «pratique» peut presque toujours être supprimé de ce terme, pourvu que, sauf dans de très rares cas, le terme du paragraphe 2.1.18.2 (gamme nominale de pleine échelle) ne soit pas raccourci de la même façon. On peut alors utiliser les symboles littéraux les plus courts ou des abréviations (voir note 2).
2. — Au lieu des symboles littéraux, on peut utiliser les abréviations courantes «FSR, FSR(pr)».
3. — La gamme (pratique) de pleine échelle n'a qu'une valeur nominale, car elle est définie par les extrémités de la droite idéale.

Exemple: Pour un code binaire à  $n$  bits correspondant à la droite idéale, on a:

- pour un convertisseur analogique-numérique:  
 $FSR = (2^n - 1) \times$  (valeur nominale de la largeur du pas);
- pour un convertisseur numérique-analogique:  
 $FSR = (2^n - 1) \times$  (valeur nominale de la hauteur du pas).

2.1.18.2 *Plage nominale de pleine échelle* ( $V_{FSRnom}$ ,  $I_{FSRnom}$ )

Plage totale des valeurs analogiques qui peut être codée théoriquement, avec une précision constante, en nombre total de pas.

Note. — Au lieu des symboles littéraux, on peut utiliser l'abréviation «FSR(nom)».

Exemple: Pour un code binaire à  $n$  bits correspondant à la droite idéale, on a:

- pour un convertisseur analogique-numérique:  
 $FRS(nom) = 2^n \times$  (valeur nominale de la largeur de pas),
- pour un convertisseur numérique-analogique:  
 $FSR(nom) = 2^n \times$  (valeur nominale de la hauteur du pas).

2.1.19 *Pleine échelle* (d'un convertisseur analogique-numérique ou numérique-analogique) (voir la figure 3, page 30)

2.1.19.1 *Pleine échelle* (d'un convertisseur unipolaire analogique-numérique ou numérique-analogique)

Terme utilisé pour indiquer une caractéristique, dans le diagramme de transfert, correspondant au pas dont la valeur nominale de milieu de pas (ou de pas) a la valeur absolue la plus élevée (voir figure 3a, page 30, pour un convertisseur linéaire analogique-numérique).

Notes 1. — L'indice du symbole littéral d'une caractéristique à pleine échelle est «FS».

2. — Au lieu du symbole littéral, on peut utiliser l'abréviation «FS».

2.1.19.2 *Pleine échelle positive* } (d'un convertisseur bipolaire analogique-numérique ou  
 et *Pleine échelle négative* } numérique-analogique)

Termes utilisés pour indiquer une caractéristique correspondant à l'une ou à l'autre des deux extrémités du diagramme de transfert, c'est-à-dire aux pas dont les valeurs nominales de milieu de pas ou de pas ont les valeurs absolues les plus élevées (voir figures 3a et 3b pour les convertisseurs bipolaires linéaires analogique-numérique).

Notes 1. — Les indices du symbole littéral indiquant ces conditions de fonctionnement sont:

«FS+» pour la pleine échelle positive ( $V_{FS+}$ ,  $I_{FS+}$ ),

«FS-» pour la pleine échelle négative ( $V_{FS-}$ ,  $I_{FS-}$ ).

2. — Au lieu du symbole littéral, on peut utiliser les abréviations «FS+ et FS-».

### 2.1.18 Full-scale ranges (of a linear ADC or DAC) (see Figure 3)

#### 2.1.18.1 (Practical) full-scale range ( $V_{FSR}$ , $I_{FSR}$ ), ( $V_{FSRpr}$ , $I_{FSRpr}$ )

The total range of analogue values that correspond to the ideal straight line.

*Notes 1.* — The qualifying adjective “practical” can nearly always be deleted from this term provided that, in a very few critical cases, the term from Sub-clause 2.1.18.2 (nominal full-scale range) is not also shortened in the same way. This permits use of the shorter letter symbols or abbreviations (see Note 2).

2. — In place of the letter symbols, the abbreviations “FSR, FSR(pr)” are in common use.
3. — The (practical) full-scale range has only a nominal value, because it is referred to the end points of the ideal straight line.

*Example:* Using a straight binary n-bit code format, it follows:

- for an ADC:  
FSR =  $(2^n - 1) \times$  (nominal value of step width);
- for a DAC:  
FSR =  $(2^n - 1) \times$  (nominal value of step height).

#### 2.1.18.2 Nominal full-scale range ( $V_{FSRnom}$ , $I_{FSRnom}$ )

The total range in analogue values that theoretically can be coded with constant accuracy by the total number of steps.

*Note.* — In place of the letter symbols, the abbreviation “FSR(nom)” can be used.

*Example:* Using a straight binary n-bit code format, it follows:

- for an ADC:  
FSR(nom) =  $2^n \times$  (nominal value of step width);
- for a DAC:  
FSR(nom) =  $2^n \times$  (nominal value of step height).

### 2.1.19 Full scale (of an ADC or a DAC) (see Figure 3, page 31)

#### 2.1.19.1 Full scale (of an unipolar ADC or DAC)

A term used to refer a characteristic to that step within the transfer diagram whose nominal midstep value or nominal step value has the highest absolute value (see Figure 3a, page 31, for a linear unipolar ADC).

*Notes 1.* — The subscript for the letter symbol of a characteristic at full scale is “FS”.

2. — In place of a letter symbol, the abbreviation “FS” is in common use.

#### 2.1.19.2 Positive full scale and Negative full scale } (of a bipolar ADC or DAC)

Terms used to refer a characteristic to one or the other of the two ends of the transfer diagram, that is, to the steps whose nominal midstep values or nominal step values have the highest absolute values (see Figures 3a and 3b for bipolar linear ADCs).

*Notes 1.* — The subscripts for the letter symbol of characteristics indicating these operating conditions are:

- “FS+” for positive full scale ( $V_{FS+}$ ,  $I_{FS+}$ ),
  - “FS–” for negative full scale ( $V_{FS-}$ ,  $I_{FS-}$ ).
2. — In place of letter symbols, the abbreviations “FS+ and FS–” are in common use.

2.1.20 *Echelle de zéro* (d'un convertisseur analogique-numérique ou numérique-analogique) (voir figure 3)

2.1.20.1 *Echelle de zéro* (d'un convertisseur analogique-numérique ou numérique-analogique ayant un vrai zéro) (voir figures 3a et 3b, page 30)

Terme utilisé pour indiquer une caractéristique correspondant au pas dont la valeur nominale de milieu de pas ou de pas est nulle.

Notes 1. — L'indice du symbole littéral d'une caractéristique correspondant à l'échelle de zéro est «ZS».

2. — Au lieu du symbole littéral, on peut utiliser l'abréviation «ZS».

2.1.20.2 *Echelle de zéro positive* } (d'un convertisseur analogique-numérique ou numérique-  
et *Echelle de zéro négative* } analogique sans vrai zéro) (voir figure 3c, page 30).

Termes utilisés pour indiquer une caractéristique correspondant à l'un ou l'autre des deux pas les plus proches du zéro analogique, c'est-à-dire aux pas dont la valeur nominale de milieu de pas ou de pas ont les plus faibles valeurs absolues.

Notes 1. — Les indices du symbole littéral des caractéristiques indiquant ces conditions de fonctionnement sont:

«ZS+» pour l'échelle de zéro positive ( $V_{ZS+}$ ,  $I_{ZS+}$ ).

«ZS-» pour l'échelle de zéro négative ( $V_{ZS-}$ ,  $I_{ZS-}$ ).

2. — Au lieu des symboles littéraux, on peut utiliser les abréviations «ZS+» et «ZS-».

2.1.21 *Valeur nominale de pleine échelle* ( $V_{FSnom}$ ,  $I_{FSnom}$ )

Valeur liée à la gamme nominale de pleine échelle:

— pour un convertisseur unipolaire:  $V_{FSnom} = V_{FSRnom}$

— pour un convertisseur bipolaire:  $V_{FSnom} = \frac{1}{2} V_{FSRnom}$

(voir fig. 3).

Notes 1. — Dans quelques catalogues, on utilise cette valeur analogique comme valeur de référence pour les réglages ou comme valeur arrondie pour la gamme de pleine échelle.

2. — Au lieu des symboles littéraux, on peut utiliser l'abréviation «FS(nom)».

2.1.22 *Point correspondant au décalage* (d'un convertisseur réglable analogique-numérique ou numérique-analogique)

Dans le diagramme de transfert, point correspondant à la valeur du milieu de pas (pour un convertisseur analogique-numérique) ou à la valeur du pas (pour un convertisseur numérique-analogique) d'un pas pour lequel on spécifie l'erreur de décalage; cette dernière peut être compensée par un réglage approprié (voir figure 4, page 36).

Note. — Ce réglage doit être effectué à partir de ce point, de telle sorte qu'il provoque seulement un déplacement de la caractéristique de transfert parallèlement à elle-même, sans en modifier la pente.

2.1.23 *Point correspondant au gain* (d'un convertisseur réglable analogique-numérique ou numérique-analogique)

Dans le diagramme de transfert, point correspondant à la valeur du milieu de pas (pour un convertisseur analogique-numérique) ou du pas (pour un convertisseur numérique-analogique) d'un pas pour lequel on spécifie l'erreur de gain; cette dernière peut être compensée par un réglage approprié (voir figure 4).

Note. — Le réglage du gain provoque seulement une modification de la pente de la caractéristique de transfert, sans modifier l'erreur de décalage.

2.1.20 *Zero scale* (of an ADC or a DAC) (see Figure 3)2.1.20.1 *Zero scale* (of an ADC or a DAC with true zero) (see Figures 3a and 3b, page 31)

A term used to refer a characteristic to the step whose nominal midstep value or nominal step value equals zero.

- Notes* 1. — The subscript for the letter symbol of a characteristic at zero scale is "ZS".  
2. — In place of a letter symbol, the abbreviation "ZS" is in common use.

2.1.20.2 *Positive zero scale* } (of an ADC or a DAC with no true zero) (see Figure 3c, page 31)  
and *Negative zero scale* }

Terms used to refer a characteristic to one or the other of the two steps closest to analogue zero, that is, to the steps whose nominal midstep value or nominal step value have the two lowest absolute values.

- Notes* 1. — The subscripts for the letter symbols of characteristics indicating these operating conditions are:  
"ZS+" for positive zero scale ( $V_{ZS+}$ ,  $I_{ZS+}$ ),  
"ZS-" for negative zero scale ( $V_{ZS-}$ ,  $I_{ZS-}$ ).  
2. — In place of letter symbols, the abbreviations "ZS+" and "ZS-" are in common use.

2.1.21 *Nominal full-scale value* ( $V_{FSnom}$ ,  $I_{FSnom}$ )

A value derived from the nominal full-scale range:

- for an unipolar converter:  $V_{FSnom} = V_{FSRnom}$
  - for a bipolar converter:  $V_{FSnom} = \frac{1}{2} V_{FSRnom}$
- (see Figure 3).

- Note* 1. — In some few data sheets, this analogue value is used as a reference value for adjustment procedures or as a rounded value for the full-scale range(s).  
2. — In place of letter symbols, the abbreviation "FS(nom)" is in common use.

2.1.22 *Offset point* (of an adjustable ADC or DAC)

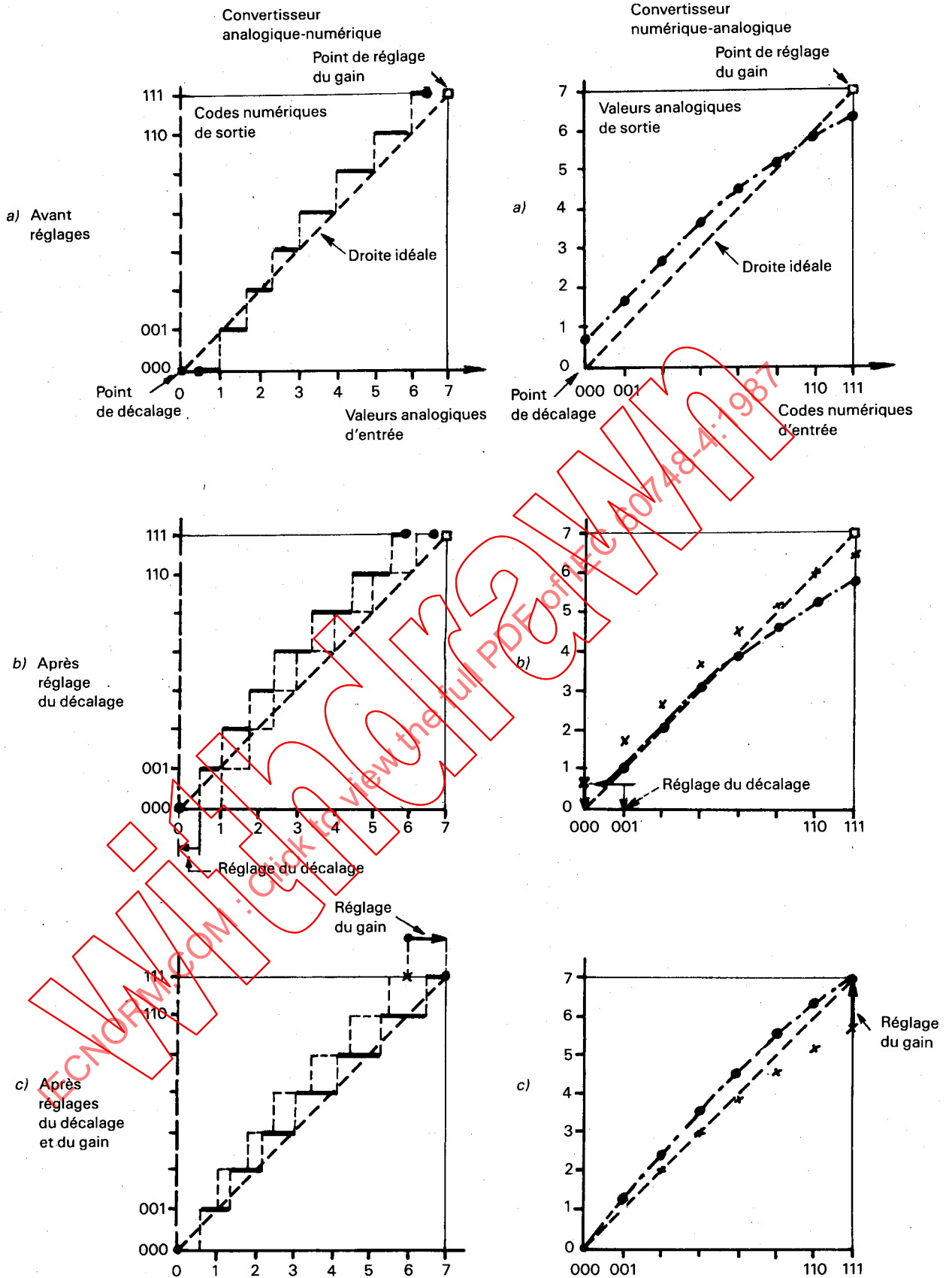
The point in the transfer diagram corresponding to the midstep value (for an ADC) or the step value (for a DAC) of the step about which the offset error is specified, and in reference to which the offset adjustment must be performed (see Figure 4, page 37).

- Note.* — Offset adjustment must be performed with respect to this point, so that it causes only a parallel displacement of the transfer diagram, without changing its slope.

2.1.23 *Gain point* (of an adjustable ADC or DAC)

A point in the transfer diagram corresponding to the midstep value (for an ADC) or the step value (for a DAC) of the step for which the gain error is specified, and in reference to which the gain adjustment is performed (see Figure 4).

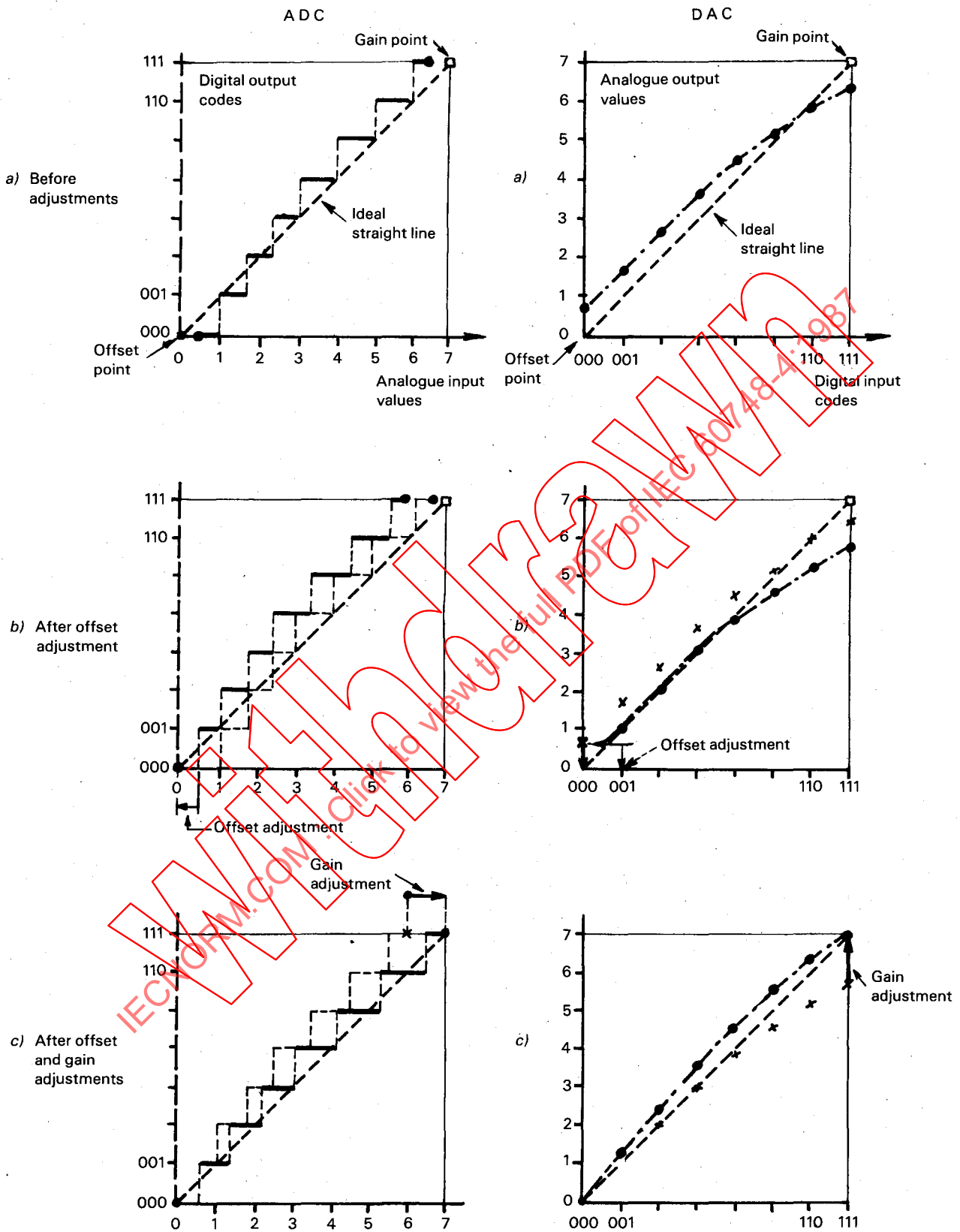
- Note.* — Gain adjustment causes only a change of the slope of the transfer diagram, without changing the offset error.



Dans les exemples ci-dessus:

- le point correspondant au décalage est relatif au pas de code numérique 000;
- le point correspondant au gain est relatif au pas de code numérique 111.

FIG. 4. — Réglage des points correspondant au décalage et au gain.



In the above examples:  
 - the offset point is referred to the step with the digital code 000;  
 - the gain point is referred to the step with the digital code 111.

FIG. 4. — Adjustment in offset point and gain point.

## 2.2 Termes relatifs au fonctionnement statique

### 2.2.1 Résolution (terme général) (voir notes)

- Notes 1. — La résolution est un paramètre de conception; elle ne peut avoir qu'une valeur nominale.  
 2. — La résolution en tant que possibilité peut s'exprimer de différentes façons (voir paragraphes 2.2.2, 2.2.3 et 2.2.4).  
 3. — Les différents termes peuvent être abrégés en «résolution» s'il n'y a pas risque d'ambiguïté (par exemple, lorsque le terme est suivi de sa dimension).

#### 2.2.1.1 Résolution dans le cas d'un convertisseur analogique-numérique

Finesse avec laquelle il est possible de distinguer des valeurs presque égales de la grandeur analogique d'entrée.

#### 2.2.1.2 Résolution dans le cas d'un convertisseur numérique-analogique

Finesse avec laquelle il est possible d'obtenir des valeurs presque égales de la grandeur analogique de sortie.

### 2.2.2 Résolution (numérique)

Nombre ( $n$ ) de chiffres, dans le système de numération choisi, nécessaire pour exprimer le nombre total de pas.

- Notes 1. — Le système de numération est généralement le système binaire ou le système décimal.  
 2. — Dans le système de numération décimale codée en binaire, « $\frac{1}{2}$  chiffre» représente un chiffre décimal supplémentaire ayant la valeur de la position la plus élevée, mais limité aux valeurs décimales «0» ou «1».

### 2.2.3 Résolution (analogique)

#### 2.2.3.1 Résolution (analogique) (d'un convertisseur linéaire ou non linéaire analogique-numérique ou numérique-analogique)

- Pour un convertisseur analogique-numérique: valeur nominale de la largeur du pas.
- Pour un convertisseur numérique-analogique: valeur nominale de la hauteur du pas.

Note. — Pour un convertisseur linéaire analogique-numérique ou numérique-analogique, la valeur constante de la résolution analogique sert souvent d'unité de référence: LSB (voir paragraphe 2.2.3.2.1).

#### 2.2.3.2 LSB

Note. — Cette abréviation peut avoir deux significations. Dans la pratique, la signification se déduit du contexte dans lequel elle est utilisée.

##### 2.2.3.2.1 Symbole LSB (pour les convertisseurs linéaires seulement)

Symbole pour la valeur de la résolution analogique d'un convertisseur linéaire servant d'unité de référence pour les autres grandeurs analogiques du même convertisseur, en particulier des erreurs analogiques, comme multiples ou sous-multiples de la valeur de la résolution analogique.

Exemple: « $\frac{1}{2}$  LSB» signifie: grandeur analogique égale à 0,5 fois la résolution analogique.

Note. — Le symbole LSB provient du fait que, pour un code naturel binaire, la résolution analogique correspond au poids nominal attribué au bit le moins significatif (en anglais: «Least Significant Bit») du nombre binaire.

Dans ce cas, l'identité:  $1 \text{ LSB} = \text{résolution analogique}$

conduit, pour une résolution de  $n$  bits, à:  $1 \text{ LSB} = \frac{\text{FSR}}{2^n - 1} = \frac{\text{FSR (nom)}}{2^n}$ .

## 2.2 Terms related to static performance

### 2.2.1 Resolution (general term) (see notes)

- Notes 1. — Resolution is a design parameter, having only a nominal value.  
 2. — Resolution as a capability can be expressed in different forms (see Sub-clauses 2.2.2, 2.2.3 and 2.2.4).  
 3. — The terms for these different forms may all be shortened to "resolution" if no ambiguity is likely to occur (for example, when the dimension of the term is also given).

#### 2.2.1.1 Resolution of an ADC

The degree to which nearly equal values of the analogue input quantity can be discriminated.

#### 2.2.1.2 Resolution of a DAC

The degree to which nearly equal values of the analogue output quantity can be produced.

### 2.2.2 (Numerical) resolution

The number ( $n$ ) of digits in the chosen numbering system necessary to express the total number of steps.

- Notes 1. — The numbering system is normally a binary or a decimal system.  
 2. — In the binary-coded-decimal numbering system "½ digit" is understood as an additional decimal digit with the highest positional value, but limited to the decimal figures "0" or "1".

### 2.2.3 (Analogue) resolution

#### 2.2.3.1 (Analogue) resolution (of linear or non-linear ADC or DAC)

- For an ADC: the nominal value of the step width.
- For a DAC: the nominal value of the step height.

Note. — For a linear ADC or DAC, the constant magnitude of the analogue resolution is often used as a reference unit: LSB (see Sub-clause 2.2.3.2.1).

#### 2.2.3.2 LSB

Note. — This letter group can have two meanings. In practice, the intended meaning is clarified by the context in which the letter group LSB is used.

##### 2.2.3.2.1 Unit symbol LSB (for linear converters only)

Unit symbol for the magnitude of the analogue resolution of a linear converter, which serves as a reference unit to express the magnitude of other analogue quantities of that same converter, especially of analogue errors, as multiples or submultiples of the magnitude of the analogue resolution.

**Example:** "½ LSB" means an analogue quantity equal to 0.5 times the analogue resolution.

Note. — The unit symbol LSB refers to the fact that, for a natural binary code, the analogue resolution corresponds to the nominal positional weight attributed to the Least Significant Bit of the binary numeral.

In this case, the identity:  $1 \text{ LSB} = \text{analogue resolution}$

leads, for a  $n$ -bit resolution, to:  $1 \text{ LSB} = \frac{\text{FSR}}{2^n - 1} = \frac{\text{FSR (nom)}}{2^n}$

### 2.2.3.2.2 Abréviation LSB

C'est, en anglais, l'abréviation de «Least Significant Bit» (bit le moins significatif), c'est-à-dire du bit de moindre poids pour un nombre binaire naturel.

*Exemple:* Pour le nombre naturel binaire 1010, le chiffre «0» situé à droite est le bit le moins significatif (LSB).

### 2.2.4 Résolution (relative) (d'un convertisseur linéaire analogique-numérique ou numérique-analogique)

Rapport de:

– la résolution analogique

à:

– la gamme de pleine échelle (pratique ou nominale).

*Note.* — Ce rapport s'exprime généralement en pourcentage de la plage de pleine échelle (% FSR, % FSR (nom)). Pour les résolutions élevées (valeur élevée de  $n$ ), il est peu important que ce rapport soit relatif à la gamme pratique ou à la gamme nominale de pleine échelle.

### 2.2.5 Erreurs, précision

*Note générale explicative pour le paragraphe 2.2.5:*

Les définitions du paragraphe 2.2.5 considèrent que les erreurs sont la différence entre la valeur réelle et la valeur nominale de la grandeur analogique. Celles-ci peuvent donc s'exprimer en unités conventionnelles (par exemple, en millivolts) ou en multiples ou sous-multiples de 1 LSB. Une erreur peut aussi s'exprimer en valeur relative, par exemple en «% de FSR». Dans ce cas, il est d'usage courant d'utiliser le même terme que pour la valeur analogique.

#### 2.2.5.1 Erreur de quantification inhérente (d'un convertisseur analogique-numérique idéal)

Dans un pas, écart maximal possible (positif ou négatif) entre la valeur analogique réelle d'entrée et la valeur nominale du milieu de pas.

*Notes 1.* — Cette erreur est due intrinsèquement à la quantification. Pour un convertisseur linéaire analogique-numérique, sa valeur est égale à  $\pm \frac{1}{2}$  LSB (voir figure 2a, page 26).

*2.* — Le terme «erreur de résolution» pour «erreur de quantification inhérente» est déconseillé, car la «résolution» est un paramètre de conception qui n'est, de ce fait, représenté que par une valeur nominale.

#### 2.2.5.2 Erreur de décalage (d'un convertisseur linéaire analogique-numérique ou numérique-analogique) ( $E_0$ )

Différence, au pas ou milieu de pas, entre les valeurs réelle et nominale (voir figure 5a, page 42).

*Notes 1.* — En général, les pas spécifiés pour l'erreur de décalage et l'erreur de gain sont les pas aux extrémités de la gamme pratique de pleine échelle. Pour un convertisseur analogique-numérique, on définit la valeur du milieu de pas comme la valeur pour un point situé à  $\frac{1}{2}$  LSB de la transition adjacente (voir figures 5a et 5b, page 42).

*2.* — Les termes «erreur de décalage» et «erreur de gain» ne doivent être employés que pour des erreurs qui peuvent être annulées. Sinon, on doit utiliser les termes «erreur d'échelle de zéro» et «erreur de pleine échelle».

### 2.2.3.2.2 Abbreviation LSB

Abbreviation for “Least Significant Bit”, that is, for the bit that has the lowest positional weight in a natural binary numeral.

*Example:* In the natural binary numeral “1010”, the rightmost bit “0” is the LSB.

### 2.2.4 (Relative) resolution (of a linear ADC or DAC)

The ratio between:

– the analogue resolution

and

– the full scale range (practical or nominal).

*Note.* — This ratio is normally expressed as a percentage of the full scale range (% of FSR, % of FSR (nom)). For high resolutions (high value of  $n$ ), it is of small importance whether this ratio refers to the practical or nominal full-scale range.

### 2.2.5 Errors, accuracy

*General explanatory Note to Sub-clause 2.2.5:*

The definitions of Sub-clause 2.2.5 describe the errors as the difference between the actual value and the nominal value of the analogue quantity. As such they may be expressed in conventional units (for example, millivolts) or as multiples/submultiples of 1 LSB. An error can also be expressed as a relative value, for example, in “% of FSR”. In this case, it is common practice to use the same term as for the analogue value.

#### 2.2.5.1 Inherent quantization error (of an ideal ADC)

Within a step, the maximum (positive or negative) possible deviation of the actual analogue input value from the nominal midstep value.

*Notes 1.* — This error is inherently due to quantization. For a linear ADC, its value equals  $\pm \frac{1}{2}$  LSB (see Figure 2a, page 26).

*2.* — The term “resolution error” for the “inherent quantization error” is deprecated, because “resolution” as a design parameter has a nominal value only.

#### 2.2.5.2 Offset error (of a linear ADC or DAC) ( $E_0$ )

The difference between the actual midstep value or step value, respectively, and the nominal midstep value or step value, respectively (see Figure 5a, page 43).

*Notes 1.* — Usually, the specified steps for the specification of offset error and gain error are the steps at the ends of the practical full-scale range. For an ADC, the midstep value of these steps is defined as the value for a point  $\frac{1}{2}$  LSB apart from the adjacent transition (see Figures 5a and 5b, page 43).

*2.* — The terms “offset error” and “gain error” should only be used for errors that can be adjusted to zero. Otherwise, the terms “zero-scale error” and “full-scale error” should be used.

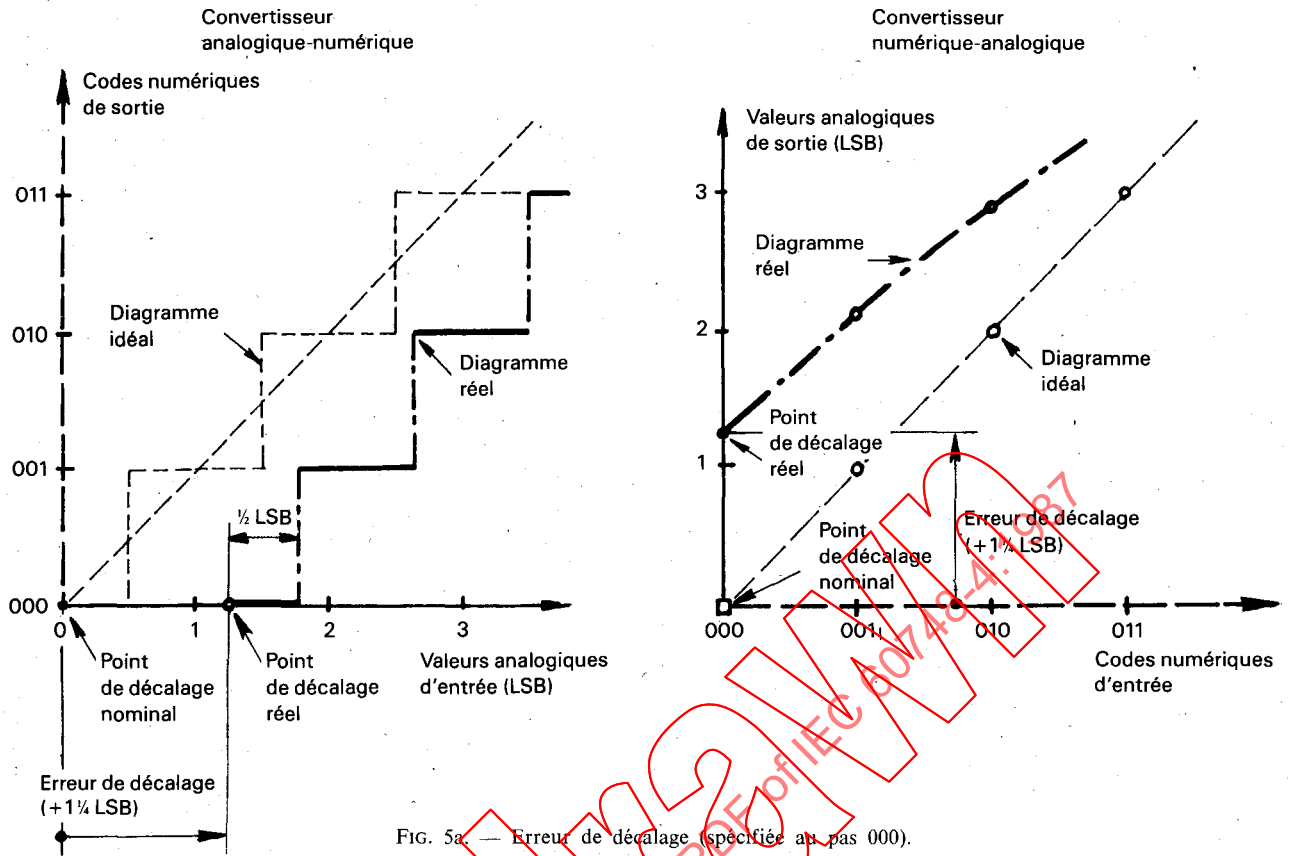


FIG. 5a. — Erreur de décalage (spécifiée au pas 000).

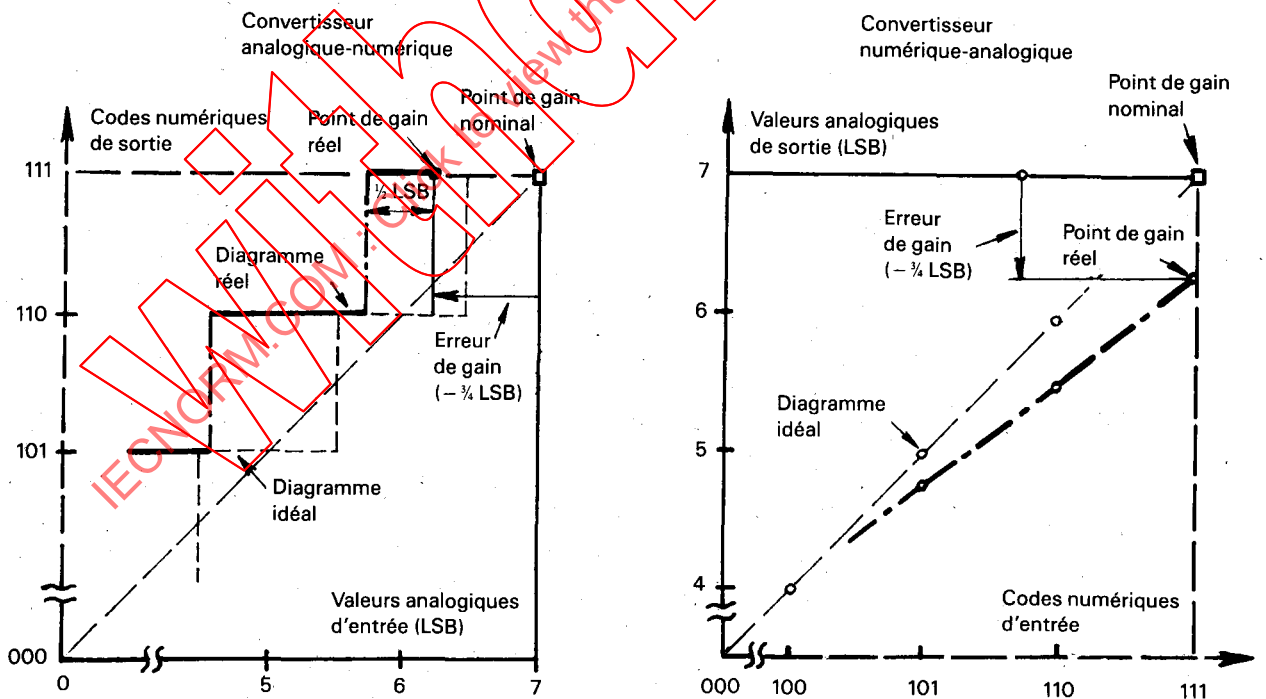


FIG. 5b. — Erreur de gain (après correction de l'erreur de décalage) (spécifiée au pas 111).

FIG. 5. — Erreur de décalage, erreur de gain (d'un convertisseur linéaire 3 bits codé naturel binaire).

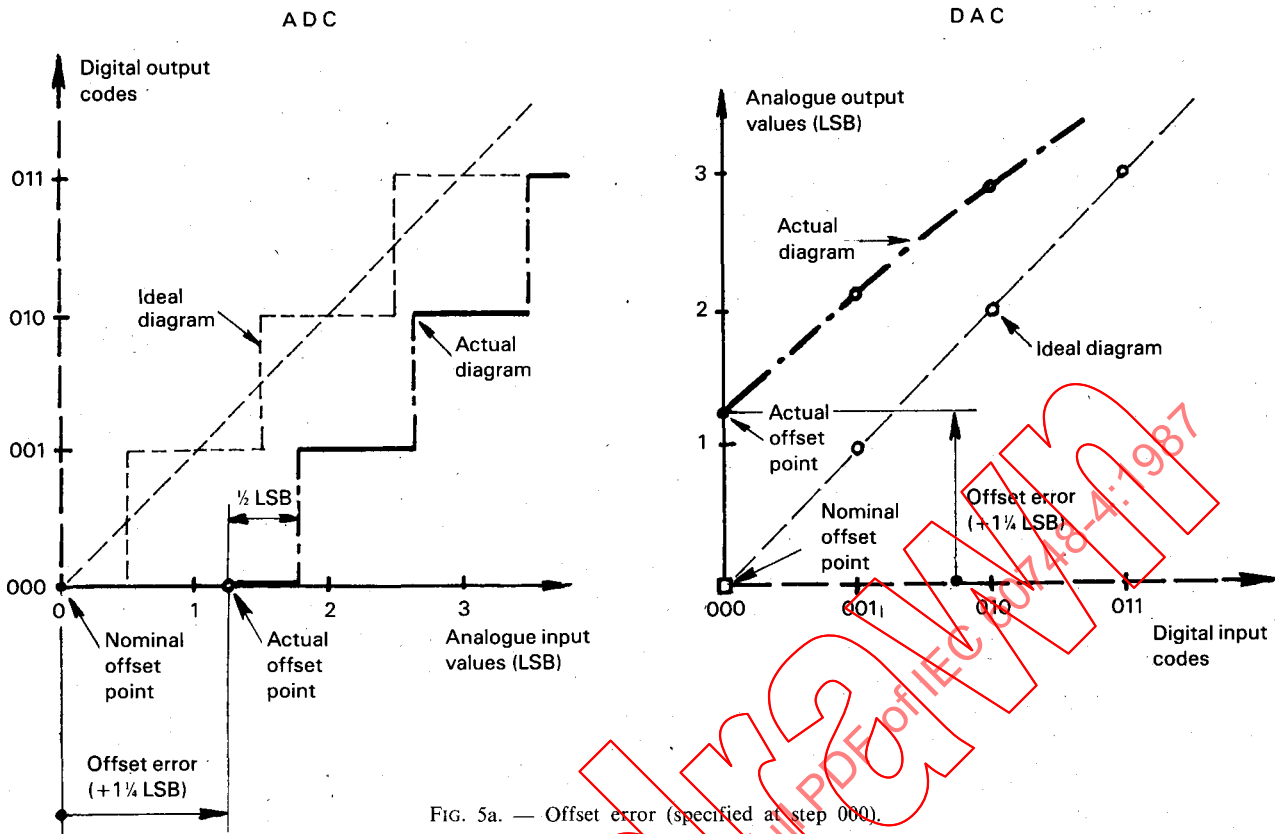


FIG. 5a. — Offset error (specified at step 000).

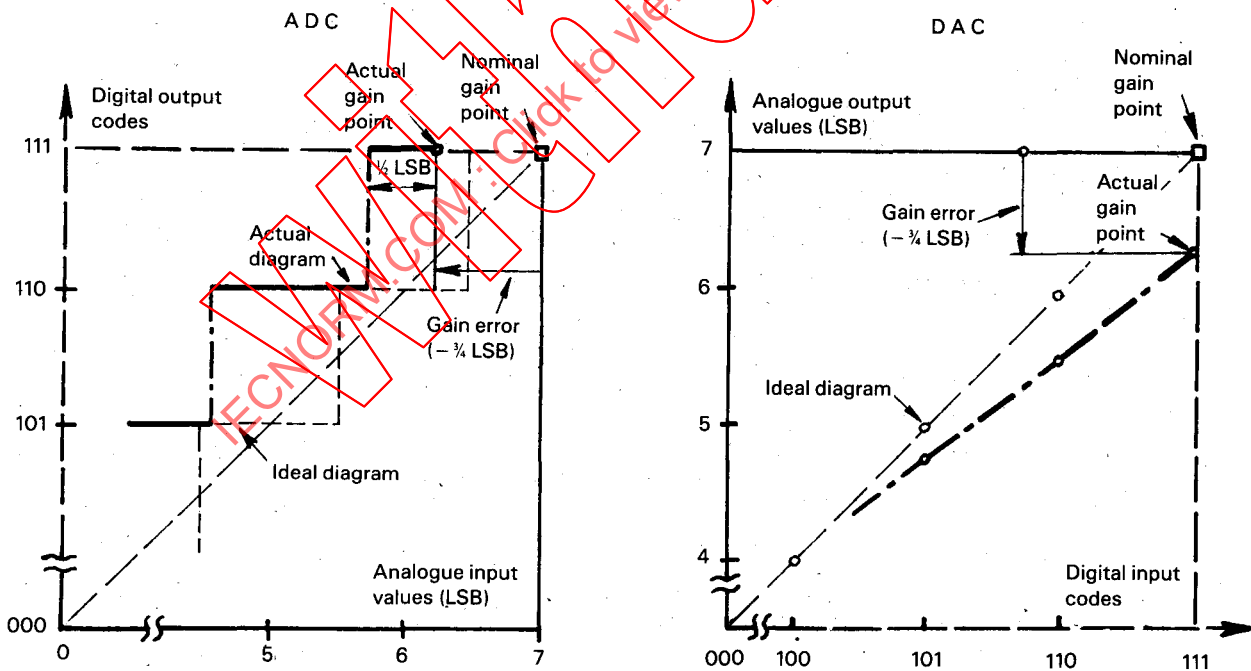


FIG. 5b. — Gain error (after correction of the offset error) (specified at step 111).

882/87

FIG. 5. — Offset error, gain error (of a linear, 3-bit natural binary coded converter).

### 2.2.5.3 Erreur de gain (d'un convertisseur linéaire analogique-numérique ou numérique-analogique) ( $E_G$ )

Différence, au pas ou au milieu de pas, entre les valeurs réelle et nominale dans le diagramme de transfert, au point de gain spécifié, après correction de l'erreur de décalage (voir figure 5b, page 42).

*Note.* — Voir les notes 1 et 2 du paragraphe 2.2.5.2.

### 2.2.5.4 Erreur de linéarité (d'un convertisseur linéaire et réglable analogique-numérique ou numérique-analogique)

#### 2.2.5.4.1 Erreur de linéarité (aux points terminaux) (d'un convertisseur analogique-numérique linéaire et réglable) ( $E_L$ )

Ecart entre la valeur analogique réelle à la transition entre deux pas adjacents et sa valeur idéale, après annulation des erreurs de décalage et de gain (voir figure 6a, page 46).

*Notes 1.* — Le terme abrégé «erreur de linéarité» est couramment utilisé lorsqu'il n'y a pas risque de confusion avec «erreur de linéarité par rapport à la meilleure droite» (voir le paragraphe 2.2.5.4.3).

2. — L'erreur de linéarité ne comprend pas l'erreur de quantification inhérente d'un convertisseur analogique-numérique. La valeur idéale pour la transition correspond à la valeur nominale du milieu de pas  $\pm \frac{1}{2}$  LSB.

#### 2.2.5.4.2 Erreur de linéarité (aux points terminaux) (d'un convertisseur numérique-analogique linéaire et réglable) ( $E_L$ )

Ecart entre la valeur réelle et la valeur nominale du pas, après annulation des erreurs de décalage et de gain (voir figure 6a).

*Note.* — Le terme abrégé «erreur de linéarité» est couramment utilisé lorsqu'il n'y a pas risque de confusion avec «erreur de linéarité par rapport à la meilleure droite» (voir le paragraphe 2.2.5.4.4).

#### 2.2.5.4.3 Erreur de linéarité par rapport à la meilleure droite (d'un convertisseur analogique-numérique linéaire et réglable) ( $E_{L(adj)}$ )

Différence entre la valeur réelle analogique et la valeur idéale à la transition entre deux pas adjacents, après correction des erreurs de décalage et de gain dans le but de minimiser cette différence (soit positive, soit négative) (voir figure 6b, page 46).

*Notes 1.* — L'erreur de quantification inhérente n'est pas comprise dans l'erreur de linéarité par rapport à la meilleure droite d'un convertisseur analogique-numérique. La valeur idéale pour la transition correspond à la valeur nominale du milieu de pas  $\pm \frac{1}{2}$  LSB.

2. — Pour un diagramme de transfert régulièrement incurvé, les valeurs à chaque extrémité sont égales à la moitié de la valeur absolue apparente de l'erreur de linéarité aux points terminaux (voir figure 6b).

#### 2.2.5.4.4 Erreur de linéarité par rapport à la meilleure droite (d'un convertisseur numérique-analogique linéaire et réglable) ( $E_{L(adj)}$ )

Différence entre la valeur de pas réelle et la valeur nominale, après correction des erreurs de décalage et de gain dans le but de minimiser cette différence (soit positive, soit négative) (voir figure 6b).

*Note.* — Pour un diagramme de transfert régulièrement incurvé, les valeurs à chaque extrémité sont égales à la moitié de la valeur absolue apparente de l'erreur de linéarité aux points terminaux (voir figure 6b).

### 2.2.5.3 Gain error (of a linear ADC or DAC) ( $E_G$ )

The difference between the actual midstep value or step value, respectively, and the nominal midstep value or step value, respectively, in the transfer diagram at the specified gain point, after the offset error has been adjusted to zero (see Figure 5b, page 43).

*Note.* — See Notes 1 and 2 to Sub-clause 2.2.5.2.

### 2.2.5.4 Linearity error (of a linear and adjustable ADC or DAC)

#### 2.2.5.4.1 (End-point) linearity error (of a linear and adjustable ADC) ( $E_L$ )

The difference between the actual analogue value at the transition between any two adjacent steps and its ideal value, after offset error and gain error have been adjusted to zero (see Figure 6a, page 47).

- Notes* 1. — The short term “linearity error” is in common use when no ambiguity with the “best-straight-line linearity error” (Sub-clause 2.2.5.4.3) is likely to occur.  
 2. — The inherent quantization error is not included in the linearity error of an ADC. The ideal value for the transition corresponds to the nominal midstep value  $\pm \frac{1}{2}$  LSB.

#### 2.2.5.4.2 (End-point) linearity error (of a linear and adjustable DAC) ( $E_L$ )

The difference between the actual step value and the nominal step value, after offset error and gain error have been adjusted to zero (see Figure 6a).

- Note.* — The short term “linearity error” is in common use when no ambiguity with the “best-straight-line linearity error” (Sub-clause 2.2.5.4.4) is likely to occur.

#### 2.2.5.4.3 Best-straight-line linearity error (of a linear and adjustable ADC) ( $E_{L(\text{adj})}$ )

The difference between the actual analogue value at the transition between any two adjacent steps and its ideal value, after offset error and gain error have been adjusted to minimize the extreme values of this difference (either positive or negative) (see Figure 6b, page 47).

- Notes* 1. — The inherent quantization error is not included in the best-straight-line linearity error of an ADC. The ideal value for the transition corresponds to the nominal midstep value  $\pm \frac{1}{2}$  LSB.  
 2. — For an uniformly curved transfer diagram, the extreme values will yield half of the apparent absolute value of the end-point linearity error (see Figure 6b).

#### 2.2.5.4.4 Best-straight-line linearity error (of a linear and adjustable DAC) ( $E_{L(\text{adj})}$ )

The difference between the actual step value and the nominal step value, after offset error and gain error have been adjusted to minimize the extreme value of this difference (either positive or negative) (see Figure 6b).

- Note.* — For an uniformly curved transfer diagram, the extreme values will yield half of the apparent absolute value of the end-point linearity error (see Figure 6b).

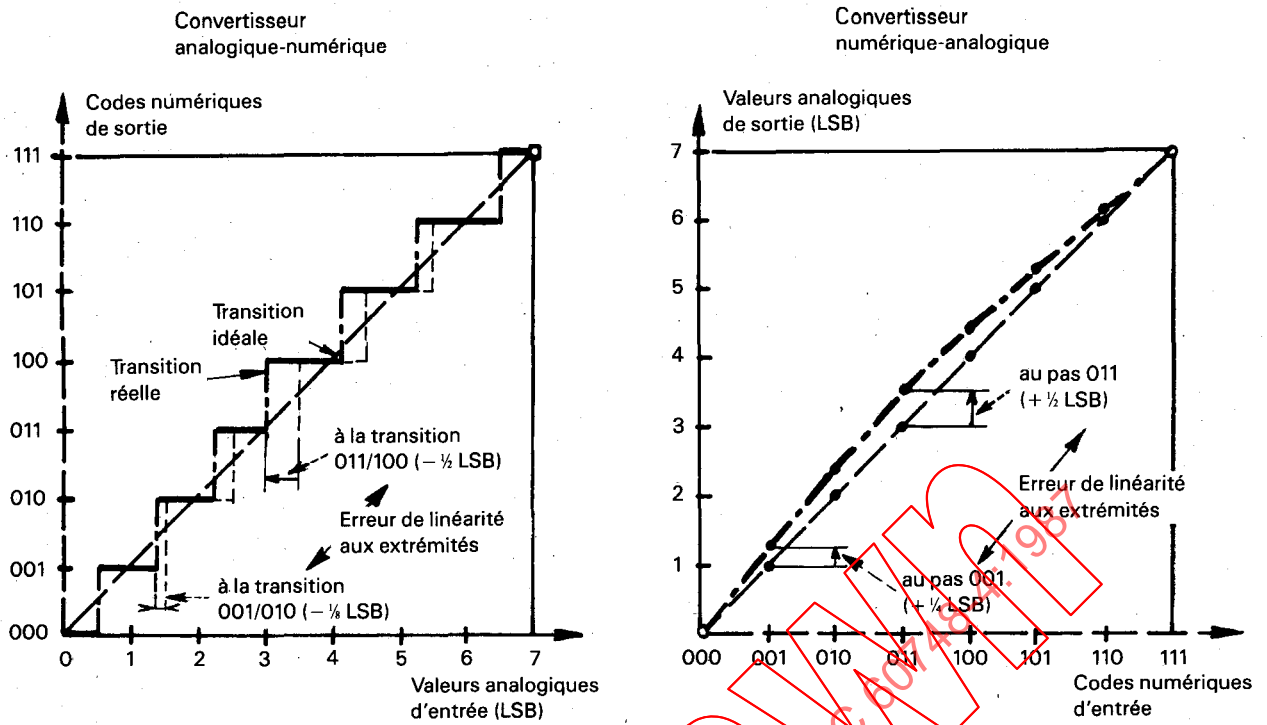


FIG. 6a. — Erreur de linéarité aux extrémités d'un palier (une fois annulées les erreurs de décalage et de gain).

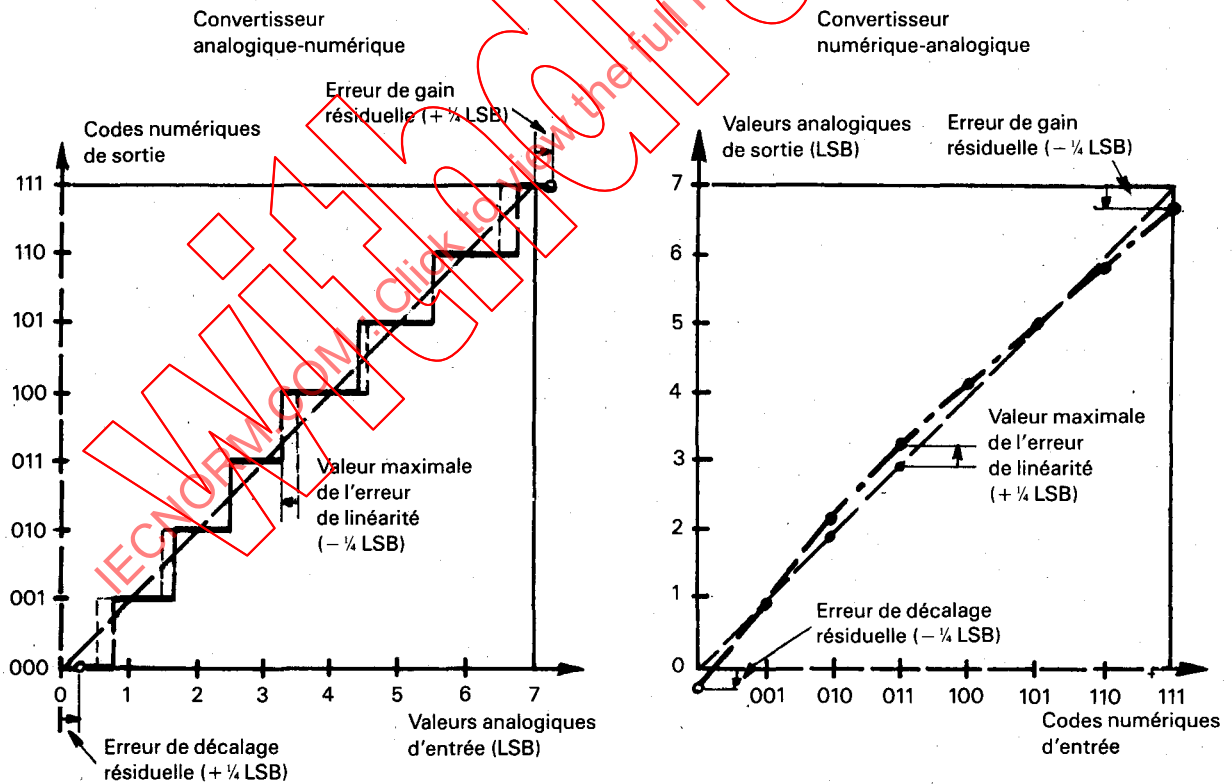


FIG. 6b. — Erreur de linéarité par rapport à la meilleure droite (valeurs comprises entre  $\pm 1/4$  LSB).

FIG. 6. — Erreurs de linéarité (d'un convertisseur linéaire 3 bits codé naturel binaire).

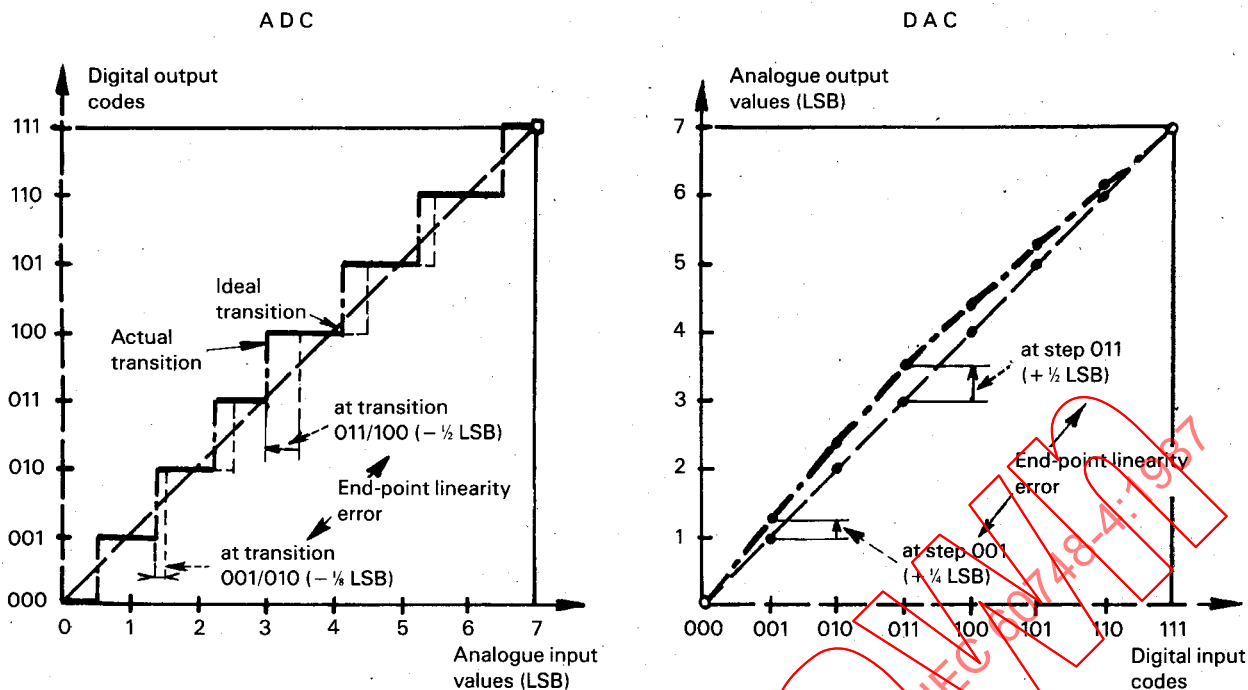


FIG. 6a. — End-point linearity error of a linear ADC or DAC (offset error and gain error are adjusted to the value zero).

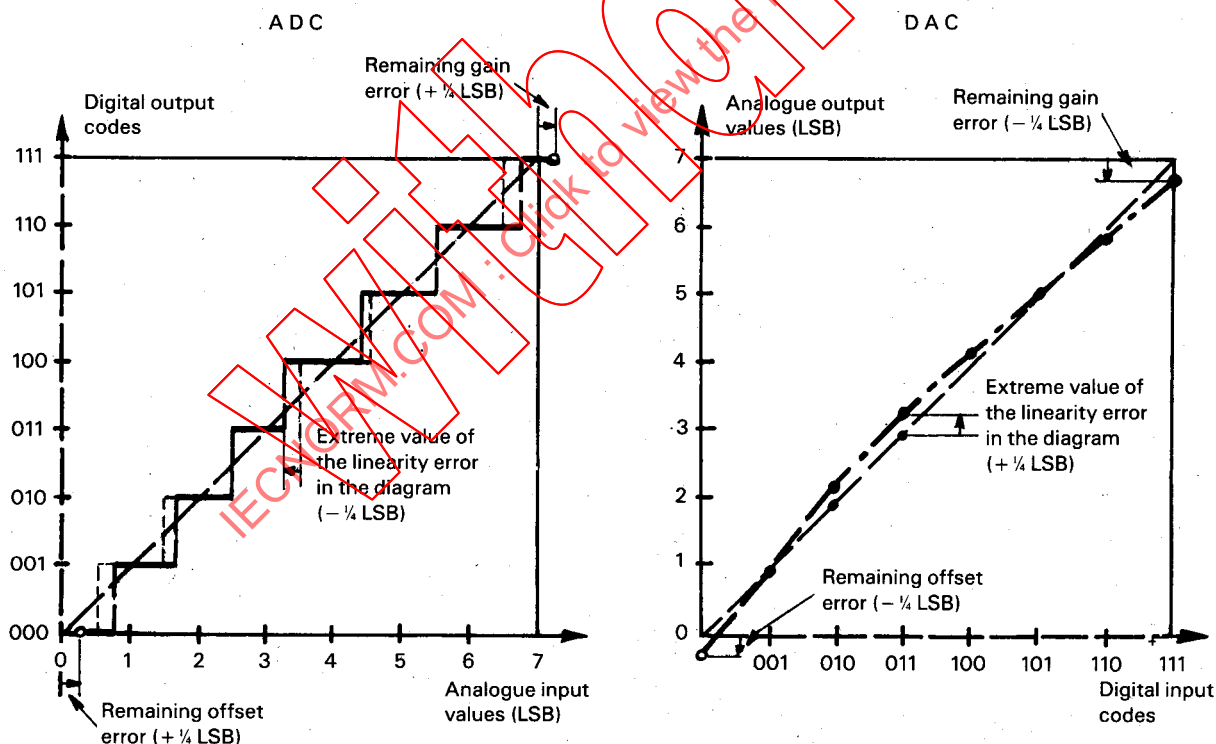


FIG. 6b. — Best-straight-line linearity error (values between  $\pm \frac{1}{2}$  LSB).

FIG. 6. — Linearity errors (of a linear, 3-bit natural binary-coded converter).

2.2.5.5 Erreur de linéarité différentielle (d'un convertisseur linéaire analogique-numérique ou numérique-analogique) ( $E_D$ )

Ecart entre la valeur réelle de la largeur – ou de la hauteur – du pas et la valeur idéale (1 LSB) (voir figure 7).

Note. — Une erreur de linéarité différentielle supérieure à 1 LSB peut conduire à des codes absents pour un convertisseur analogique-numérique ou à une non-monotonicité pour un convertisseur numérique-analogique (voir figures 8 et 9, pages 48 et 50).

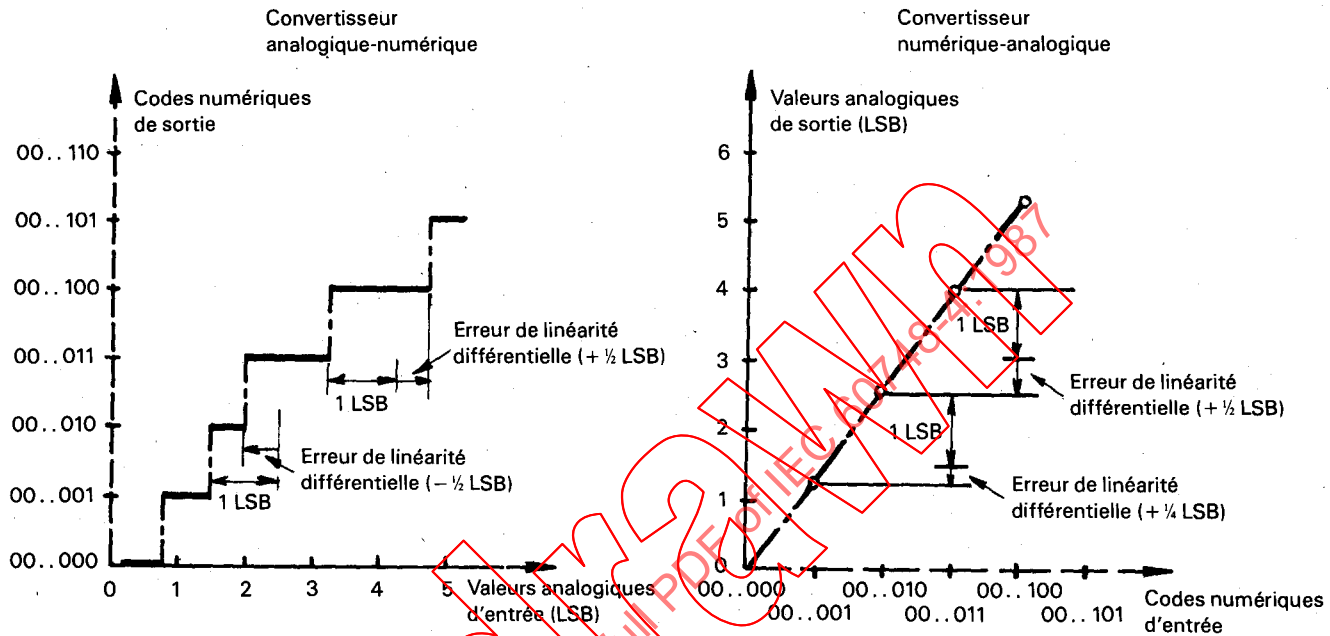


FIG. 7. — Erreur de linéarité différentielle (d'un convertisseur linéaire analogique-numérique ou numérique-analogique).

884/87

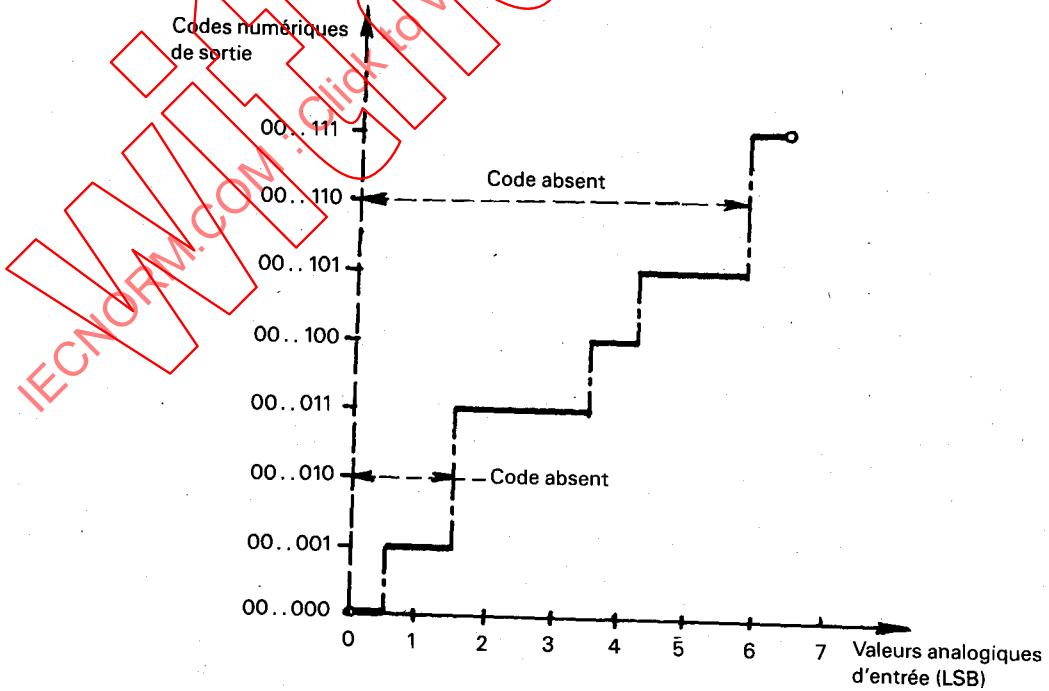


FIG. 8. — Code absent (pour un convertisseur analogique-numérique).

885/87

2.2.5.5 Differential linearity error (of a linear ADC or DAC) ( $E_D$ )

The difference between the actual step width or step height and the ideal value (1 LSB) (see Figure 7).

Note. — A differential linearity error greater than 1 LSB can lead to missing codes in an ADC or to non-monotonicity of a DAC (see Figures 8 and 9, pages 49 and 51).

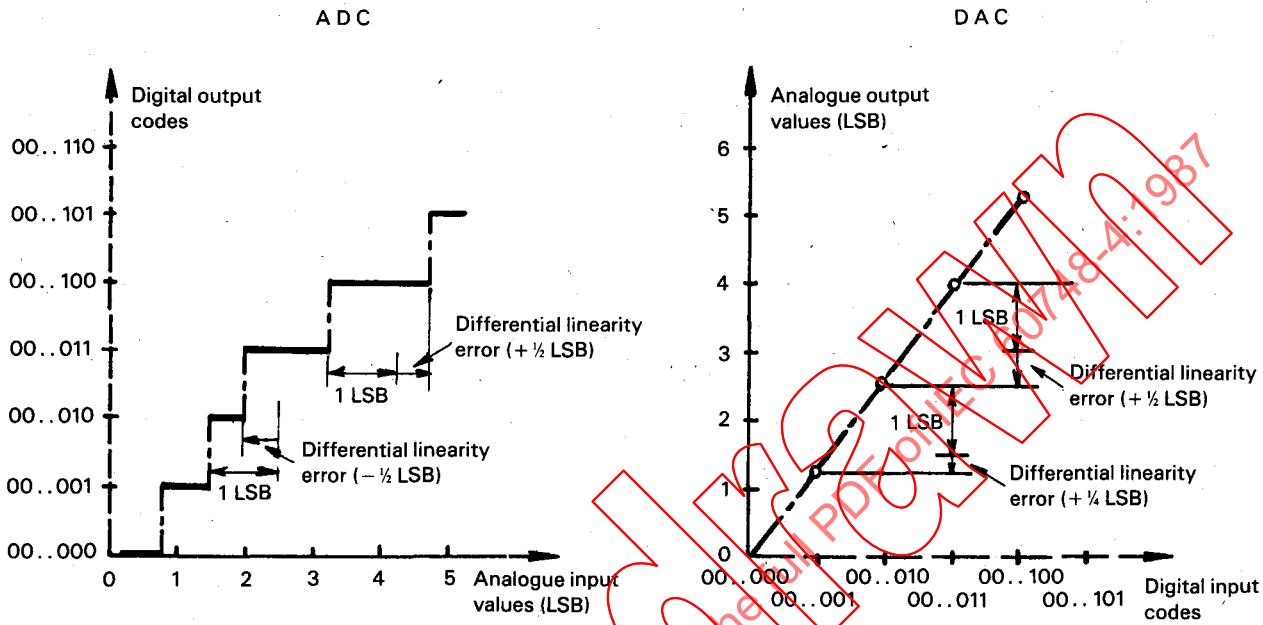


FIG. 7. — Differential linearity error of a linear ADC or DAC.

884/87

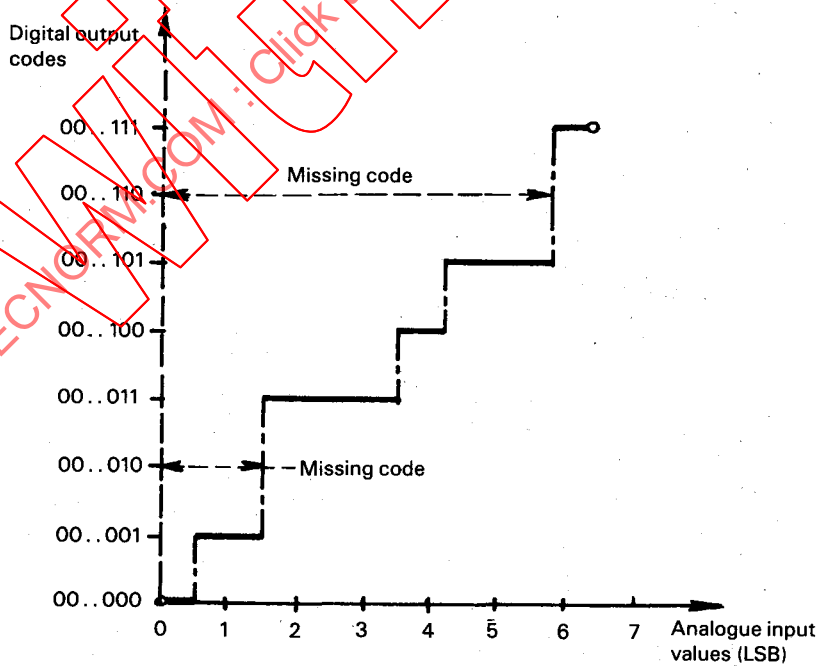


FIG. 8. — Missing code (for an ADC).

885/87

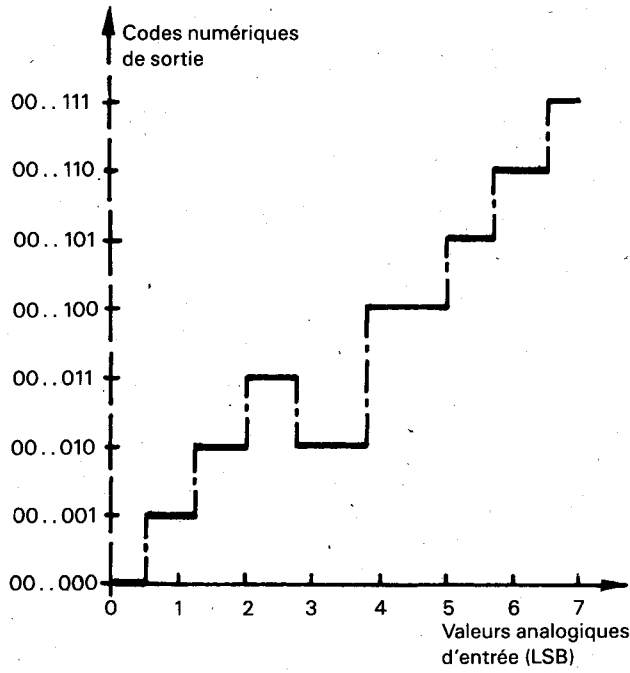


FIG. 9a. — Convertisseur analogique-numérique.

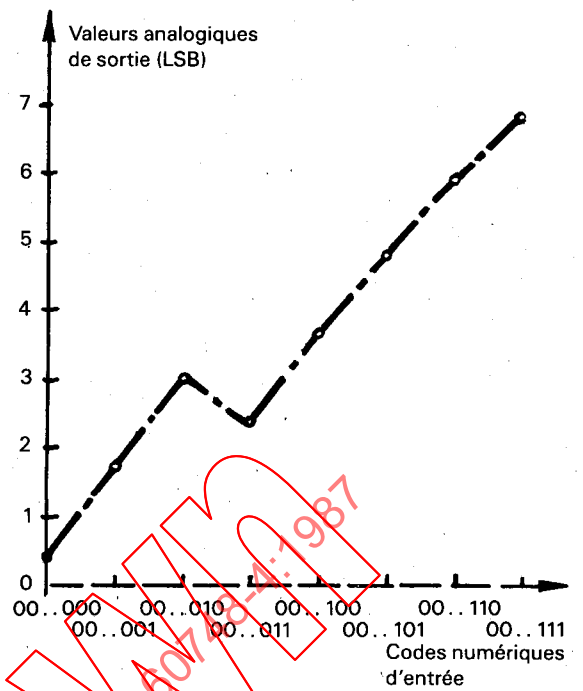


FIG. 9b. — Convertisseur numérique-analogique.

886/87

FIG. 9. — Conversion non monotone (d'un convertisseur analogique-numérique ou numérique-analogique).

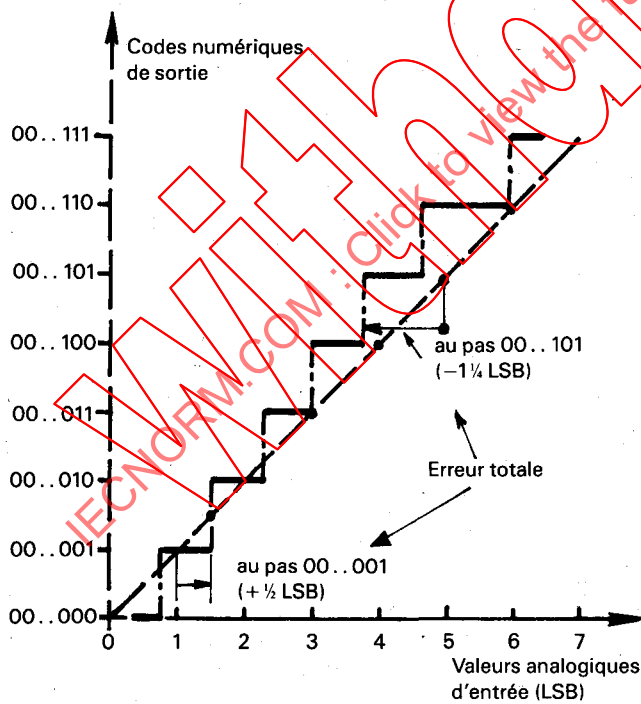


FIG. 10a. — Convertisseur analogique-numérique.

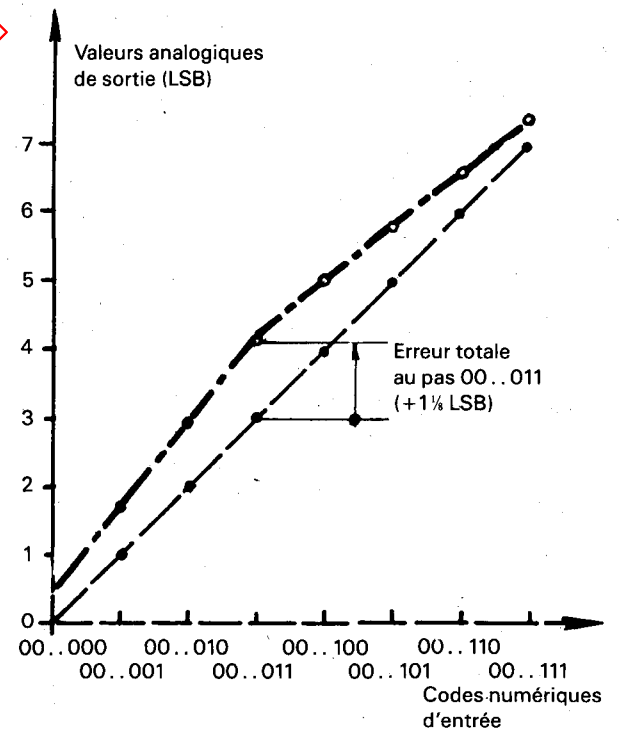


FIG. 10b. — Convertisseur numérique-analogique.

887/87

FIG. 10. — Erreur de précision absolue, erreur totale (d'un convertisseur linéaire analogique-numérique ou numérique-analogique).

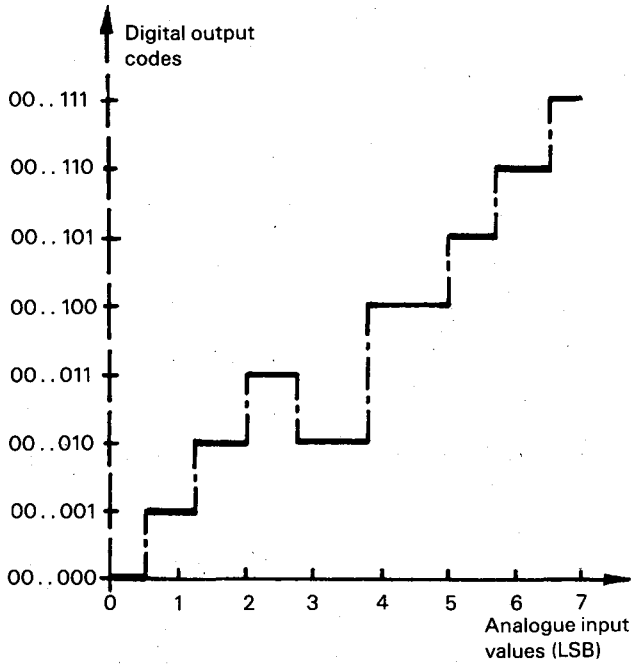


Fig. 9a. — ADC.

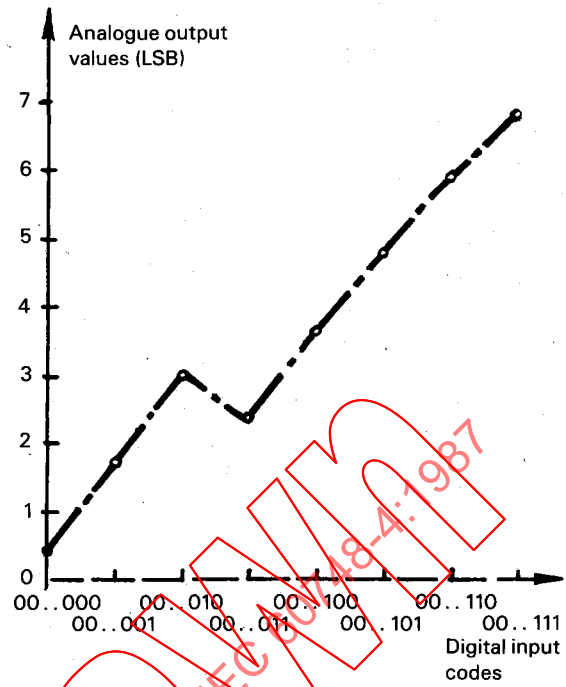


Fig. 9b. — DAC.

886/87

FIG. 9. — Non-monotonic conversion (of an ADC or DAC).

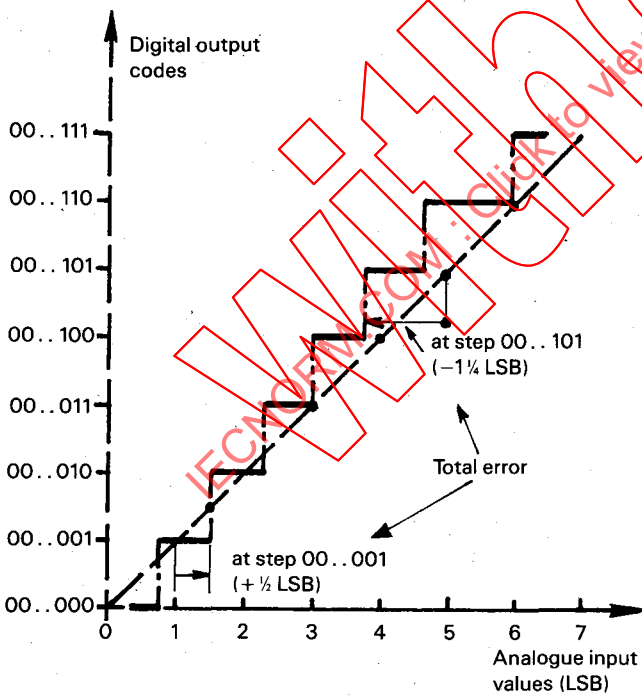


Fig. 10a. — ADC.

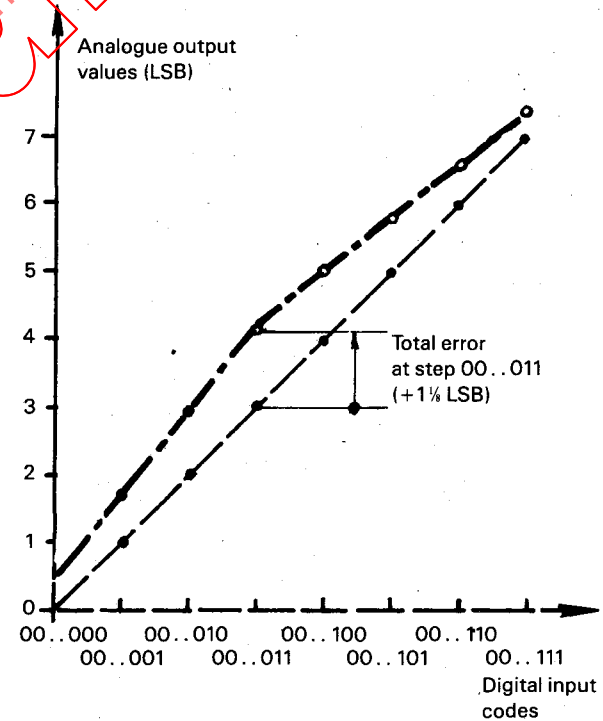


Fig. 10b. — DAC.

887/87

FIG. 10. — Absolute accuracy error, total error (of a linear ADC or DAC).

### 2.2.5.6 *Code absent* (d'un convertisseur analogique-numérique)

Code intermédiaire qui est absent lorsque, pour une modification de la valeur analogique d'entrée dans un convertisseur analogique-numérique, il se produit un changement multiple de codes à la sortie numérique (voir figure 8, page 48).

### 2.2.5.7 *Monotonicité* (d'un convertisseur analogique-numérique ou numérique-analogique)

Propriété d'une fonction de transfert qui assure qu'une croissance ou une décroissance de la sortie analogique d'un convertisseur numérique-analogique ou de la sortie numérique d'un convertisseur analogique-numérique traduit fidèlement la croissance ou la décroissance de l'entrée numérique ou analogique.

*Note.* — Un incrément ou décrement intermédiaire comprenant la valeur zéro n'a pas d'effet sur la monotonicité.

### 2.2.5.8 *Erreur de pleine échelle* (d'un convertisseur linéaire analogique-numérique ou numérique-analogique) ( $E_{FS}$ )

Ecart entre la valeur réelle et la valeur nominale (du pas ou du milieu de pas) pour une pleine échelle spécifiée.

*Note.* — Normalement, cette méthode de spécification des erreurs s'applique aux convertisseurs qui n'ont pas de possibilité de réglage extérieur de l'erreur de décalage et de l'erreur de gain.

### 2.2.5.9 *Erreur d'échelle de zéro* (d'un convertisseur linéaire analogique-numérique ou numérique-analogique) ( $E_{ZS}$ )

Ecart entre la valeur réelle et la valeur nominale du pas ou du milieu de pas pour l'échelle de zéro spécifiée.

*Note.* — Voir la note du paragraphe 2.2.5.8.

### 2.2.5.10 *Erreur de précision absolue, erreur totale* (d'un convertisseur linéaire analogique-numérique ou numérique-analogique) ( $E_T$ )

*Note.* — Si cette erreur est exprimée en valeur relative, on doit utiliser le terme «erreur de précision relative» au lieu d'«erreur de précision absolue».

#### 2.2.5.10.1 *Erreur de précision absolue, erreur totale* (d'un convertisseur linéaire analogique-numérique)

Dans un pas, écart maximal (positif ou négatif) entre la valeur analogique et la valeur nominale au milieu de pas (voir figure 10a, page 50).

*Note.* — Cette erreur résulte de l'ensemble des erreurs de décalage, de gain, de linéarité et de quantification inhérente.

#### 2.2.5.10.2 *Erreur de précision absolue, erreur totale* (d'un convertisseur linéaire numérique-analogique)

Dans un pas, écart (positif ou négatif) entre la valeur de pas réelle et la valeur nominale (voir figure 10b, page 50).

*Note.* — Cette erreur résulte de l'ensemble des erreurs de décalage, de gain et de linéarité inhérente.

### 2.2.5.11 *Erreur due à un changement de polarité* (d'un convertisseur analogique-numérique à sortie décimale et auto-polarisation) ( $E_{RO}$ )

Différence de lecture de sortie pour la même valeur absolue de la grandeur analogique d'entrée (proche de la pleine échelle), lorsqu'on passe d'une polarité positive à une polarité négative.

### 2.2.5.6 *Missing code* (of an ADC)

An intermediate code that is absent when the changing analogue input to an ADC causes a multiple code change at the digital output (see Figure 8, page 49).

### 2.2.5.7 *Monotonicity* (of an ADC or a DAC)

A property of the transfer function that ensures that the increase or decrease of the analogue output of a DAC or the digital output of an ADC is consistent with an increase or decrease of the digital or analogue input, respectively.

*Note.* — An intermediate increment or decrement with the value zero does not invalidate monotonicity.

### 2.2.5.8 *Full-scale error* (of a linear ADC or DAC) ( $E_{FS}$ )

The difference between the actual midstep value or step value and the nominal midstep value or step value, respectively, at specified full scale.

*Note.* — Normally, this error specification is applied to converters that have no arrangement for an external adjustment of offset error and gain error.

### 2.2.5.9 *Zero-scale error* (of a linear ADC or DAC) ( $E_{ZS}$ )

The difference between the actual midstep value or step value and the nominal midstep value or step value, respectively, at specified zero scale.

*Note.* — See the note to Sub-clause 2.2.5.8.

### 2.2.5.10 *Absolute accuracy error, total error* (of a linear ADC or DAC) ( $E_T$ )

*Note.* — If this error is expressed as a relative value, the term "relative accuracy error" should be used instead of "absolute accuracy error".

#### 2.2.5.10.1 *Absolute accuracy error, total error* (of a linear ADC)

The maximum difference (positive or negative) between an analogue value and the nominal midstep value, within any step (see Figure 10a, page 51).

*Note.* — This error includes contributions from offset error, gain error, linearity error and the inherent quantization error.

#### 2.2.5.10.2 *Absolute accuracy error, total error* (of a linear DAC)

The difference (positive or negative) between the actual step value and the nominal step value, for any step (see Figure 10b, page 51).

*Note.* — This error includes contributions from offset error, gain error and linearity error.

### 2.2.5.11 *Roll-over error* (of an ADC with decimal output and auto-polarity) ( $E_{RO}$ )

The difference in output reading for a same magnitude of analogue input (close to full scale), when switched between positive and negative polarity.

2.2.6 *Sensibilité du courant de sortie (ou de la tension de sortie) à la variation de la tension d'alimentation (sensibilité à la variation de l'alimentation) d'un convertisseur numérique-analogique ( $k_{SVS}$ )*

Variation du courant (ou de la tension) de sortie de pleine échelle, due à une variation de la tension d'alimentation.

*Note.* — Cette sensibilité s'exprime généralement par le rapport:

- de la variation, en pourcentage, du courant ou de la tension de pleine échelle,
- à la variation, en pourcentage, de la tension d'alimentation, c'est-à-dire par: % / %.

2.2.7 *Conformité en tension (ou en courant) d'un convertisseur numérique-analogique ( $\Delta V_{O(op)}$ ,  $\Delta I_{O(op)}$ )*

La grandeur de sortie étant représentée par une tension ou par un courant, gamme admissible de courant ou de tension de sortie à l'intérieur de laquelle les spécifications s'appliquent.

2.2.8 *Asymétrie de pleine échelle (pour un convertisseur numérique-analogique ayant des sorties analogiques complémentaires) ( $\Delta I_{FSS}$ ,  $\Delta V_{FSS}$ )*

Différence en valeur absolue entre les deux valeurs de sortie analogiques de pleine échelle.

2.3 *Termes relatifs au fonctionnement dynamique*

2.3.1 *Temps de conversion (d'un convertisseur analogique-numérique) ( $t_c$ )*

Temps qui s'écoule entre la commande de l'exécution d'une conversion et l'apparition, à la sortie du convertisseur, de l'information numérique complète correspondant à la valeur analogique d'entrée.

*Note.* — Du fait que les temps d'établissement et de recouvrement s'ajoutent obligatoirement, il s'ensuit que le temps de conversion maximal spécifié est généralement inférieur à l'inverse du taux de conversion dans le plus mauvais cas.

2.3.2 *Taux de conversion (d'un convertisseur analogique-numérique à commande extérieure) ( $f_c$ )*

Nombre de conversions par unité de temps.

*Notes 1.* — Le taux de conversion maximal doit être spécifié pour la pleine résolution.

2. — On exprime généralement le taux de conversion par le nombre de conversions par seconde.

2.3.3 *Caractéristiques numériques (d'un convertisseur numérique-analogique linéaire ou multiplicateur) (voir figure 11, page 56)*

*Note.* — Pour un convertisseur numérique-analogique multiplicateur,

- ces caractéristiques sont relatives à une variation à l'entrée numérique, la tension de référence étant maintenue constante,
- on doit utiliser les termes complets et l'indice supplémentaire  $d$  ou  $D$ , afin d'effectuer la distinction entre les caractéristiques numériques et les caractéristiques du signal de référence.

2.3.3.1 *Temps d'établissement (numérique) ( $t_s$ ,  $t_{sd}$ )*

Intervalle de temps entre l'instant où l'on applique une variation à l'entrée numérique et l'instant où la valeur analogique de sortie atteint pour la dernière fois une zone d'erreurs spécifiée au voisinage de sa valeur finale.

### 2.2.6 Output current (or output voltage) supply voltage sensitivity (power supply sensitivity) of a DAC ( $k_{SVS}$ )

The change in full scale of output current (or voltage) caused by a change in supply voltage.

*Note.* — This sensitivity is usually expressed as the ratio of:

- the percent change of full-scale current or voltage, to:
- the percent change of supply voltage, that is, in % / %.

### 2.2.7 Voltage (or current) compliance (of a DAC) ( $\Delta V_{O(op)}$ , $\Delta I_{O(op)}$ )

For current (or voltage) as the output quantity, the permissible range of output voltage (or current), respectively, within which the specifications are valid.

### 2.2.8 Full-scale asymmetry (of a DAC with complementary analogue outputs) ( $\Delta I_{FSS}$ , $\Delta V_{FSS}$ )

The difference in absolute value between the two full-scale analogue outputs.

## 2.3 Terms related to dynamic performance

### 2.3.1 Conversion time (of a ADC) ( $t_c$ )

The time elapsed between the command to perform a conversion, and the appearance at the converter output of the complete digital representation of the analogue input value.

*Note.* — Due to additionally needed settling and recovery times, the maximum specified conversion rate is smaller than the reciprocal of the worst-case conversion time.

### 2.3.2 Conversion rate (of an externally-controlled ADC) ( $f_c$ )

The number of conversions per unit time.

- Notes* 1. — The maximum conversion rate should be specified for full resolution.  
2. — The conversion rate is usually expressed as the number of conversions per second.

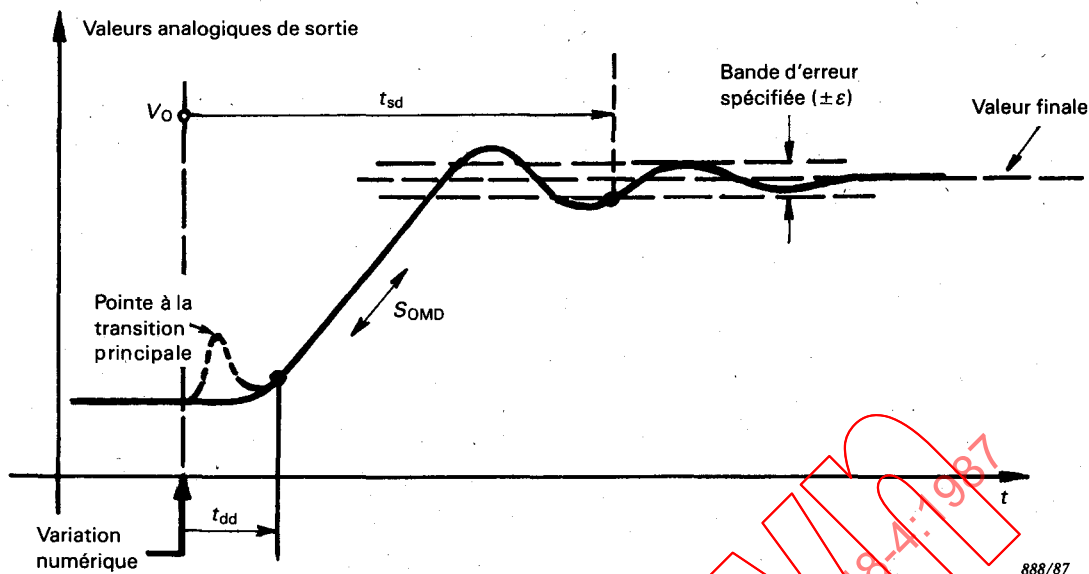
### 2.3.3 Digital characteristics (of a linear or a multiplying DAC) (see Figure 11, page 57)

*Note.* — For a multiplying DAC,

- these characteristics refer to a change at the digital input, the reference voltage being constant,
- the full terms and the additional subscript *d* or *D* must be used, to distinguish between the digital and the reference signal characteristics.

#### 2.3.3.1 (Digital) settling time ( $t_s$ , $t_{sd}$ )

The time interval between the instant when the digital input changes and the instant when the analogue output value enters for the last time a specified error band about its final value.



$t_{sd}$  = temps d'établissement (numérique)

$S_{OMD}$  = pente max. tension de sortie (numérique)

$t_{dd}$  = retard (numérique)

FIG. 11. — Caractéristiques numériques (d'un convertisseur linéaire ou multiplicateur numérique-analogique).

### 2.3.3.2 Retard (numérique) ( $t_d$ , $t_{dd}$ )

Intervalle de temps entre l'instant où l'on applique une variation à l'entrée numérique et l'instant où l'amplitude de la valeur analogique de sortie atteint une valeur spécifiée proche de sa valeur initiale.

### 2.3.3.3 Pente maximale de la tension de sortie (numérique) ( $S_{OM}$ , $S_{OMD}$ )

Pente nécessairement limitée de la valeur analogique de sortie en réponse à une variation du code d'entrée qui produit en sortie une forte variation de la valeur analogique.

Note. — On utilise aussi les abréviations «SR, SR(dig)».

## 2.3.4 Caractéristiques analogiques (d'un convertisseur numérique-analogique)

### 2.3.4.1 Signal parasite («glitch»)

Transitoire de courte durée dans la tension analogique de sortie qui se produit pour des variations de codes à l'entrée numérique.

### 2.3.4.2 Surface correspondant au signal parasite

Intégrale de la valeur analogique de la tension parasite en fonction du temps.

Notes 1. — On spécifie en général la surface maximale correspondant au signal parasite pour une variation de code spécifiée dans le pire cas.

2. — Au lieu d'un symbole littéral, on peut utiliser l'abréviation «GA».

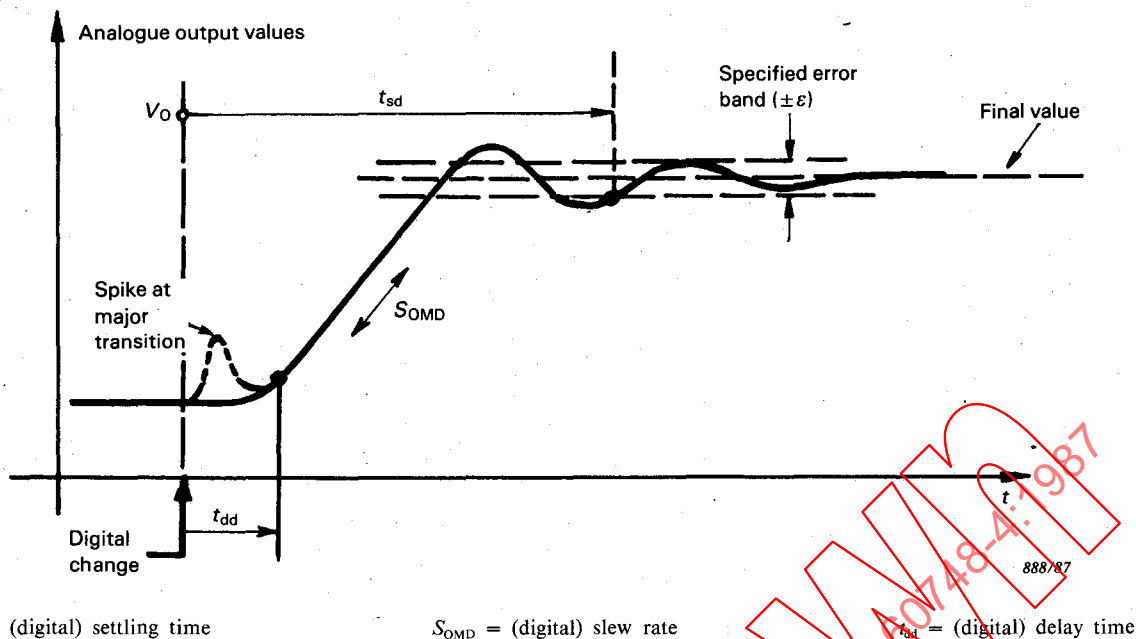


FIG. 11. — Digital characteristics (of a linear or a multiplying DAC).

### 2.3.3.2 (Digital) delay time ( $t_d$ , $t_{dd}$ )

The time interval between the instant when the digital input changes and the instant at which the magnitude of the analogue output passes a specified value that is close to its initial value.

### 2.3.3.3 (Digital) slew rate, maximum rate of (digital) change of output ( $S_{OM}$ , $S_{OMD}$ )

The inherently limited rate of change of the analogue output value when a change of the digital input code causes a large step change of the analogue output value.

Note. — The abbreviations "SR, SR(dig)" are also used.

## 2.3.4 Analogue characteristics (of a DAC)

### 2.3.4.1 Glitch

A short transient in the analogue output occurring following code changes at the digital input.

### 2.3.4.2 Glitch area

The time integral of the analogue value of the glitch transient.

Notes 1. — Usually, the maximum specified glitch area refers to a specified worst-case code change.

2. — Instead of a letter symbol, the abbreviation "GA" is in use.

### 2.3.4.3 *Energie correspondant au signal parasite*

Intégrale de l'énergie de la puissance électrique du signal transitoire en fonction du temps.

- Notes* 1. — On spécifie en général l'énergie maximale correspondant au signal parasite pour une variation de code spécifiée dans le plus mauvais cas.  
2. — Au lieu d'un symbole littéral, on peut utiliser l'abréviation «GE».

### 2.3.4.4 *Temps de glissement interne*

Différence des retards internes entre les transitions individuelles de sortie pour une variation donnée de la tension numérique d'entrée.

- Note.* — Le glissement interne (et externe) a une très grande influence sur le temps d'établissement pour des variations critiques de l'entrée numérique, par exemple pour une variation de 1 LSB quand on passe de 011...111 à 100...000, et est une source importante du bruit de commutation.

### 2.3.5 *Caractéristiques du signal dues à une variation de la tension de référence* (d'un convertisseur numérique-analogique multiplicateur)

- Note.* — Ces caractéristiques sont relatives à une variation de la tension de référence, la valeur digitale à l'entrée étant maintenue constante.

#### 2.3.5.1 *Temps d'établissement dû à la référence* ( $t_{sr}$ )

Intervalle de temps entre l'instant où se produit une variation de la tension de référence et celui où la valeur analogique de la tension de sortie atteint pour la dernière fois une zone d'erreurs spécifiée au voisinage de sa valeur finale (voir figure 12a, page 60).

- Note.* — On doit spécifier le temps d'établissement dû à la référence pour la plus forte variation en forme d'échelon permise de la tension de référence.

#### 2.3.5.2 *Retard dû à la référence* ( $t_{dr}$ )

Intervalle de temps entre l'instant où se produit une brusque variation de la tension de référence et celui où la valeur analogique de sortie atteint une valeur spécifiée proche de sa valeur initiale (voir figure 12a).

#### 2.3.5.3 *Pente maximale de la tension de sortie due à la référence* ( $S_{OMR}$ )

Pente nécessairement limitée de la tension analogique de sortie en réponse à une forte variation de la tension de référence (voir figure 12a).

- Note.* — On peut aussi utiliser l'abréviation «SR(ref)».

#### 2.3.5.4 *Retard apparaissant pendant la croissance de la tension de sortie* ( $t_{d(ramp)}$ )

Ecart en temps entre la courbe réelle de la tension analogique de sortie et la courbe théorique pour une croissance linéaire de la tension de référence, une fois le temps d'établissement stabilisé (voir figure 12b, page 60).

#### 2.3.5.5 *Temps d'établissement jusqu'à stabilisation de la rampe* ( $t_{s(ramp)}$ )

Intervalle de temps entre l'instant où commence une rampe de tension de référence et celui où la valeur analogique de sortie atteint pour la dernière fois une zone d'erreur spécifiée au voisinage de la valeur finale de la tension de rampe de sortie (voir figure 12b).

### 2.3.4.3 *Glitch energy*

The time integral of the electrical power of the glitch transient.

*Notes 1.* — Usually, the maximum specified glitch energy refers to a specified worst-case code change.

2. — Instead of a letter symbol, the abbreviation “GE” is in use.

### 2.3.4.4 *Internal skewing time*

The difference in internal delay between the individual output transitions for a given change of digital input.

*Note.* — The internal (and external) skew has a major influence on the settling time for critical changes in the digital input, for example, for a 1-LSB change from 011...111 to 100...000, and is an important source of commutation noise.

### 2.3.5 *Reference signal characteristics (of a multiplying DAC)*

*Note.* — These characteristics refer to a change of the reference voltage, the digital input being constant.

#### 2.3.5.1 *Reference settling time ( $t_{sr}$ )*

The time interval between the instant when a step change of the reference voltage occurs and the instant when the analogue output enters for the last time a specified error band about its final value (see Figure 12a, page 61).

*Note.* — Specifications for the reference settling time should be given for the highest allowed step change in reference voltage.

#### 2.3.5.2 *Reference delay time ( $t_{dr}$ )*

The time interval between the instant when a step change of the reference voltage occurs and the instant when the magnitude of the analogue output passes a specified value that is close to its initial value (see Figure 12a).

#### 2.3.5.3 *Reference slew rate ( $S_{OMR}$ )*

The inherently limited rate of change of the analogue output voltage following a large step change of the reference voltage (see Figure 12a).

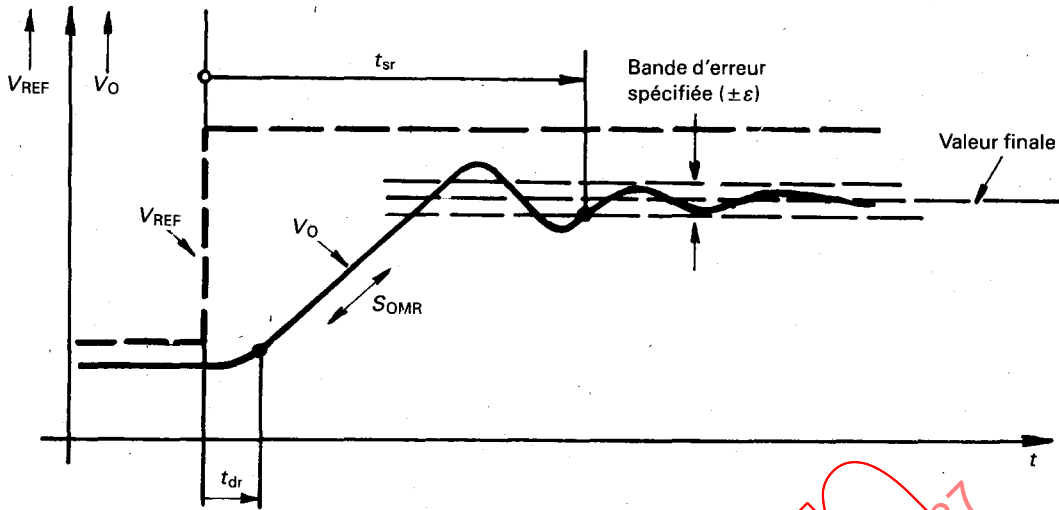
*Note.* — The abbreviation “SR(ref)” is also used.

#### 2.3.5.4 *Steady-state ramp delay ( $t_{d(ramp)}$ )*

The time separation between the actual curve of the analogue output and the theoretical curve for a ramp in reference voltage, after the settling time to steady-state ramp has elapsed (see Figure 12b, page 61).

#### 2.3.5.5 *Settling time to steady-state ramp ( $t_{s(ramp)}$ )*

The time interval between the instant when a ramp in reference voltage starts and the instant when the analogue output value enters for the last time a specified error band about the finally resulting output ramp (see Figure 12b).

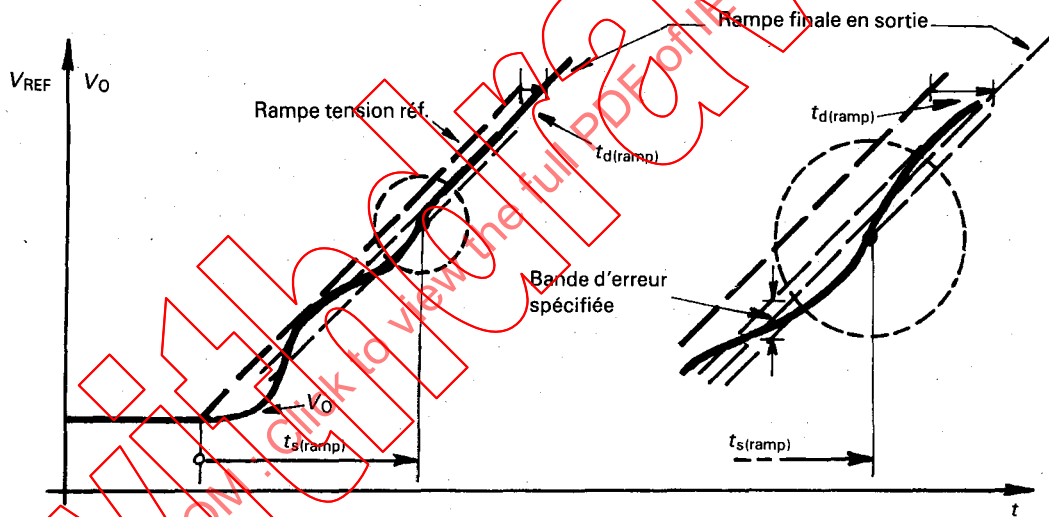


$t_{dr}$  = retard dû à la référence

$t_{sr}$  = temps d'établissement dû à la référence

$SOMR$  = pente maximale de la tension de sortie due à la référence

FIG. 12a



$t_{s(ramp)}$  = temps d'établissement jusqu'à la stabilisation de la rampe

$t_{d(ramp)}$  = retard pendant la croissance de  $V_0$

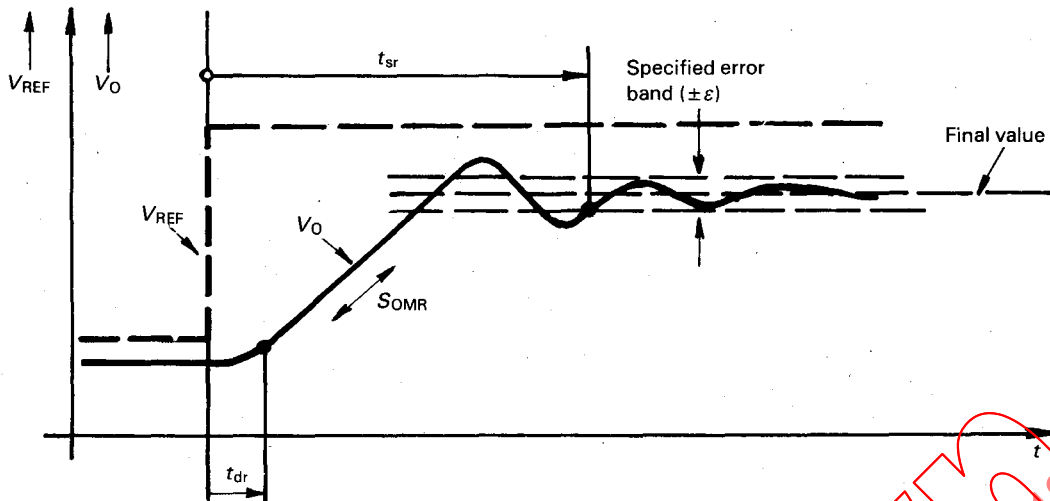
FIG. 12b

FIG. 12. — Caractéristiques dues à une variation de la tension de référence (d'un convertisseur multiplicateur numérique-analogique).

2.3.5.6 Erreur «de fuite» (feedthrough) de la tension de référence ( $E_F$ )

Erreur apparaissant dans la valeur analogique de sortie comme une erreur de décalage et proportionnelle à la fréquence et à l'amplitude du signal de référence.

- Notes 1. — On spécifie l'erreur «de fuite» pour l'entrée numérique pour laquelle on spécifie l'erreur de décalage, pour un signal de référence ayant une fréquence et une amplitude spécifiées.
- 2. — Cette erreur peut également s'exprimer comme une valeur analogique pointe à pointe.

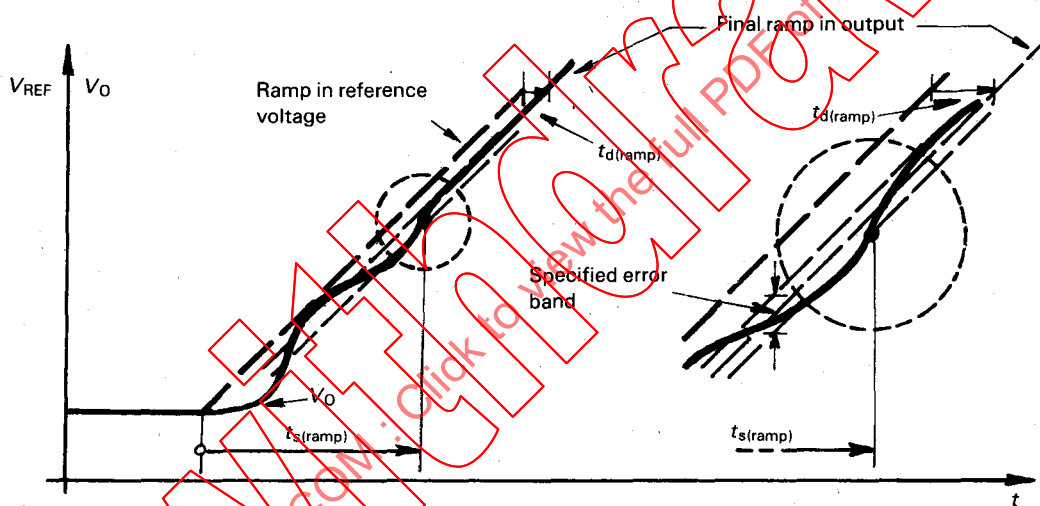


$t_{dr}$  = reference delay time

$t_{sr}$  = reference settling time

$S_{OMR}$  = reference slew rate

FIG. 12a



$t_{s(ramp)}$  = settling time to steady-state ramp delay

$t_{d(ramp)}$  = steady-state ramp delay

FIG. 12b

889/87

FIG. 12. — Reference signal characteristics (of a multiplying DAC).

2.3.5.6 Feedthrough error ( $E_f$ )

An error in analogue output due to variation in the reference voltage that appears as an offset error and is proportional to frequency and amplitude of the reference signal.

- Notes 1. — The specification for the feedthrough error is given for the digital input for which the offset error is specified, and for a reference signal of specified frequency and amplitude.
- 2. — This error may also be expressed as a peak-to-peak analogue value.

2.3.5.7 *Capacité «de fuite» ( $C_F$ )*

Valeur de la capacité pour une valeur spécifiée de R dans le circuit équivalent pour le calcul de l'effet «de fuite».

*Note.* — Ce circuit équivalent comprend un filtre RC passe-haut entre l'entrée de référence et la sortie analogique.

2.4 *Caractéristiques diverses*

2.4.1 *Coefficients de température des caractéristiques analogiques ( $\alpha$ )*

*Notes 1.* — Le symbole littéral pour le coefficient de température d'une caractéristique analogique est le symbole littéral  $\alpha$  avec, en indice, la caractéristique correspondante.

*Exemple:* Coefficient de température de l'erreur de gain:  $\alpha_{EG}$ .

2. — On spécifie généralement les coefficients de température en parties par million (de la valeur de la caractéristique) par degré Celsius, c'est-à-dire en «ppm/°C».

2.4.2 *Instabilité à long terme de la précision ( $\Delta E_{(\Delta t)}$ ,  $\Delta E_{(t)}$ )*

Erreur supplémentaire due au vieillissement des composants spécifiée pour une période de temps plus longue.

2.4.3 *«Piédestal» ( $E_p$ )*

Erreur dynamique de décalage due au procédé de commutation.

3. **Symboles littéraux**

3.1 *Généralités*

3.1.1 *Lettres fondamentales*

L'article 1 de la Publication 748-1, chapitre V (qui renvoie aux articles 2, 3, et 4 de la Publication 747-1, chapitre V) est applicable.

3.1.2 *Indices*

La Publication 748-1, chapitre V, est applicable.

3.2 *Symboles littéraux pour la catégorie I (circuits de ligne, amplificateurs de lecture, commandes de périphériques et circuits de décalage de niveau, comparateurs de tension)*

Nom et désignation	Symbole littéral	Observations
3.2.1 <i>Termes relatifs aux caractéristiques d'entrée</i>		
Impédance d'entrée	$z_i$	
Tension d'entrée au niveau haut	$V_{IH}$	
Tension d'entrée au niveau bas	$V_{IL}$	
Courant d'entrée au niveau haut	$I_{IH}$	
Courant d'entrée au niveau bas	$I_{IL}$	
Tension de décalage à l'entrée	$V_{IO}$	
Courant de décalage à l'entrée	$I_{IO}$	

### 2.3.5.7 Feedthrough capacitance ( $C_p$ )

The value of the capacitance for a specified value of R in an equivalent circuit for the calculation of the feedthrough effect.

*Note.* — The equivalent circuit consists of a high-pass RC filter between reference input and analogue output.

## 2.4 Sundry characteristics

### 2.4.1 Temperature coefficients of analogue characteristics ( $\alpha$ )

*Notes 1.* — The letter symbol for the temperature coefficient of an analogue characteristic consists of the letter symbol  $\alpha$  with a subscript referring to the relevant characteristic.

*Example:* Temperature coefficient of the gain error:  $\alpha_{EG}$ .

*2.* — Temperature coefficients are usually specified in "parts per million (relative to the full-scale value) per degree Celsius", that is in "ppm/°C".

### 2.4.2 Accuracy long-term instability ( $\Delta E_{(\Delta t)}$ , $\Delta E_{(t)}$ )

The additional error caused by the ageing of the components and specified for a longer period in time.

### 2.4.3 Pedestal ( $E_p$ )

A dynamic offset error produced in the commutation process.

## 3. Letter symbols

### 3.1 General

#### 3.1.1 Basic letters

Publication 748-1, Chapter V, Clause 1 (which refers back to Publication 747-1, Chapter V, Clauses 2, 3 and 4), applies.

#### 3.1.2 Subscripts

Publication 748-1, Chapter V, applies.

### 3.2 Letter symbols for category I (line circuits, sense amplifiers, peripheral drivers and level shifters, voltage comparators)

Name and designation	Letter symbol	Remarks
3.2.1 Terms related to input characteristics		
Input impedance	$z_i$	
High-level input voltage	$V_{IH}$	
Low-level input voltage	$V_{IL}$	
High-level input current	$I_{IH}$	
Low-level input current	$I_{IL}$	
Input offset voltage	$V_{IO}$	
Input offset current	$I_{IO}$	

Nom et désignation	Symbole littéral	Observations
Tensions différentielles d'entrée	$V_{ID}$	
Tension de seuil (cas d'entrées différentielles)	$V_{IDT}$	
Courant moyen de polarisation	$I_{IB}$	
Tension d'entrée en mode commun	$V_{IC}$	
Tension de déclenchement à l'entrée en mode commun	$V_{ICT}$	
Taux de réjection en mode commun	$k_{CMR}$	L'abréviation CMR est d'un usage courant pour cette grandeur
Tension d'écrêtage à l'entrée (ou à la sortie)	$V_{IK}; V_{OK}$	
Taux de réjection dû à une tension d'alimentation	$k_{SVR}$	L'abréviation SVR est d'un usage courant pour cette grandeur
<b>3.2.2 Termes relatifs aux caractéristiques de sortie</b>		
Tension de sortie au niveau haut	$V_{OH}$	
Tension de sortie au niveau bas	$V_{OL}$	
Courant de sortie au niveau haut	$I_{OH}$	
Courant de sortie au niveau bas	$I_{OL}$	
Courant de court-circuit en sortie	$I_{OS}$	
Courant de blocage en sortie (état haute impédance)	$I_{O(off)}, I_{Oz}$	
<b>3.2.3 Termes relatifs aux caractéristiques de transfert</b>		
Amplification en tension en mode différentiel	$A_{VD}; A_{vd}$	
Temps de délai	$t_d$	
Temps de croissance, temps de décroissance	$t_r; t_f$	
Temps de réponse total	$t_{tot}$	
Temps de propagation du niveau haut au niveau bas	$t_{PHL}$	
Temps de propagation du niveau bas au niveau haut	$t_{PLH}$	
Temps de transition du niveau haut au niveau bas	$t_{THL}$	
Temps de transition du niveau bas au niveau haut	$t_{TLH}$	
Temps de recouvrement de surcharge (entrées en mode différentiel)	$t_{ord}$	
Temps de recouvrement de surcharge (entrées en mode commun)	$t_{orc}$	

Name and designation	Letter symbol	Remarks
Differential input voltage	$V_{ID}$	
Differential input threshold voltage	$V_{IDT}$	
Average (mean) bias current	$I_{IB}$	
Common-mode input voltage	$V_{IC}$	
Common-mode input triggering voltage	$V_{ICT}$	
Common-mode rejection ratio	$k_{CMR}$	The abbreviations CMRR and CMR are in common use for this quantity
Input (output) clamping voltage	$V_{IK}; V_{OK}$	
Supply voltage rejection ratio	$k_{SVR}$	The abbreviations SVRR, SVR and PSRR are in common use for this quantity
3.2.2 Terms related to output characteristics		
High-level output voltage	$V_{OH}$	
Low-level output voltage	$V_{OL}$	
High-level output current	$I_{OH}$	
Low-level output current	$I_{OL}$	
Short-circuit output current	$I_{OS}$	
Off-state (high-impedance state) output current	$I_{O(off)}; I_{OZ}$	
3.2.3 Terms related to transfer characteristics		
Differential-mode voltage amplification	$A_{VD}; A_{od}$	
Delay time	$t_d$	
Rise time, fall time	$t_r; t_f$	
Total response time	$t_{tot}$	
High-level to low-level propagation time	$t_{PHL}$	
Low-level to high-level propagation time	$t_{PLH}$	
High-level to low-level transition time	$t_{THL}$	
Low-level to high-level transition time	$t_{TLH}$	
Differential-input overload recovery time	$t_{ord}$	
Common-mode input overload recovery time	$t_{orc}$	

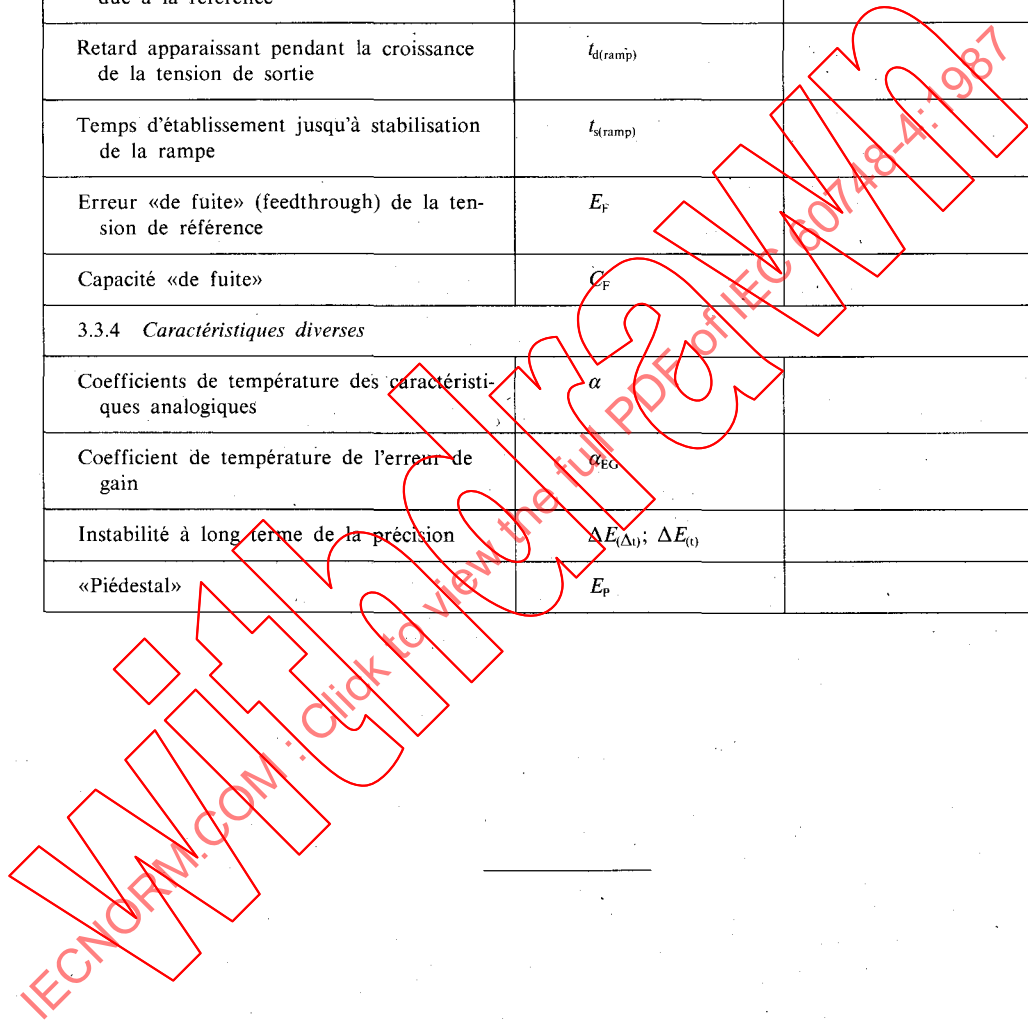
3.3 *Symboles littéraux pour la catégorie II* (convertisseurs linéaires et non-linéaires analogique-numérique et numérique-analogique)

Nom et désignation	Symbole littéral	Abréviations courantes
3.3.1 <i>Termes généraux</i>		
Gamme (pratique) de pleine échelle	$V_{FSR}; I_{FSR}$ $V_{FSRpr}; I_{FSRpr}$	FSR et FSR(pr)
Gamme nominale de pleine échelle	$V_{FSRnom}; I_{FSRnom}$	FSR(nom)
Pleine échelle	$V_{FS}; I_{FS}$	FS
Pleine échelle positive	$V_{FS+}; I_{FS+}$	FS+
Pleine échelle négative	$V_{FS-}; I_{FS-}$	FS-
Echelle de zéro	$V_{ZS}; I_{ZS}$	ZS
Echelle de zéro positive	$V_{ZS+}; I_{ZS+}$	ZS+
Echelle de zéro négative	$V_{ZS-}; I_{ZS-}$	ZS-
Valeur nominale de pleine échelle	$V_{FSnom}; I_{FSnom}$	FS(nom)
3.3.2 <i>Termes relatifs au fonctionnement statique</i>		
Bit le moins significatif		LSB
Erreur de décalage	$E_O$	
Erreur de gain	$E_G$	
Erreur de linéarité (aux points terminaux)	$E_L$	
Erreur de linéarité par rapport à la meilleure droite	$E_{L(adj)}$	
Erreur de linéarité différentielle	$E_D$	
Erreur de pleine échelle	$E_{FS}$	
Erreur d'échelle de zéro	$E_{ZS}$	
Erreur de précision absolue, erreur totale	$E_T$	
Erreur due à un changement de polarité	$E_{RO}$	
Sensibilité du courant de sortie (ou de la tension de sortie) à la variation de la tension d'alimentation	$k_{SVS}$	
Conformité en tension ou en courant	$\Delta V_{O(op)}$ ou $\Delta I_{O(op)}$	
3.3.3 <i>Termes relatifs au fonctionnement dynamique</i>		
Temps de conversion	$t_c$	
Taux de conversion	$f_c$	
Temps d'établissement (numérique)	$t_s; t_{sd}$	
Retard (numérique)	$t_d; t_{dd}$	

### 3.3 Letter symbols for category II (linear and non-linear analogue-to-digital and digital-to-analogue converters)

Name and designation	Letter symbol	Abbreviations in common use
<i>3.3.1 General terms</i>		
(Practical) full-scale range	$V_{FSR}; I_{FSR}$ $V_{FSRpr}; I_{FSRpr}$	FSR and FSR(pr)
Nominal full-scale range	$V_{FSRnom}; I_{FSRnom}$	FSR(nom)
Full scale	$V_{FS}; I_{FS}$	FS
Positive full scale	$V_{FS+}; I_{FS+}$	FS+
Negative full scale	$V_{FS-}; I_{FS-}$	FS-
Zero scale	$V_{ZS}; I_{ZS}$	ZS
Positive zero scale	$V_{ZS+}; I_{ZS+}$	ZS+
Negative zero scale	$V_{ZS-}; I_{ZS-}$	ZS-
Nominal full-scale value	$V_{FSnom}; I_{FSnom}$	FS(nom)
<i>3.3.2 Terms related to static performance</i>		
Least significant bit		LSB
Offset error	$E_O$	
Gain error	$E_G$	
(End-point) linearity error	$E_L$	
Best-straight-line linearity error	$E_{L(ad)}$	
Differential linearity error	$E_D$	
Full-scale error	$E_{FS}$	
Zero-scale error	$E_{ZS}$	
Absolute accuracy error, total error	$E_T$	
Roll-over error	$E_{RO}$	
Output current (or output voltage) supply voltage sensitivity	$k_{SVS}$	
Voltage or current compliance	$\Delta V_{O(op)}$ or $\Delta I_{O(op)}$	
<i>3.3.3 Terms related to dynamic performance</i>		
Conversion time	$t_c$	
Conversion rate	$f_c$	
(Digital) settling time	$t_s; t_{sd}$	
(Digital) delay time	$t_d; t_{dd}$	

Nom et désignation	Symbole littéral	Abréviations courantes
Pente maximale de la tension de sortie (numérique)	$S_{OM}; S_{OMD}$	SR; SR(dig)
Surface correspondant au signal parasite		GA
Energie correspondant au signal parasite		GE
Temps d'établissement dû à la référence	$t_{sr}$	
Retard dû à la référence	$t_{dr}$	
Pente maximale de la tension de sortie due à la référence	$S_{OMR}$	SR(ref)
Retard apparaissant pendant la croissance de la tension de sortie	$t_{d(ramp)}$	
Temps d'établissement jusqu'à stabilisation de la rampe	$t_{s(ramp)}$	
Erreur «de fuite» (feedthrough) de la tension de référence	$E_f$	
Capacité «de fuite»	$C_F$	
3.3.4 <i>Caractéristiques diverses</i>		
Coefficients de température des caractéristiques analogiques	$\alpha$	
Coefficient de température de l'erreur de gain	$\alpha_{EG}$	
Instabilité à long terme de la précision	$\Delta E_{(\Delta t)}; \Delta E_{(t)}$	
«Piédestal»	$E_p$	



Name and designation	Letter symbol	Abbreviations in common use
(Digital) slew rate, maximum rate of (digital) change of output	$S_{OM}; S_{OMD}$	SR; SR(dig)
Glitch area		GA
Glitch energy		GE
Reference settling time	$t_{sr}$	
Reference delay time	$t_{dr}$	
Reference slew rate	$S_{OMR}$	SR(ref)
Steady-state ramp delay	$t_{d(ramp)}$	
Settling time to steady-state ramp	$t_{st(ramp)}$	
Feedthrough error	$E_F$	
Feedthrough capacitance	$C_F$	
3.3.4 <i>Sundry characteristics</i>		
Temperature coefficients of analogue characteristics	$\alpha$	
Temperature coefficient of the gain error	$\alpha_{EC}$	
Accuracy long-term instability	$\Delta E_{(2)}; \Delta E_{(t)}$	
Pedestal	$E_p$	

## CHAPITRE III: VALEURS LIMITES ET CARACTÉRISTIQUES ESSENTIELLES

### SECTION UN — CATÉGORIE I

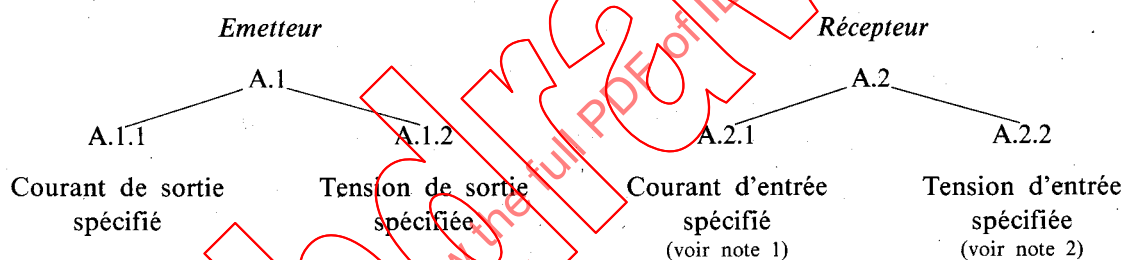
(CIRCUITS DE LIGNE, AMPLIFICATEURS DE LECTURE, COMMANDES DE PÉRIPHÉRIQUES ET CIRCUITS DE DÉCALAGE DE NIVEAU, COMPARATEURS DE TENSION)

#### 1. Généralités

1.1 Cette section donne les valeurs limites et les caractéristiques qui sont nécessaires pour spécifier certains types de circuits d'interface de l'une quelconque des catégories suivantes (définitions, voir chapitre II):

- Sous-catégorie A - Circuits de ligne

Cette sous-catégorie peut être subdivisée comme suit:



Notes 1. — Par exemple, lorsque l'impédance d'entrée est inférieure à l'impédance de source.

2. — Par exemple, lorsque l'impédance d'entrée est supérieure à l'impédance de source.

- Sous-catégorie B - Amplificateurs de lecture
- Sous-catégorie C - Commandes de périphériques (y compris commandes de mémoires) et circuits de décalage de niveau
- Sous-catégorie D - Comparateurs de tension

1.2 Cette section comprend les circuits qui sont totalement intégrés, ou ceux qui consistent en combinaisons de circuits intégrés et d'éléments discrets (par exemple de transistors) et qui, bien que dans un seul boîtier, peuvent être accessibles séparément au moyen des bornes disponibles.

Dans ce dernier cas, le ou les transistors ou les autres éléments discrets doivent être spécifiés séparément suivant les normes correspondantes des Publications 747.

#### 2. Spécifications fonctionnelles

##### 2.1 Schéma synoptique

Un schéma synoptique ou une information équivalente sur le circuit intégré d'interface doit être donné.

## CHAPTER III: ESSENTIAL RATINGS AND CHARACTERISTICS

### SECTION ONE — CATEGORY I

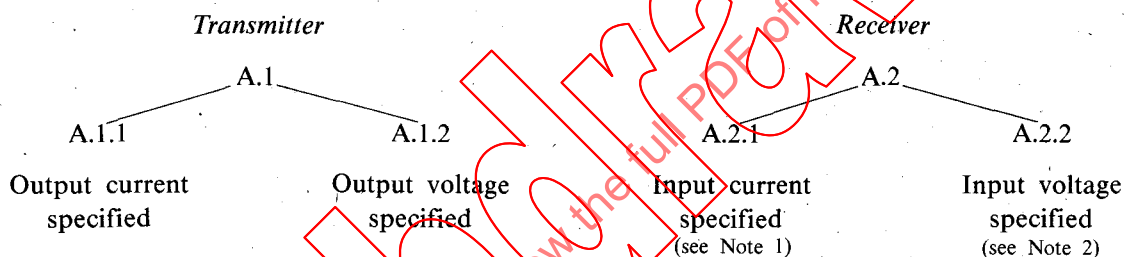
(LINE CIRCUITS, SENSE AMPLIFIERS, PERIPHERAL DRIVERS AND LEVEL SHIFTERS,  
VOLTAGE COMPARATORS)

#### 1. General

1.1 This section gives ratings and characteristics that are required to specify certain types of interface circuits in any of the following sub-categories (for definitions, see Chapter II):

– Sub-category A – Line circuits

This sub-category can be sub-divided as follows:



Notes 1. — For example, where input impedance is lower than source impedance.  
2. — For example, where input impedance is higher than source impedance.

– Sub-category B – Sense amplifiers

– Sub-category C – Peripheral drivers (including memory drivers) and level shifters.

– Sub-category D – Voltage comparators

1.2 This section includes circuits that are completely integrated or that consist of combinations of integrated circuits and discrete devices (for example, transistors) that, while within one package, can be accessed separately via available terminations.

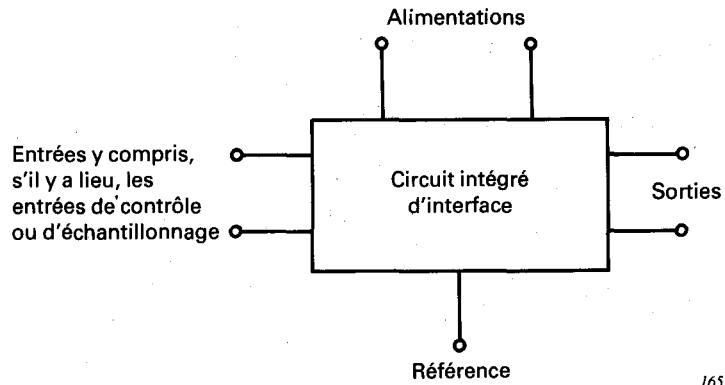
In the latter case, the transistor(s) or other discrete devices should be specified separately according to the relevant standards of Publications 747.

#### 2. Functional specifications

##### 2.1 Block diagram

A block diagram or equivalent circuit information of the interface integrated circuit should be given.

Exemple:



165/81

FIGURE 13

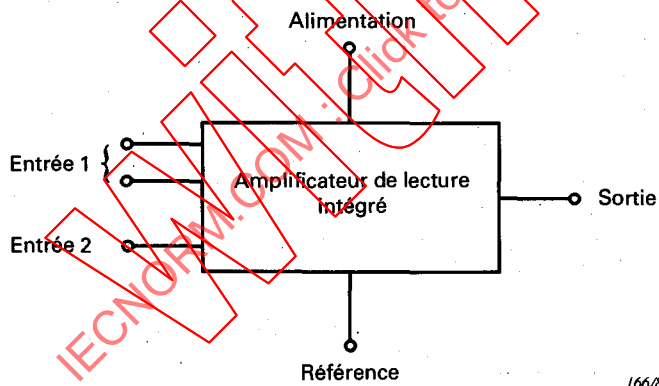
On peut distinguer les bornes suivantes:

- a) bornes d'alimentation, c'est-à-dire les bornes prévues pour être connectées aux alimentations;
- b) bornes d'entrée et de sortie, c'est-à-dire vers lesquelles ou à partir desquelles les signaux circulent. Le terme «signal» comprend à la fois l'impulsion et des formes d'ondes plus complexes, et comprend les impulsions de contrôle ou d'échantillonnage.

## 2.2 Fonction

La fonction réalisée par le circuit doit être spécifiée, par exemple sous forme d'une table de fonctionnement.

Exemple: Table de fonctionnement d'un circuit amplificateur de lecture intégré.



Entrée 1	Entrée 2	Sortie
H	H	H
L	X	L
X	L	L

166/81

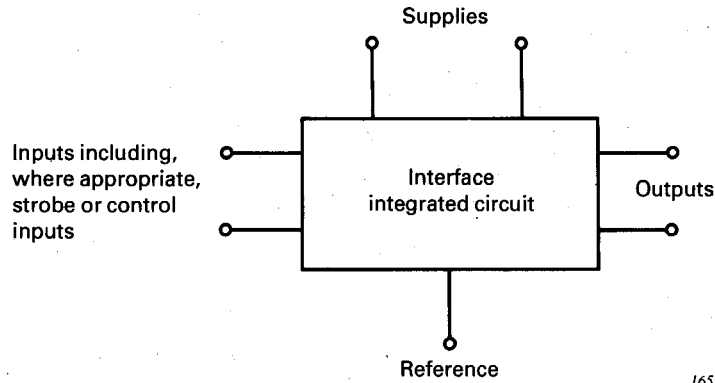
FIGURE 14

Note. — Les niveaux digitaux H, L et X (indéterminé) doivent être définis, par exemple pour l'entrée 1 en catégories de la tension différentielle d'entrée, pour l'entrée 2 et la sortie sous forme de niveaux digitaux.

## 2.3 Compatibilité électrique

On doit indiquer si le dispositif est compatible, en termes de caractéristiques électriques, avec d'autres dispositifs ou familles de dispositifs.

Example:



165/81

FIGURE 13

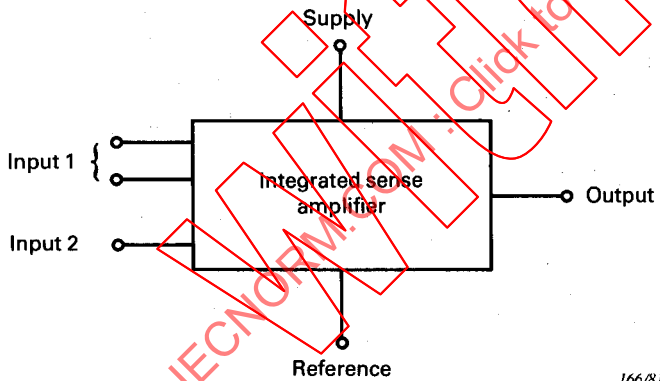
The following terminals may be distinguished:

- a) supply terminals, that is, terminals intended to be connected to the power supplies;
- b) input and output terminals, that is, terminals into or out of which signals are passed. The term "signal" includes both pulse and more complex waveforms, and includes strobe or control pulses.

2.2 Function

The function performed by the circuit should be specified, for example, in the form of a function table.

Example: A function table of an integrated sense amplifier circuit.



Input 1	Input 2	Output
H	H	H
L	X	L
X	L	L

166/81

FIGURE 14

Note. — The logic levels H, L and X (irrelevant) must be defined, for example for input 1 in categories of the differential input voltage, and for input 2 and the output in the form of digital levels.

2.3 Electrical compatibility

It should be stated whether the device is compatible, with respect to electrical characteristics, with other devices or families of devices.

### 3. Description du circuit

#### 3.1 Technologie

On doit indiquer la technologie employée pour la fabrication, par exemple: circuit intégré monolithique à semiconducteurs, circuit intégré hybride, micro-assemblage, etc.

#### 3.2 Détails d'encombrement et d'encapsulation

3.2.1 Numéro CEI et/ou numéro national de référence du dessin d'encombrement.

3.2.2 Méthode d'encapsulation.

### 4. Valeurs limites

En satisfaisant aux articles suivants, si des valeurs maximales et/ou minimales sont données, le fabricant doit indiquer s'il se réfère à la valeur absolue ou à la valeur algébrique de la grandeur.

Les valeurs limites doivent couvrir le fonctionnement du circuit intégré dans la gamme des températures de fonctionnement spécifiée. Si ces valeurs limites dépendent de la température, cette dépendance doit être indiquée.

#### 4.1 Valeurs limites électriques

##### 4.1.1 Tension(s) d'alimentation

- a) Valeur(s) maximale(s) et polarités.
- b) Valeur maximale autorisée de l'ondulation pour la ou les tensions d'alimentation (s'il y a lieu).
- c) Valeurs maximales des signaux transitoires ou parasites des alimentations pendant une durée spécifiée (s'il y a lieu).
- d) Valeur maximale de la tension entre une borne quelconque d'alimentation et le boîtier ou une borne de référence.
- e) Séquence d'application des tensions d'alimentation (s'il y a lieu).

##### 4.1.2 Courant(s) d'alimentation

- a) Valeurs maximales (s'il y a lieu).
- b) Valeurs maximales pendant une durée spécifiée (conditions de défaut extérieures) (s'il y a lieu).

##### 4.1.3 Tensions d'entrée

- a) Valeurs maximales, par rapport à la borne de référence (et polarités, si nécessaire).
- b) Valeur maximale entre les bornes d'entrée (s'il y a lieu).
- c) Valeur maximale entre deux entrées réunies et la borne de référence (s'il y a lieu).

### 3. Description of circuit

#### 3.1 Technology

The manufacturing technology should be stated, for example, semiconductor monolithic integrated circuit, hybrid integrated circuit, micro-assembly, etc.

#### 3.2 Details of outline and encapsulation

3.2.1 IEC and/or national reference number of the outline drawing.

3.2.2 Method of encapsulation.

### 4. Ratings (limiting values)

In satisfying the following clauses, if maximum and/or minimum values are quoted, the manufacturer must indicate whether he refers to the absolute magnitude or to the algebraic value of the quantity.

The ratings given must cover the operation of the integrated circuit over the specified range of operating temperatures. Where such ratings are temperature-dependent, this dependence should be indicated.

#### 4.1 Electrical limiting values

##### 4.1.1 Power supply voltage(s)

- a) Maximum value(s) and polarities.
- b) Maximum permissible ripple on the supply voltage(s) (where appropriate).
- c) Maximum values of transient or spurious signals from the supplies for a specified time duration (where appropriate).
- d) Maximum value of the voltage between any supply terminal and the case or reference terminal.
- e) The sequence of the application of supply voltages (where appropriate).

##### 4.1.2 Power supply current(s)

- a) Maximum values (where appropriate).
- b) Maximum values for a specified time duration (external fault conditions) (where appropriate).

##### 4.1.3 Input voltages

- a) Maximum values with respect to the reference terminal (and polarities, if appropriate).
- b) Maximum value between input terminals (where appropriate).
- c) Maximum value of two connected inputs with respect to the reference terminal (where appropriate).

4.1.4 *Tensions de sortie*

- a) Valeurs maximales par rapport à la borne de référence.
- b) Valeur maximale entre les bornes de sortie (s'il y a lieu).
- c) Valeur maximale entre deux sorties réunies et la borne de référence (s'il y a lieu).

4.1.5 *Courants d'entrée* (s'il y a lieu)

Valeurs maximales.

4.1.6 *Courants de sortie*

- a) Valeurs maximales.
- b) Valeurs maximales des courants transitoires pour une durée spécifiée (s'il y a lieu).

4.1.7 *Impédances* (s'il y a lieu)

Valeur minimale de l'impédance de charge.

4.1.8 *Durée de court-circuit* (entre les bornes ou entre une borne et la borne de référence)

Valeur maximale (s'il y a lieu).

4.1.9 *Tension entre les bornes* (s'il y a lieu)

Valeur(s) maximale(s).

4.2 *Températures*

4.2.1 *Températures de fonctionnement*

Valeurs minimale et maximale de la température ambiante de fonctionnement ou de celle d'un point de référence.

4.2.2 *Températures de stockage*

Valeurs minimale et maximale.

4.2.3 *Température des connexions*

Valeur maximale de la température des connexions et durée maximale pendant laquelle elle est appliquée.

4.3 *Dissipation de puissance* (s'il y a lieu)

- a) Valeur de la dissipation de puissance totale maximale en fonction de la température ambiante ou de celle d'un point de référence, dans la gamme des températures de fonctionnement.
- b) Si plusieurs circuits intégrés ou éléments sont encapsulés dans le même boîtier, la dissipation de puissance maximale doit être aussi indiquée pour chaque circuit ou élément séparément.

#### 4.1.4 *Output voltages*

- a) Maximum values with respect to the reference terminal.
- b) Maximum value between outputs terminals (where appropriate).
- c) Maximum value of two connected outputs with respect to the reference terminal (where appropriate).

#### 4.1.5 *Input currents* (where appropriate)

Maximum values.

#### 4.1.6 *Output currents*

- a) Maximum values.
- b) Maximum values of transient currents for a specified time duration (where appropriate).

#### 4.1.7 *Impedances* (where appropriate)

Minimum value of load impedance.

#### 4.1.8 *Short-circuit duration* (between terminals, or between a terminal and the reference terminal)

Maximum value (where appropriate).

#### 4.1.9 *Inter-terminal voltage* (where appropriate)

Maximum value(s).

### 4.2 *Temperatures*

#### 4.2.1 *Operating temperatures*

Minimum and maximum values of ambient or reference-point operating temperature.

#### 4.2.2 *Storage temperatures*

Minimum and maximum values.

#### 4.2.3 *Lead temperature*

Maximum value of lead temperature and maximum duration for which it may be applied.

### 4.3 *Power dissipation* (where appropriate)

- a) Maximum total power dissipation as a function of temperature over the operating temperature range (ambient or reference-point).
- b) Where several integrated circuits or elements are encapsulated within a single package, the maximum power dissipation should also be stated for each circuit or element independently.





6.1.2 *Caractéristiques d'entrée*

6.1.2.1 *Impédance d'entrée ( $z_i$ )*

Valeur minimale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension ou courant de sortie (selon le cas);
- impédance de charge (s'il y a lieu);
- amplitude du signal d'entrée;
- fréquence.

6.1.2.2 *Tension(s) d'entrée au niveau haut ( $V_{IH}$ )*

Valeur la moins positive (la plus négative) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- autres tensions d'entrée (s'il y a lieu);
- impédance de charge (s'il y a lieu).

6.1.2.3 *Tension(s) d'entrée au niveau bas ( $V_{IL}$ )*

Valeur la plus positive (la moins négative) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- autres tensions d'entrée (s'il y a lieu);
- impédance de charge (s'il y a lieu).

6.1.2.4 *Courant(s) d'entrée au niveau haut ( $I_{IH}$ )*

Valeur(s) maximale(s) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension(s) d'entrée;
- impédance de charge (s'il y a lieu);
- autres tensions d'entrée (s'il y a lieu).

6.1.2.5 *Courant(s) d'entrée au niveau bas ( $I_{IL}$ )*

Valeur(s) maximale(s) pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension(s) d'entrée;
- impédance de charge (s'il y a lieu);
- autres tensions d'entrée (s'il y a lieu).

Sous-catégorie						
A		B		C	D	
1.1	1.2	2.1	2.2			
		+	+			
+	+		+	1)	+	+
+	+		+	1)	+	+
+	+	+	+	1)	+	+
+	+	+	+	1)	+	+

1) Entrée échantillonnage ou autre entrée digitale.

6.1.2 *Input characteristics*

6.1.2.1 *Input impedance ( $z_i$ )*

Minimum value for specified values of:

- supply voltage(s);
- output voltage or current (as appropriate);
- load impedance (where appropriate);
- input signal amplitude;
- frequency.

6.1.2.2 *High-level input voltage(s) ( $V_{IH}$ )*

Least positive (most negative) value for specified values of:

- supply voltage(s);
- other input voltages (where appropriate);
- load impedance (where appropriate).

6.1.2.3 *Low-level input voltage(s) ( $V_{IL}$ )*

Most positive (least negative) value for specified values of:

- supply voltage(s);
- other input voltages (where appropriate);
- load impedance (where appropriate).

6.1.2.4 *High-level input current(s) ( $I_{IH}$ )*

Maximum value(s) for specified values of:

- supply voltage(s);
- input voltage(s);
- load impedance (where appropriate);
- other input voltages (where appropriate).

6.1.2.5 *Low-level input current(s) ( $I_{IL}$ )*

Maximum value(s) for specified values of:

- supply voltage(s);
- input voltage(s);
- load impedance (where appropriate);
- other input voltages (where appropriate).

Sub-category						
A		B		C	D	
1.1	1.2	2.1	2.2			
		+	+			
+	+			1)		
+	+	+	+	+	+	
				1)		
+	+	+	+	+	+	
+	+	+	+	+	+	

1) Strobe or other digital input.



6.1.2.6 *Input offset voltage* ( $V_{IO}$ )

Maximum value for specified values of:

- supply voltage(s);
- output voltage or current (as appropriate);
- source resistance (where appropriate);
- common-mode input voltage (where appropriate).

6.1.2.7 *Input offset current* ( $I_{IO}$ )

Maximum value for specified values of:

- supply voltage(s);
- output voltage or current (as appropriate);
- common-mode input voltage (where appropriate);
- differential input voltage (where appropriate).

6.1.2.8 *Differential-input voltage range* ( $V_{ID}$ )

Minimum value for specified values of:

- supply voltage(s);
- load impedance (where appropriate);
- output voltage or current (as appropriate);
- reference voltage (where appropriate).

6.1.2.9 *Differential-input threshold voltage* ( $V_{INT}$ )

Minimum and maximum values for specified values of:

- supply voltage(s);
- reference voltage (where appropriate);
- output voltage or current (as appropriate);
- other input voltage(s) (where appropriate);
- load impedance (where appropriate).

*Note.* — Separate pairs of values may need to be given for each direction of transition at the output.

6.1.2.10 *Average bias current* ( $I_{IB}$ )

Maximum value for specified values of:

- supply voltage(s);
- common-mode input voltage (where appropriate);
- differential input voltage (where appropriate).

Sub-category						
A		B	C	D		
1.1	1.2				2.1	2.2
		(+)	(+)			+
		(+)				+
			2)			
		+	+			+
			2)			
		+	+			+
			2)			
		+	+			+

<sup>2)</sup> Differential input.

6.1.2.11 *Tensions d'entrée en mode commun*

Selon le cas:

- a) *Gamme des tensions d'entrée en mode commun* ( $V_{IC}$ ), ou
- b) *Tension de déclenchement aux entrées en mode commun* ( $V_{ICT}$ ).

Valeur minimale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- tension ou courant de sortie (selon le cas);
- conditions des impulsions d'entrée (y compris les réseaux d'attaque);
- tension d'entrée différentielle.

6.1.2.12 *Taux de réjection en mode commun* ( $k_{CMR}$ )

Valeur minimale pour des valeurs spécifiées de:

- tension(s) d'alimentation,
- amplitude du signal d'entrée en mode commun;
- tension ou courant de sortie (selon le cas);
- tension d'échantillonnage (s'il y a lieu);
- impédances de charge et de source;
- fréquence (s'il y a lieu).

6.1.2.13 *Tension d'écrêtage à l'entrée* ( $V_{IK}$ )

Valeur maximale pour des valeurs spécifiées de:

- tension(s) d'alimentation,
- courant d'entrée.

6.1.2.14 *Taux de réjection de la tension d'alimentation* ( $k_{SVR}$ )

Valeur minimale pour des valeurs spécifiées de:

- tension(s) d'alimentation;
- variation de la tension d'alimentation;
- tension ou courant de sortie, comme spécifié pour la tension de décalage;
- impédance de charge (s'il y a lieu).

<sup>2)</sup> Entrées différentielles.

<sup>3)</sup> Cette caractéristique n'est applicable que si la caractéristique de transfert est linéaire dans sa majeure partie.

Sous-catégorie							
A				B	C	D	
1.1	1.2	2.1	2.2				
		<sup>2)</sup> +	<sup>2)</sup> +	+			+
		<sup>2) 3)</sup> (+)	<sup>2) 3)</sup> (+)				+
	(+)	(+)			(+)		
			<sup>2)</sup> (+)	(+)			+

6.1.2.11 *Common-mode input voltages*

Whichever is appropriate:

- a) *Common-mode input voltage range* ( $V_{IC}$ ), or
- b) *Common-mode input triggering voltage* ( $V_{ICT}$ ).

Minimum value for specified values of:

- supply voltage(s);
- output voltage or current (as appropriate);
- input pulse conditions (including driving networks);
- differential input voltage.

6.1.2.12 *Common-mode rejection ratio* ( $k_{CMR}$ )

Minimum value for specified values of:

- supply voltage(s);
- common-mode input signal amplitude;
- output voltage or current (as appropriate);
- strobe voltage (where appropriate);
- load and source impedances;
- frequency (where appropriate).

6.1.2.13 *Input clamping voltage* ( $V_{IR}$ )

Maximum value for specified values of:

- supply voltage(s);
- input current.

6.1.2.14 *Supply voltage rejection ratio* ( $k_{SVR}$ )

Minimum value for specified values of:

- supply voltage(s);
- change in supply voltage;
- output voltage or current as specified for offset voltage;
- load impedance (where appropriate).

<sup>2)</sup> Differential input.

<sup>3)</sup> This characteristic is applicable only if the transfer characteristic is linear over a substantial part of its range.

Sub-category							
A		B		C	D		
1.1	1.2	2.1	2.2				
		<sup>2)</sup> +	<sup>2)</sup> +	+			+
		<sup>2)</sup> (+)	<sup>2)</sup> <sup>3)</sup> (+)				+
(+)	(+)				(+)		
			<sup>2)</sup> (+)	(+)			+

	Sous-catégorie						
	A				B	C	D
	1.1	1.2	2.1	2.2			
<p><b>6.1.3 Caractéristiques de sortie</b></p> <p><b>6.1.3.1 Niveau haut de la tension de sortie (<math>V_{OH}</math>)</b>                      Valeur la moins positive (la plus négative) pour des valeurs spécifiées de:</p> <ul style="list-style-type: none"> <li>- tension(s) d'alimentation;</li> <li>- courant ou résistance de charge;</li> <li>- tension(s) d'entrée;</li> <li>- tension d'échantillonnage (s'il y a lieu).</li> </ul>		+	+	+	+	+	+
<p><b>6.1.3.2 Niveau bas de la tension de sortie (<math>V_{OL}</math>)</b>                      Valeur la plus positive (la moins négative) pour des valeurs spécifiées de:</p> <ul style="list-style-type: none"> <li>- tension(s) d'alimentation;</li> <li>- courant ou résistance de charge;</li> <li>- tension(s) d'entrée;</li> <li>- tension d'échantillonnage (s'il y a lieu).</li> </ul>		+	+	+	+	+	+
<p><b>6.1.3.3 Courant de sortie (<math>I_O</math>)</b>                      Valeur minimale et/ou maximale pour des valeurs spécifiées de:</p> <ul style="list-style-type: none"> <li>- tension(s) d'alimentation;</li> <li>- tension d'entrée;</li> <li>- tension de sortie.</li> </ul> <p><i>Note.</i> — Pour les sorties digitales, les valeurs doivent être données pour la sortie à l'état haut et à l'état bas (<math>I_{OH}</math>, <math>I_{OL}</math>).</p>	+						
<p><b>6.1.3.4 Courant de court-circuit en sortie (<math>I_{OS}</math>)</b>                      Valeur maximale pour des valeurs spécifiées de:</p> <ul style="list-style-type: none"> <li>- tension(s) d'alimentation;</li> <li>- tension d'entrée;</li> <li>- tension d'échantillonnage (s'il y a lieu);</li> <li>- durée du court-circuit.</li> </ul>		+	+	+	+	+	+
<p><b>6.1.3.5 Courant de blocage en sortie (état haute impédance) (<math>I_{O(off)}</math>, <math>I_{OZ}</math>)</b>                      Valeur maximale pour des valeurs spécifiées de:</p> <ul style="list-style-type: none"> <li>- tension(s) d'alimentation;</li> <li>- tension de sortie.</li> </ul> <p><i>Note.</i> — Cette caractéristique n'est applicable que pour les dispositifs de sortie à collecteur ouvert et à émetteur ouvert ou pour les dispositifs «trois-états» dans l'état à haute impédance.</p>	+	+	+	+	+	+	+









- strobe input pulse conditions;
- a) for a low-to-high transition at the strobe input;
- b) for a high-to-low transition at the strobe input.

6.1.4.4 *Differential-input overload recovery time ( $t_{ord}$ )*

Sub-category B: maximum value.

Sub-categories D and A.2: typical value and, where appropriate, maximum value.

For specified values of:

- supply voltage(s);
- differential-input voltage;
- source impedance and load resistance and capacitance or inductance;
- strobe voltage;
- other input voltages (where appropriate);
- reference voltage (where appropriate);
- input pulse conditions (defining the magnitude of the overload).

6.1.4.5 *Common-mode-input overload recovery time ( $t_{orc}$ )*

Sub-category B: maximum value.

Sub-categories D and A.2: typical value and, where appropriate, maximum value.

For specified values of:

- supply voltage(s);
- common-mode-input voltage;
- source impedance and load resistance and capacitance, or inductance;
- strobe voltage;
- other input voltages (where appropriate);
- reference voltage (where appropriate);
- input pulse conditions (defining the magnitude of the overload).

Sub-category						
A				B	C	D
1.1	1.2	2.1	2.2			
			+	+	+	+
			+	+	+	+

## 6.2 Effets de la variation de la température sur les caractéristiques essentielles

Des informations doivent être données sur la dépendance des caractéristiques propres à une catégorie particulière de circuits en fonction de la température.

## 7. Caractéristiques mécaniques et autres données

La Publication 747-1, Chapitre VI, article 7, est applicable.

## 8. Données d'application

On peut donner des informations supplémentaires concernant les variations des caractéristiques du paragraphe 6.1 avec la tension d'alimentation, la température, l'impédance de source et de charge, etc.

L'effet dû à des éléments extérieurs devant être associés avec le circuit intégré doit être indiqué.

## SECTION DEUX — CATÉGORIE II

(CONVERTISSEURS LINÉAIRES ET NON LINÉAIRES ANALOGIQUE-NUMÉRIQUE ET NUMÉRIQUE-ANALOGIQUE)

### Généralités

Les recommandations pour les feuilles de caractéristiques données dans cette norme s'appliquent aux convertisseurs analogique-numérique et numérique-analogique ayant une caractéristique de transfert linéaire. Les données de fiabilité et les précautions de manipulation de ces convertisseurs seront ajoutées ultérieurement.

*Note.* — La caractéristique de transfert décrit la dépendance fonctionnelle entre les grandeurs électriques analogiques et les codes numériques.

### 1. Description du circuit intégré

Description du type de circuit, sorte de circuit, technologie, boîtier.

On doit indiquer la technologie employée pour la fabrication, par exemple: circuit intégré monolithique à semiconducteurs, circuit intégré à couche mince, circuit intégré hybride, micro-assemblage, etc. On doit aussi indiquer les détails des technologies du semiconducteur, telles que: NMOS, CMOS, TTL Schottky, I<sup>2</sup>L, etc.

On doit indiquer si le circuit intégré est compatible électriquement avec d'autres circuits intégrés particuliers ou familles de circuits intégrés ou si des interfaces spéciales sont nécessaires.

On doit donner des détails sur le type de circuit de sortie, par exemple: trois-états, collecteur ouvert ou drain ouvert.

On doit indiquer l'encombrement et le matériau du boîtier, par exemple: boîtier enfichable, boîtier plat, céramique ou plastique.

## 6.2 Effects of variation of temperature on the essential characteristics

Information should be given on the temperature dependence of the characteristics relevant to a particular category of circuits.

## 7. Mechanical characteristics and other data

Publication 747-1, Chapter VI, Clause 7, applies.

## 8. Application data

Additional information concerning the variations of the characteristics of Sub-clause 6.1 with supply voltage, temperature, source and load impedance, etc., may be given.

The effect of external elements to be associated with the integrated circuit should be indicated.

## SECTION TWO — CATEGORY II

(LINEAR AND NON-LINEAR ANALOGUE-TO-DIGITAL AND DIGITAL-TO-ANALOGUE CONVERTERS)

### General

The recommendations for data sheets given in this standard should be applied to analogue-to-digital and digital-to-analogue converters having a linear transfer characteristic. Reliability data and handling precautions for these converters are to be included later.

*Note.* — The transfer characteristic here describes the functional dependence between analogue electrical quantities and digital codes.

### 1. Description of integrated circuit

Type description, kind of circuit, technology, case.

The manufacturing technology, for example, semiconductor monolithic integrated circuit, thin-film integrated circuit, hybrid integrated circuit, micro-assembly, etc., should be stated. This statement should include details of the semiconductor technologies such as NMOS, CMOS, Schottky TTL, I<sup>2</sup>L, etc.

It should be stated whether the integrated circuit is electrically compatible with other particular integrated circuits or families of integrated circuits, or whether special interfaces are required.

Details should be given of the type of output circuit, for example, three-state, open-collector or open-drain.

Outline and case material should be stated for example, dual-in-line, flat-pack, ceramic or plastic.

### 1.1 Identification des sorties

Numéro CEI et/ou numéro national de référence du dessin d'encombrement.

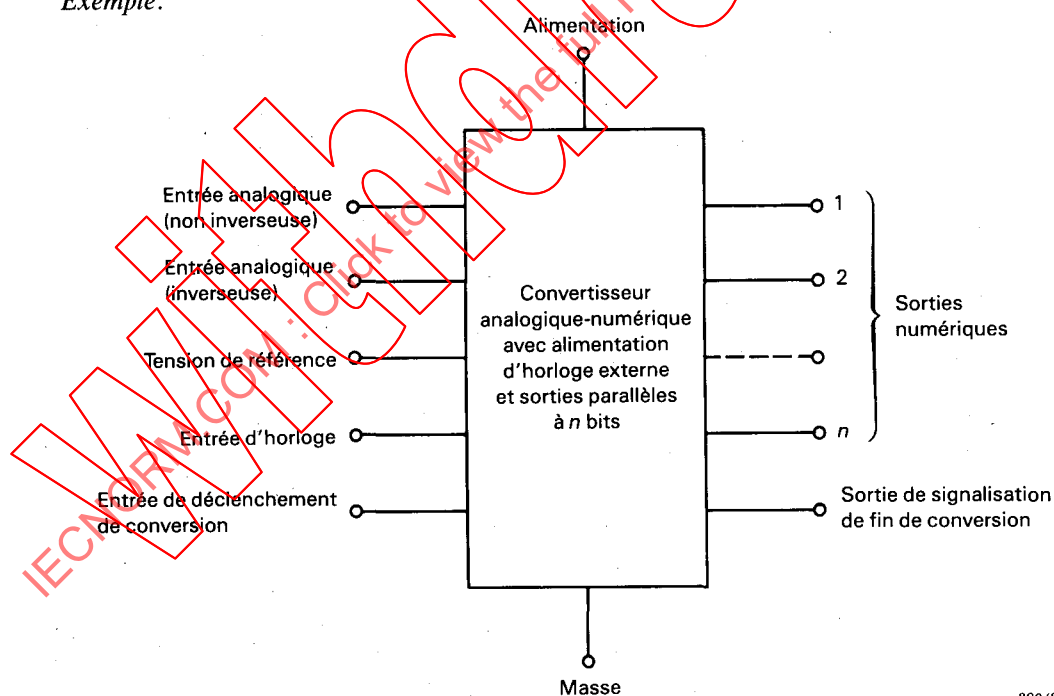
### 1.2 Schéma synoptique

On doit donner un schéma synoptique ou des informations équivalentes sur le circuit intégré. Celui-ci doit être suffisamment détaillé pour permettre l'identification des différentes unités fonctionnelles. On doit également indiquer les principales connexions internes entre les unités fonctionnelles et identifier les connexions externes. De plus, on doit donner le schéma (ou un circuit équivalent indiquant la fonction) qui doit contenir également les éléments parasites importants.

On peut distinguer les bornes suivantes:

- Bornes d'alimentation.
- Bornes d'entrée et de sortie, c'est-à-dire les bornes vers lesquelles ou à partir desquelles les signaux circulent. Le terme «signal» comprend à la fois l'impulsion et des formes d'ondes plus complexes.
- Autres bornes (par exemple pour les tensions de référence, ou bien bornes qui sont connectées au boîtier).
- Bornes non connectées.

Exemple:



890/87

### 1.3 Fonction

On doit spécifier la fonction réalisée par le circuit, par exemple: principe ou technique de la conversion, nombre de bits et format du codage du signal numérique, nature et gamme dynamique du signal analogique, disponibilité d'une tension de référence interne. Sauf indication contraire, H et L sont relatifs à une tension.

### 1.1 Terminal identification

IEC and/or national reference number of the outline drawing.

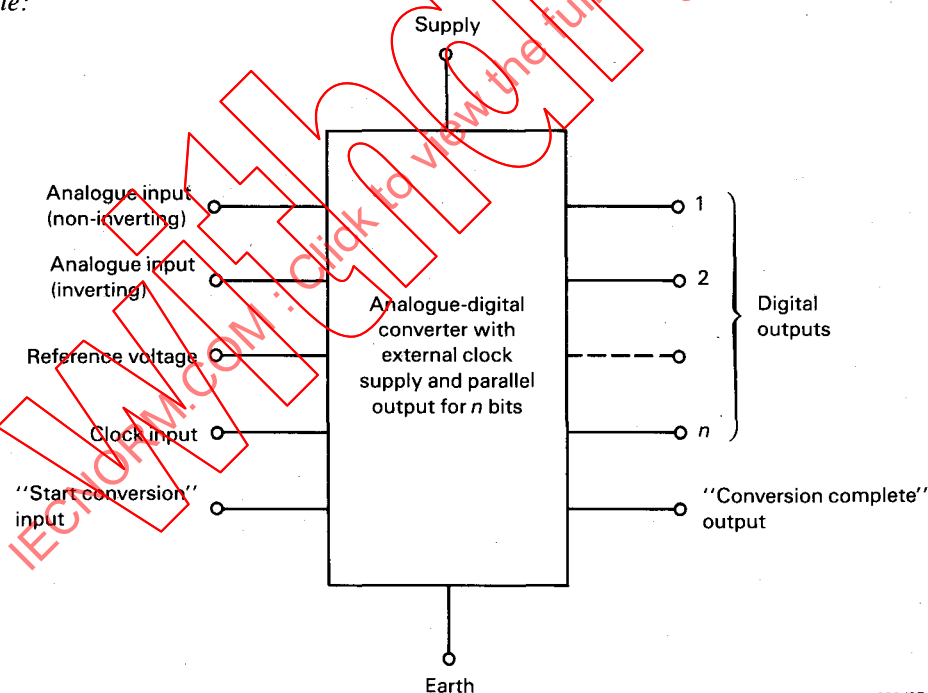
### 1.2 Block diagram

A block diagram or equivalent circuit information on the integrated circuit should be given. It should be sufficiently detailed to enable the individual functional units to be identified. The main internal connections between the functional units and the identification of their external connections should also be given. In addition, the circuit diagram (or an equivalent circuit giving the function), which should also include important parasitic elements, should be given.

The following terminals may be distinguished:

- a) Supply voltage terminals.
- b) Input and output terminals, that is, terminals into or out of which signals are passed. The term "signal" includes both pulse and more complex waveforms.
- c) Other terminals (for example, for reference voltages of those terminals that are wired to the case).
- d) Blank terminals.

*Example:*



890/87

### 1.3 Function

The function performed by the circuit should be specified, for example, conversion principle or technique, number of bits and coding format of the digital signals, nature and dynamic range of the analogue signal, availability of internal reference voltage source. Unless otherwise stated, H and L refer to voltage.

#### 1.4 Informations supplémentaires

On doit indiquer tous les composants extérieurs nécessaires et/ou recommandés, les bornes auxquelles ils doivent être reliés, leurs valeurs limites et leur influence. On doit donner les chronogrammes s'il y a lieu.

## 2. Valeurs limites

En satisfaisant aux paragraphes suivants, si des valeurs minimales et/ou maximales sont données, le fabricant doit indiquer s'il se réfère à la valeur absolue ou à la valeur algébrique de la grandeur.

Les valeurs limites indiquées doivent couvrir le fonctionnement du circuit intégré dans la gamme des températures de fonctionnement spécifiée.

Si ces valeurs limites dépendent de la température ou d'autres conditions (par exemple de la tension d'alimentation), cette dépendance doit être indiquée.

### 2.1 Tensions et courants continus

2.1.1 Valeur ou valeurs limites de la ou des tensions continues aux bornes d'alimentation par rapport à un point de référence électrique spécifiée (voir note 1).

2.1.2 S'il y a lieu, valeur limite de la tension entre deux bornes d'alimentation (voir note 1).

2.1.3 S'il y a lieu, séquence d'application des tensions d'alimentation, s'il existe plusieurs sources d'alimentation.

2.1.4 S'il y a lieu, séquence d'application des tensions d'alimentation et des tensions d'entrée.

2.1.5 Si le courant traversant une borne n'est pas suffisamment limité par la valeur limite de tension, une valeur limite de courant doit aussi être donnée pour cette borne (voir note 1).

2.1.6 S'il y a lieu, valeurs limites des tensions et des courants aux entrées, aux sorties et aux autres bornes.

*Note 1.* — Quand on utilise plus d'une alimentation, il peut être nécessaire d'indiquer la combinaison de valeurs limites pour ces tensions et ces courants d'alimentation.

### 2.2 Tensions et courants de pointe (tensions et courants non continus)

2.2.1 Si les valeurs données dans les paragraphes 2.1.1, 2.1.2 et 2.1.6 peuvent être dépassées pour des conditions transitoires, les valeurs des dépassements permis et leur durée doivent être indiquées.

2.2.2 Valeurs limites de la tension et du courant d'entrée et/ou de sortie et, s'il y a lieu, des limitations de temps, dans des conditions spécifiées de plus mauvais cas.

### 2.3 Températures

2.3.1 Températures minimale et maximale du milieu ambiant ou d'un point de référence.

2.3.2 Températures minimale et maximale de stockage.

#### 1.4 *Additional information*

Any necessary and/or recommended external components and their connections, ratings and effects should be stated. If appropriate, timing diagrams should be given.

## 2. **Ratings (limiting values)**

In satisfying the following sub-clauses, if minimum and/or maximum values are quoted, the manufacturer must indicate whether he refers to the absolute magnitude or to the algebraic value of the quantity.

The ratings given must cover the operation of the integrated circuit over the specified range of operating temperatures.

Where such ratings (limiting values) are dependent on the temperature and/or other conditions (for example, supply voltage), this dependence should be indicated.

### 2.1 *Continuous voltages and currents*

2.1.1 Limiting value(s) of the continuous voltage(s) at the supply terminal(s) with respect to a specified electrical reference point (Note 1).

2.1.2 Where appropriate, limiting voltage between two supply voltage terminals (Note 1).

2.1.3 Where appropriate, the sequence of application of the supply voltages if more than one supply voltage is required.

2.1.4 Where appropriate, the sequence of application of the supply and input voltages.

2.1.5 Where the current through any terminal is not limited sufficiently by the voltage rating, a limiting current rating for that terminal should also be given (Note 1).

2.1.6 Where appropriate, the limiting values of the voltages and the currents at the inputs and/or outputs and other terminals.

*Note 1.* — When more than one supply is needed, it may be necessary to state the combinations of ratings for these supply voltages and currents.

### 2.2 *Peak voltages and peak currents (non-continuous voltages and currents)*

2.2.1 If the values given in Sub-clauses 2.1.1, 2.1.2 and 2.1.6 may be exceeded under transient conditions, then the permissible excess values and their duration should be stated.

2.2.2 Limiting values of input and/or output voltage and current and, where appropriate, time limitations under specified worst-case conditions.

### 2.3 *Temperatures*

2.3.1 Minimum and maximum ambient or reference-point operating temperatures.

2.3.2 Minimum and maximum storage temperatures.

#### 2.4 *Dissipation de puissance, s'il y a lieu*

Valeur maximale.

#### 2.5 *Aptitude à supporter un court-circuit*

S'il y a lieu, durée maximale de court-circuit entre chacune des bornes de sortie et une borne d'alimentation (ou la masse), dans les conditions de fonctionnement de plus mauvais cas spécifiées.

### 3. **Conditions de fonctionnement recommandées** (dans la gamme des températures de fonctionnement spécifiée)

#### 3.1 Gamme de valeurs des tensions d'alimentation. Indiquer les tensions nominales et les écarts autorisés. Les écarts en plus et en moins de la tolérance ne sont pas nécessairement les mêmes.

Les valeurs nominales préférentielles figurent dans la Publication 748-1.

#### 3.2 Conditions de l'impulsion d'entrée, niveaux et formes d'onde des tensions et/ou des courants et, s'il y a lieu, diagrammes de temps des signaux d'entrée.

#### 3.3 S'il y a lieu, conditions de polarisation de tension et/ou de courant continu à toutes les bornes d'entrées, y compris les amplitudes, tolérances, polarités et impédances de source maximales de toutes les tensions de référence extérieures.

#### 3.4 S'il y a lieu, conditions de polarisation de tension et/ou de courant continu à toutes les bornes de sortie.

#### 3.5 S'il y a lieu, valeurs des impédances externes requises aux bornes d'entrée et de sortie.

#### 3.6 Conditions des impulsions de la ou des horloges. S'il y a lieu, ces conditions doivent comprendre les niveaux de tension, les conditions de forme d'onde des impulsions et les interrelations de temps entre les impulsions.

### 4. **Caractéristiques électriques**

Chaque caractéristique électrique de l'article 4 doit être donnée pour des conditions électriques de plus mauvais cas spécifiées, compte tenu de la gamme recommandée pour la ou les tensions d'alimentation, comme il est indiqué au paragraphe 3.1 et:

- a) dans la gamme des températures de fonctionnement spécifiée, ou
- b) à la température de 25 °C et aux températures de fonctionnement minimale et maximale.

Si des éléments extérieurs sont nécessaires au fonctionnement du circuit intégré, l'influence de ces éléments devra être spécifiée.

#### 2.4 *Power dissipation*, where appropriate

Maximum value.

#### 2.5 *Capability of sustaining a short-circuit*

Where appropriate, the maximum duration of a short-circuit between each output terminal and any supply terminal (or earth) should be given, under specified worst-case conditions of operation.

### 3. **Recommended operating conditions** (within the specified temperature range)

#### 3.1 The range of values of supply voltage(s). The nominal voltages and the permitted deviations should be stated. The plus and minus deviations need not be identical.

The preferred nominal values are given in Publication 748-1.

#### 3.2 The input pulse conditions, voltage and/or current levels and waveforms and, where appropriate, the time relations of the input signals.

#### 3.3 Where appropriate, the continuous voltage and/or current bias conditions at all input terminals, including the magnitude(s), tolerance(s), polarities and maximum source impedance of all external reference voltages.

#### 3.4 Where appropriate, the continuous voltage and/or current bias conditions at all output terminals.

#### 3.5 Where appropriate, the values of external impedances required at the input and output terminals.

#### 3.6 Pulse conditions of the clock(s). Where appropriate, such conditions should include voltage levels, pulse waveform conditions and time interrelations of the pulses.

### 4. **Electrical characteristics**

Each electrical characteristic of Clause 4 should be stated under specified electrical worst-case conditions, with respect to the recommended range of supply voltage(s), as stated in Sub-clause 3.1 and:

a) over the specified range of operating temperatures, or

b) at a temperature of 25 °C, and at minimum and maximum operating temperatures.

If external elements for the operation of the integrated circuit are required, the influence of those elements should be specified.

#### 4.1 Caractéristiques pour les signaux numériques

##### 4.1.1 Caractéristiques statiques

Des données et des définitions détaillées sont données dans la Publication 748-2, chapitre III, Section un, article 5.

En particulier, on doit indiquer les caractéristiques suivantes:

##### 4.1.1.1 Courants d'alimentation

On doit indiquer les valeurs type et maximale dans les conditions de fonctionnement spécifiées (par exemple: tension minimale ou maximale, la sortie étant en circuit ouvert).

##### 4.1.1.2 Caractéristiques en tension et en courant

a) pour les convertisseurs numérique-analogique:  $V_{IHB}$ ,  $I_{IHA}$  et  $V_{OLA}$ ,  $I_{OLB}$

b) pour les convertisseurs analogique-numérique:  $V_{OHB}$ ,  $I_{OHA}$  et  $V_{OLA}$ ,  $I_{OLB}$

##### 4.1.1.3 Capacités d'entrée et de sortie

Valeurs maximales.

##### 4.1.2 Caractéristiques dynamiques (s'il y a lieu)

##### 4.1.2.1 Courants d'alimentation

Courbes types des courants d'alimentation en fonction de la fréquence des impulsions et/ou de la fréquence de conversion, pour un facteur d'utilisation spécifié, dans des conditions de fonctionnement recommandées spécifiées.

##### 4.1.2.2 Caractéristiques de commutation

En général, on indique les temps de transition et de propagation, et toute autre relation de temps entre les signaux numériques à des bornes spécifiées.

#### 4.2 Caractéristiques pour les signaux analogiques (applicables pour les convertisseurs analogique-numérique et numérique-analogique, sauf indication contraire).

On doit spécifier les caractéristiques suivantes:

##### 4.2.1 Taux de réjection dû à une tension d'alimentation, dans des conditions spécifiées

Valeur minimale.

##### 4.2.2 Courant d'entrée de référence, s'il y a lieu

Valeur maximale, pour une tension de référence spécifiée.

##### 4.2.3 Plage de tensions ou de courants analogiques pour lesquels la résolution s'applique

Valeur(s) nominale(s) et tolérance(s).

*Note.* — Cette gamme est en général appelée «gamme pratique de pleine échelle».

##### 4.2.4 Impédance d'entrée (convertisseurs analogique-numérique seulement)

Valeur minimale, pour des conditions spécifiées de:

– tension ou tensions d'alimentation,