

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

61188-5-6

Première édition
First edition
2003-01

**Cartes imprimées et cartes imprimées équipées –
Conception et utilisation –**

Partie 5-6:

**Considérations sur les liaisons pistes-soudures –
Composants à sorties en J sur quatre côtés**

**Printed boards and printed board assemblies –
Design and use –**

Part 5-6:

**Attachment (land/joint) considerations –
Chip carriers with J-leads on four sides**



Numéro de référence
Reference number
CEI/IEC 61188-5-6:2003

Numérotation des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000. Ainsi, la CEI 34-1 devient la CEI 60034-1.

Editions consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Informations supplémentaires sur les publications de la CEI

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique. Des renseignements relatifs à cette publication, y compris sa validité, sont disponibles dans le Catalogue des publications de la CEI (voir ci-dessous) en plus des nouvelles éditions, amendements et corrigenda. Des informations sur les sujets à l'étude et l'avancement des travaux entrepris par le comité d'études qui a élaboré cette publication, ainsi que la liste des publications parues, sont également disponibles par l'intermédiaire de:

- **Site web de la CEI** (www.iec.ch)
- **Catalogue des publications de la CEI**

Le catalogue en ligne sur le site web de la CEI (www.iec.ch/catlg-f.htm) vous permet de faire des recherches en utilisant de nombreux critères, comprenant des recherches textuelles, par comité d'études ou date de publication. Des informations en ligne sont également disponibles sur les nouvelles publications, les publications remplacées ou retirées, ainsi que sur les corrigenda.

- **IEC Just Published**

Ce résumé des dernières publications parues (www.iec.ch/JP.htm) est aussi disponible par courrier électronique. Veuillez prendre contact avec le Service client (voir ci-dessous) pour plus d'informations.

- **Service clients**

Si vous avez des questions au sujet de cette publication ou avez besoin de renseignements supplémentaires, prenez contact avec le Service clients:

Email: custserv@iec.ch
Tél: +41 22 919 02 11
Fax: +41 22 919 03 00

Publication numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series. For example, IEC 34-1 is now referred to as IEC 60034-1.

Consolidated editions

The IEC is now publishing consolidated versions of its publications. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Further information on IEC publications

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology. Information relating to this publication, including its validity, is available in the IEC Catalogue of publications (see below) in addition to new editions, amendments and corrigenda. Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is also available from the following:

- **IEC Web Site** (www.iec.ch)
- **Catalogue of IEC publications**

The on-line catalogue on the IEC web site (www.iec.ch/catlg-e.htm) enables you to search by a variety of criteria including text searches, technical committees and date of publication. On-line information is also available on recently issued publications, withdrawn and replaced publications, as well as corrigenda.

- **IEC Just Published**

This summary of recently issued publications (www.iec.ch/JP.htm) is also available by email. Please contact the Customer Service Centre (see below) for further information.

- **Customer Service Centre**

If you have any questions regarding this publication or need further assistance, please contact the Customer Service Centre:

Email: custserv@iec.ch
Tel: +41 22 919 02 11
Fax: +41 22 919 03 00

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

61188-5-6

Première édition
First edition
2003-01

**Cartes imprimées et cartes imprimées équipées –
Conception et utilisation –**

**Partie 5-6:
Considérations sur les liaisons pistes-soudures –
Composants à sorties en J sur quatre côtés**

**Printed boards and printed board assemblies –
Design and use –**

**Part 5-6:
Attachment (land/joint) considerations –
Chip carriers with J-leads on four sides**

© IEC 2003 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission, 3, rue de Varembé, PO Box 131, CH-1211 Geneva 20, Switzerland
Telephone: +41 22 919 02 11 Telefax: +41 22 919 03 00 E-mail: inmail@iec.ch Web: www.iec.ch



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

R

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

AVANT-PROPOS	4
INTRODUCTION	8
1 Domaine d'application et objet.....	10
2 Références normatives	10
3 Informations générales.....	12
3.1 Description générale des composants	12
3.2 Marquage	12
3.3 Format de support de boîtier	12
3.4 Prise en compte des processus.....	12
4 QFJ (carré)	12
4.1 Remarques introductives.....	12
4.2 Description des composants	12
4.3 Dimension des composants.....	16
4.4 Conception d'excroissance de pastille de joint brasé	16
4.5 Dimensions de la zone de report	20
5 QFJ (rectangulaire)	24
5.1 Remarques introductives.....	24
5.2 Description des composants	24
5.3 Dimensions des composants.....	26
5.4 Conception d'excroissance de pastille de joint brasé	28
5.5 Dimensions de la zone de report	32
Bibliographie	36
Figure 1 – QFJ (carré)	14
Figure 2 – Dimensions de boîtier QFJ (carré).....	16
Figure 3 – Conception d'excroissance de pastille de joint brasé de composant QFJ carré ayant différents niveaux (voir Tableau 5 de la CEI 61188-5-1)	20
Figure 4 – Dimensions de la zone de report pour QFJ (carré).....	24
Figure 5 – QFJ (rectangulaire)	24
Figure 6 – Dimensions de boîtier QFJ (rectangulaire).....	28
Figure 7 – Conception d'excroissance de pastille de joint brasé de composant QFJ rectangulaire ayant différents niveaux (voir Tableau 5 de la CEI 61188-5-1)	32
Figure 8 – Dimensions de la zone de report pour QFJ (rectangulaire).....	34

CONTENTS

FOREWORD	5
INTRODUCTION	9
1 Scope and object	11
2 Normative references.....	11
3 General information	13
3.1 General component description	13
3.2 Marking	13
3.3 Carrier packaging format	13
3.4 Process considerations.....	13
4 QFJ (square)	13
4.1 Introductory remark	13
4.2 Component description	13
4.3 Component dimensions	17
4.4 Solder joint fillet design	17
4.5 Land pattern dimensions.....	21
5 QFJ (rectangular)	25
5.1 Introductory remark	25
5.2 Component description	25
5.3 Component dimensions	27
5.4 Solder joint fillet design	29
5.5 Land pattern dimensions.....	33
Bibliography	37
Figure 1 – QFJ (square)	15
Figure 2 – QFJ (square) dimensions	17
Figure 3 – Solder joint fillet design of QFJ square component with different levels (see IEC 61188-5-1, Table 5)	21
Figure 4 – QFJ (square) land pattern dimensions	25
Figure 5 – QFJ (rectangular)	25
Figure 6 – QFJ (rectangular) dimensions.....	29
Figure 7 – Solder joint fillet design of QFJ rectangular component with different levels (see IEC 61188-5-1, Table 5)	33
Figure 8 – QFJ (rectangular) land pattern dimensions	35

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

CARTES IMPRIMÉES ET CARTES IMPRIMÉES ÉQUIPÉES – CONCEPTION ET UTILISATION –

Partie 5-6: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur quatre côtés

AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, spécifications techniques, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 61188-5-6 a été établie par le comité d'études 91 de la CEI: Techniques d'assemblage des composants électroniques.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
91/338/FDIS	91/366/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les directives ISO/CEI, Partie 2

Il convient que la CEI 61188-5-6 soit lue conjointement avec la CEI 61188-5-1.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**PRINTED BOARDS AND PRINTED BOARD ASSEMBLIES –
DESIGN AND USE –****Part 5-6: Attachment (land/joint) considerations –
Chip carriers with J-leads on four sides**

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international cooperation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical specifications, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 61188-5-6 has been prepared by IEC technical committee 91: Electronics assembly technology.

The text of this standard is based on the following documents:

FDIS	Report on voting
91/338/FDIS	91/366/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

IEC 61188-5-6 should be read in conjunction with IEC 61188-5-1.

La CEI 61188-5 comporte les parties suivantes sous le titre général *Cartes imprimées et cartes imprimées équipées – Conception et utilisation* ¹:

- Partie 5-1: Considérations sur les liaisons pistes-soudures – Prescriptions génériques
- Partie 5-2: Considérations sur les liaisons pistes-soudures – Composants discrets
- Partie 5-3: Considérations sur les liaisons pistes-soudures – Composants à sorties en aile de mouette sur deux côtés
- Partie 5-4: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur deux côtés
- Partie 5-5: Considérations sur les liaisons pistes-soudures – Composants à sorties en aile de mouette sur quatre côtés
- Partie 5-6: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur quatre côtés
- Partie 5-7: Considérations sur les liaisons pistes-soudures – Composants (DIP) à broches sur deux côtés

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant 2004. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

¹ La plupart de ces parties sont encore à publier.

IEC 61188-5 consists of the following parts, under the general title *Printed boards and printed board assemblies – Design and use*¹:

Part 5-1: Attachment (land/joint) considerations – Generic requirements

Part 5-2: Attachment (land/joint) considerations – Discrete components

Part 5-3: Attachment (land/joint) considerations – Gull-wing leads, two sides

Part 5-4: Attachment (land/joint) considerations – J leads, two sides

Part 5-5: Attachment (land/joint) considerations – Gull-wing leads, four sides

Part 5-6: Attachment (land/joint) considerations – Chip carriers with J-leads on four sides

Part 5-7: Attachment (land/joint) considerations – Post (DIP) leads, two sides

The committee has decided that the contents of this publication will remain unchanged until 2004. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

¹ At the time of writing, most of these parts are still to be published.

INTRODUCTION

La présente partie de la CEI 61188 concerne les zones de report pour les composants avec des sorties en J sur les quatre côtés. Chaque article donne des informations selon le schéma qui suit:

Les dimensions des zones de report proposées dans cette norme sont basées sur les calculs fondamentaux de tolérance associés aux zones de protubérance de soudure et aux excédents de périmètre (voir la CEI 61188-5-1). Ce périmètre recouvre tout ce qui concerne les besoins de fabrication normaux.

Les dimensions fixées des zones de report concernées dans la présente norme sont généralement applicables pour l'application de la pâte de brasage ainsi que du processus de soudage par refusion. Pour l'application du processus de brasage à la vague, les dimensions des zones de report doivent être modifiées, il est préférable d'avoir une orientation parallèle à la direction de la vague et des dispositifs d'échantillonnage de soudage convenablement dimensionnés doivent être ajoutés.

Cette spécification présente un triple dimensionnement des zones de report (niveaux 1, 2 et 3) sur la base de trois types de zones de protubérances et d'excédents de périmètre maximal (max.) moyen et minimal (min.). A chaque zone de report a été assigné un identifiant pour indiquer les caractéristiques de la robustesse spécifique des zones de report. Les utilisateurs ont également la possibilité d'organiser les informations de façon à ce qu'elles s'adaptent le mieux possible à leur utilisation spécifique.

La présente norme considère que les dimensions de la pastille sont toujours plus grandes que les sorties du composant ou que leurs dimensions. Si un utilisateur a des raisons valables d'utiliser l'épargne de brasure pour limiter le mouillage sur une puce ou pour utiliser des pastilles de taille inférieure aux sorties du composant ou pour appliquer des concepts différents de ceux de la CEI 61188-5-1, cette norme ne sera pas applicable.

Il est de la responsabilité de l'utilisateur de vérifier les zones de report des composants pour montage en surface (CMS) utilisés pour mener à bien un processus de montage convenable comportant les essais et une fiabilité assurée pour l'utilisation en conditions perturbées du produit.

Les dimensions de composants données dans cette norme correspondent à ceux qui sont disponibles sur le marché, et ne doivent être considérées qu'en tant que références.

INTRODUCTION

This part of IEC 61188 covers land patterns for components with J leads on four sides. Each clause contains information in accordance with the following format:

The proposed land pattern dimensions in this standard are based upon the fundamental tolerance calculation combined with the given land protrusions and courtyard excesses (see IEC 61188-5-1). The courtyard covers all issues pertaining to normal manufacturing needs.

The land pattern dimensions covered in this standard are generally applicable for reflowed solder paste processes. For immersion soldering processes (e.g. wave, jet, drag soldering), lands may have to be modified to prevent shadowing and shorting (e.g. by extending land length parallel to the direction of motion of the board and/or provision of solder thieves).

This specification offers a threefold land pattern dimensioning (levels 1, 2, and 3) on the basis of a threefold set of land protrusions and courtyard excesses maximum (max.), median (mdn.), and minimum (min.). Each land pattern has been assigned an identification number to indicate the characteristics of the specific robustness of the land patterns. Users also have the opportunity to organize the information to suit their particular design.

This standard assumes that land dimensions are always larger than component termination or lead outlines. If a user has good reason to use solder resist to limit wetting on a land, or to use lands smaller than component terminations, or to apply a concept different from that of IEC 61188-5-1, this standard may not apply.

It is the responsibility of the user to verify the surface mounting devices (SMD) land patterns used for achieving an undisturbed mounting process, including testing, and an ensured reliability for the product stress conditions when in use.

Dimensions of the components listed in this standard are those available on the market, and are for reference purposes only.

IECNORM.COM : Click to view the full PDF of IEC 61188-5-6:2003

CARTES IMPRIMÉES ET CARTES IMPRIMÉES EQUIPÉES – CONCEPTION ET UTILISATION

Partie 5-6: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur quatre côtés

1 Domaine d'application et objet

La présente partie de la CEI 61188 donne des informations sur les géométries de zones de report utilisées pour la fixation des composants électroniques avec des sorties en J sur les quatre côtés.

Cette norme a pour but de fournir les dimensions, les formes et les tolérances appropriées des zones de report de montage en surface afin de garantir une surface suffisante au raccord de brasure approprié et de permettre également l'inspection, les essais et les retouches des joints de brasure.

Chaque article comporte une série spécifique de critères détaillés relatifs aux composants, aux dimensions des composants, à la conception du joint de brasure ainsi qu'aux dimensions de la zone de report.

NOTE L'acronyme QFJ est l'appellation conventionnelle utilisée au Japon ; l'acronyme PLCC est l'appellation conventionnelle utilisée aux Etats-Unis pour ces composants.

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60068-2-58, *Essais d'environnement – Partie 2-58: Essais – Essai Td – Méthodes d'essai de la soudabilité, de la résistance de la métallisation à la dissolution et de la résistance à la chaleur de soudage des composants pour montage en surface*

CEI 60191-2, *Normalisation mécanique des dispositifs à semi-conducteurs – Partie 2: Dimensions*

CEI 61188-5-1, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-1: Considérations sur les liaisons pistes-soudures – Prescriptions génériques*

CEI 61760-1, *Technique du montage en surface – Partie 1: Méthode de normalisation pour la spécification des composants montés en surface (CMS)*

PRINTED BOARDS AND PRINTED BOARD ASSEMBLIES – DESIGN AND USE –

Part 5-6: Attachment (land/joint) considerations – Chip carriers with J-leads on four sides

1 Scope and object

This part of IEC 61188 provides information on land pattern geometries used for the surface attachment of electronic components with J leads on four sides.

The object of this standard is to provide the appropriate size, shape and tolerances of surface mount land patterns so as to ensure sufficient area for the appropriate solder fillet, and also allow for inspection, testing and reworking of resulting solder joints.

Each clause contains a specific set of criteria, setting out details on the component, the component dimensions, the solder joint design and the land pattern dimensions.

NOTE The acronym QFJ is the naming convention used by Japan; the acronym PLCC is the naming convention used by the USA for these components.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60068-2-58, *Environmental testing – Part 2-58: Tests – Test Td: Test methods for solderability, resistance to dissolution of metallization and soldering heat of surface mounting devices (SMD)*

IEC 60191-2, *Mechanical standardisation of semiconductor devices – Part 2: Dimensions*

IEC 61188-5-1, *Printed boards and printed board assemblies – Design and use – Part 5-1: Attachment (land/joint) considerations – Generic requirements*

IEC 61760-1, *Surface mounting technology – Part 1: Standard method for the specification of surface mounting components (SMDs)*

3 Informations générales

3.1 Description générale des composants

Les composants sont constitués par les boîtiers de porte-puce à sorties en J dont les sorties s'étendent par delà les encombrements de boîtier. La forme des boîtiers peut être soit carrée soit rectangulaire. Ces bornes fournissent généralement des espaces pour le corps du boîtier par rapport à l'encapsulation et à la structure d'interconnexion pour des raisons liées au dégagement, au contrôle ou à la disposition des différences de dilatation thermique.

Dans les porte-puce à sorties en plastique, la distinction d'encapsulation primaire concerne le point dans lequel une puce est incorporée dans le boîtier. Un boîtier pré-moulé est fourni en tant que corps à sorties avec une cavité ouverte pour la fixation des puces. Une partie du corps post-moulé possède généralement une puce fixée à une grille de connexion avec un corps en plastique isolant moulé autour de l'assemblage.

3.2 Marquage

Les familles de produits QFJ (carrée ou rectangulaire) sont généralement marquées conformément au marquage propre du fabricant. Y figurent le nom du fabricant ou son logo ainsi que l'indication de la broche 1. Certains produits peuvent comporter l'indication de la broche sur le boîtier au lieu du marquage de la broche 1. Des marquages supplémentaires peuvent comporter la date-code du lot de fabrication et/ou la localisation de la fabrication.

3.3 Format de support de boîtier

Le support des boîtiers peut être en barrettes mais le support en bande est préférable pour une meilleure manipulation et pour des utilisations à grand volume. Le support en plateau n'est pas acceptable à cause de la coplanéité des broches requise pour le placement et la brasure.

3.4 Prise en compte des processus

Les boîtiers QFJ sont normalement traités par opération de brasage par fusion (voir la CEI 60068-2-58).

Les dispositifs à pas fins et à sorties nombreuses peuvent nécessiter un traitement spécial hors de la localisation normale de la duité et des opérations en fabrication de fusion.

4 QFJ (carré)

4.1 Remarques introductives

Cet article indique les dimensions du composant et de la zone de report pour les composants à boîtiers QFJ carrés. La construction de base est également traitée. Les Figures 2 et 3 fournissent une liste de tolérances et de dimensions prévues pour les joints de brasure utilisées pour obtenir les dimensions des zones de report.

4.2 Description des composants

Les QFJ sont utilisés dans de nombreuses applications pour l'électronique commerciale, industrielle ou militaire.

4.2.1 Construction de base

Voir Figure 1.

3 General information

3.1 General component description

The component consists of quad flat J-lead packages with terminations, which extend beyond the package outlines. The shape of the packages can be either square or rectangular. These terminations typically separate the body of the package from the packaging and interconnect structure (P&IS) for reasons of clearing, inspecting or accommodating differences in thermal expansion.

In plastic leaded chip carriers, the primary packaging distinction concerns the point at which a chip is incorporated into the package. A pre-molded package is supplied as a leaded body with an open cavity for chip attachment. A post-molded body part typically has the chip attached to a lead frame with an insulating plastic body molded around the assembly.

3.2 Marking

The QFJ (square and rectangular) families of parts are generally marked with the manufacturer's part numbers, name or symbol, and a pin 1 indicator. Some parts may have a pin 1 feature in the case shape instead of a pin 1 marking. Additional markings may include date-code manufacturing lot and/or manufacturing location.

3.3 Carrier packaging format

The carrier packaging format may be provided in tubes but embossed carrier taping is preferred for best handling and high volume applications. Bulk packaging is not acceptable because of lead coplanarity required for placement and soldering.

3.4 Process considerations

QFJ packages are normally processed by reflow solder operations (see IEC 60068-2-58).

High lead-count fine pitch parts may require special processing outside the normal pick/place and reflow manufacturing operations.

4 QFJ (square)

4.1 Introductory remark

This clause provides the component and land pattern dimensions for square QFJ (quad flat J-lead) components. Basic construction is also covered. Figures 2 and 3 provide a listing of the tolerances and target solder joint dimensions used to arrive at the land pattern dimensions.

4.2 Component description

QFJs are widely used in variety of applications for commercial, industrial or military electronics.

4.2.1 Basic construction

See Figure 1.

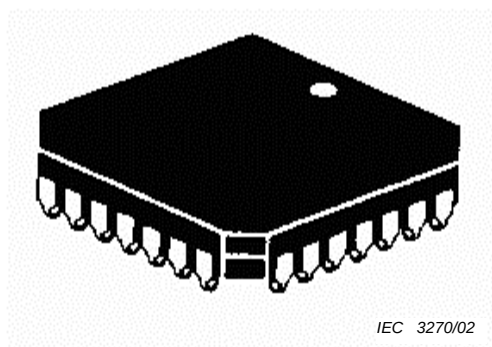


Figure 1 – QFJ (carré)

Les porte-puce QFJ sont utilisés lorsqu'un scellement hermétique n'est pas prescrit. D'autres contraintes comprennent une plage de températures limitée (généralement 0 °C ou 70 °C) et une protection environnementale nominale. L'avantage du QFJ réside dans son coût faible comparé aux boîtiers en céramique.

4.2.2 Matériaux de sortie

La coplanéité à extrémité de sortie élevée dans les porte-puce à sorties pour montage en surface est un facteur important pour la fiabilité des fixations brasées à la carte imprimée. La planéité peut être mesurée à partir des trois sorties les plus faibles d'un boîtier à sorties. La coplanéité de 0,1 mm au maximum est recommandée avec toutefois, une préférence pour 0,05 mm.

Le porte-puce en plastique pré-moulé a été conçu pour être connecté au substrat P et I (structure d'assemblage et d'interconnexion) au moyen d'une douille. La pression de ressort sur les deux côtés du boîtier est destinée à contraindre le mouvement, et également tenir compte du voilement de substrat jusqu'à 0,5 %. Une fixation brasée au substrat P et I est également possible. La conception est également destinée à utiliser la technique de l'encapsulant en silicone pour la protection et le revêtement de puce.

Le porte-puce à sorties en plastique pré-moulé et post-moulé est composé d'un ensemble diélectrique en métal composite qui inclut une grille de connexion à conducteur et un corps isolant moulé. Dans les deux types de porte-puce en plastique, toutes les opérations nécessaires de métallisation sont réalisées par le fabricant de boîtiers pour éliminer l'étamage et la métallisation de la part de l'utilisateur.

4.2.3 Marquage

Tous les dispositifs doivent porter le marquage d'un numéro de modèle et de l'emplacement de la «Broche 1». L'emplacement de la «Broche 1» peut être moulé dans le corps en plastique ou marquée à l'aide d'encre.

4.2.4 Format de support de boîtier

Le support des boîtiers pour les boîtiers plats peut être en barrettes, mais dans la plupart des cas les boîtiers plats sont fournis sur support en bande.

4.2.5 Prise en compte des processus

Il convient que les dispositifs soient en mesure de résister aux dix cycles par l'intermédiaire d'un système de refusion normalisé fonctionnant à 235 °C. Chaque cycle doit consister en une exposition à 235 °C pendant 60 s. Les dispositifs doivent aussi être capables de résister au minimum à 10 s d'immersion dans la brasure fondue à 260 °C. Les composants doivent satisfaire aux exigences de la CEI 61760-1.

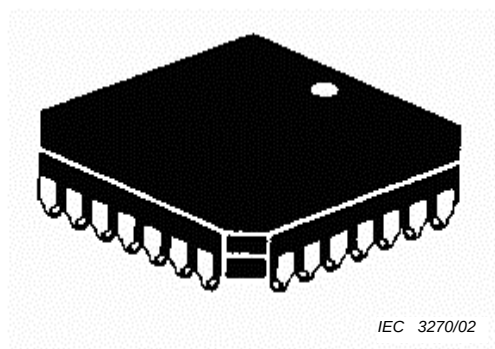


Figure 1 – QFJ (square)

QFJs (quad flat J-lead packages) are employed where a hermetic seal is not required. Other constraints include a limited temperature range (typically 0 °C or 70 °C) and nominal environmental protection. QFJs have the advantage of low cost as compared to ceramic packages.

4.2.2 Termination materials

High lead-end coplanarity in surface mounted lead chip carriers is an important factor in reliable solder attachment to the printed board. Planarity may be measured from the lowest three leads of a leaded package. Coplanarity of 0,1 mm maximum is recommended with a preference for 0,05 mm.

The pre-molded plastic chip carrier was designed to be connected to the packaging and interconnection (P&I) substrate by means of a socket. Spring pressure on both sides of the package is intended to constrain movement as well as allow for substrate warpage as high as 0,5 %. Solder attach to the P&I substrate is also possible. The design is also intended to make use of silicone encapsulate technology for chip coverage and protection.

The pre- and post-molded plastic leaded chip carrier is composed of a composite metal/dielectric assembly that includes a conductor lead frame and a molded insulating body. In both types of plastic chip carriers, all necessary plating operations are performed by the package manufacturer to eliminate tinning or plating by the user.

4.2.3 Marking

All parts shall be marked with a part number and "Pin 1" location. The "Pin 1" location may be molded into the plastic body or marked with ink.

4.2.4 Carrier package format

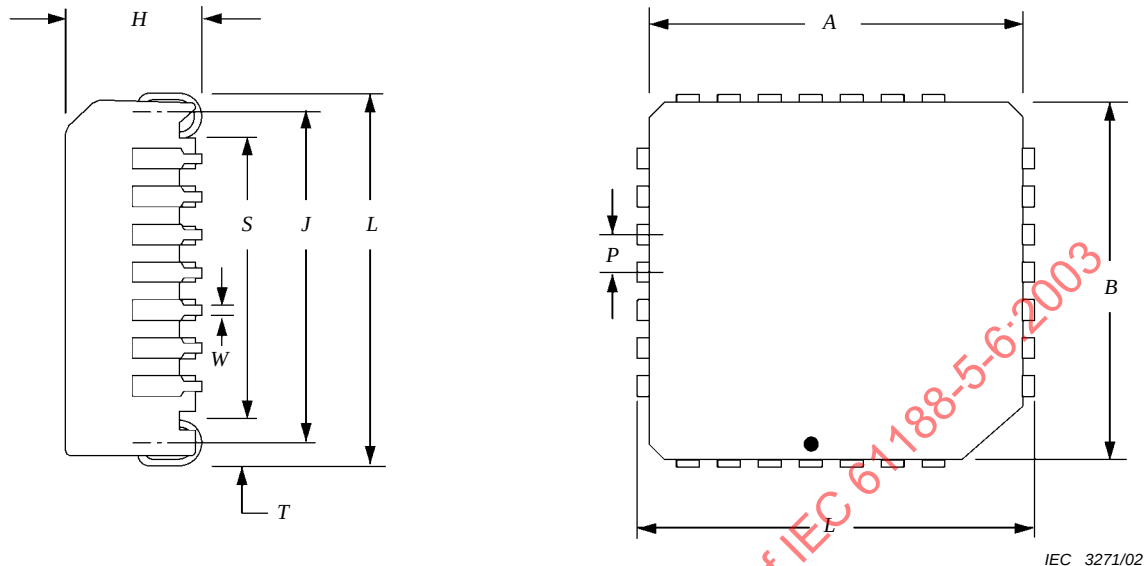
The carrier package format for flat packs may be provided in tubes but, in most instances, flat packs are delivered in embossed taping.

4.2.5 Process considerations

Parts should be capable of withstanding ten cycles through a standard reflow system operating at 235 °C. Each cycle shall consist of a 60 s exposure at 235 °C. Parts must also be capable of withstanding a minimum of 10 s immersion in molten solder at 260 °C. The components shall meet the requirements of IEC 61760-1.

4.3 Dimensions des composants

Les Figures 2 et 4 fournissent les dimensions des composants QFJ (carré).



Dimensions en millimètres

Identificateur de composant	L		W		T		A		B		J	H	P
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Référence	Max.	De base
QFJ – 20	9,60	10,21	0,33	0,58	1,20	1,74	8,71	9,22	8,71	9,22	7,87	4,57	1,27
QFJ – 28	12,14	12,75	0,33	0,58	1,20	1,74	11,25	11,76	11,25	11,76	10,41	4,57	1,27
QFJ – 44	17,22	17,83	0,33	0,58	1,20	1,74	16,33	16,84	16,33	16,84	15,49	4,57	1,27
QFJ – 52	19,76	20,37	0,33	0,58	1,20	1,74	18,87	19,38	18,87	19,38	18,03	5,08	1,27
QFJ – 68	24,84	25,45	0,33	0,58	1,20	1,74	23,95	24,51	23,95	24,51	23,11	5,08	1,27
QFJ – 84	29,92	30,53	0,33	0,58	1,20	1,74	29,03	29,59	29,03	29,59	28,19	5,08	1,27
QFJ – 100	35,00	35,61	0,33	0,58	1,20	1,74	34,11	34,67	34,11	34,67	33,27	5,08	1,27
QFJ – 124	42,62	43,23	0,33	0,58	1,20	1,74	41,73	42,29	41,73	42,29	40,89	5,08	1,27

Figure 2 – Dimensions de boîtier QFJ (carré)

4.4 Conception d'excroissance de pastille de joint brasé

La Figure 3 donne les dimensions et la forme du raccord de brasure après l'opération de brasure. Les dimensions minimales, médianes et maximales de chaque raccord du bout, de talon et latérales sont déterminées par la prise en considération de la fiabilité du joint de brasure et la qualité ainsi que par la productivité pendant le montage des dispositifs. La conception des zones de report nécessite la prise en compte de trois facteurs de précision: la précision des dimensions des dispositifs (C), la précision du montage des dispositifs sur les circuits imprimés (P) et la précision des dimensions des puces sur les circuits imprimés (F) en plus des dimensions des raccords. La formule nécessaire pour obtenir la tolérance résultant de ces facteurs est la suivante:

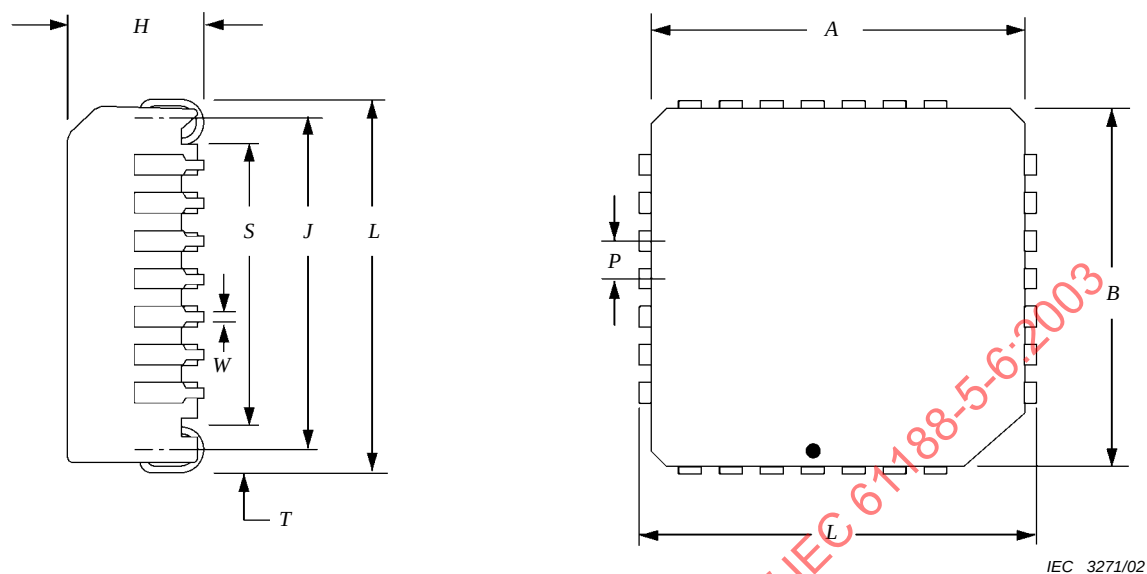
a) Effet sur la conception pour une brasure sans auto-alignement (niveau 1):

Dans le processus de brasure à la vague, il n'y a pas d'effet d'auto-alignement. De ce fait la formule ne peut pas être simplifiée mais reste identique comme indiqué ci-après:

$$Z_{\max} = L_{\min} + 2 J_{H \max} + T_H \quad T_H = \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2}$$

4.3 Component dimensions

Figures 2 to 4 provide the component dimensions for QFJ (square) components.



IEC 3271/02
Dimensions in millimetres

Component identifier	L		W		T		A		B		J	H	P
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Ref	Max.	Basic
QFJ-20	9,60	10,21	0,33	0,58	1,20	1,74	8,71	9,22	8,71	9,22	7,87	4,57	1,27
QFJ-28	12,14	12,75	0,33	0,58	1,20	1,74	11,25	11,76	11,25	11,76	10,41	4,57	1,27
QFJ-44	17,22	17,83	0,33	0,58	1,20	1,74	16,33	16,84	16,33	16,84	15,49	4,57	1,27
QFJ-52	19,76	20,37	0,33	0,58	1,20	1,74	18,87	19,38	18,87	19,38	18,03	5,08	1,27
QFJ-68	24,84	25,45	0,33	0,58	1,20	1,74	23,95	24,51	23,95	24,51	23,11	5,08	1,27
QFJ-84	29,92	30,53	0,33	0,58	1,20	1,74	29,03	29,59	29,03	29,59	28,19	5,08	1,27
QFJ-100	35,00	35,61	0,33	0,58	1,20	1,74	34,11	34,67	34,11	34,67	33,27	5,08	1,27
QFJ-124	42,62	43,23	0,33	0,58	1,20	1,74	41,73	42,29	41,73	42,29	40,89	5,08	1,27

Figure 2 – QFJ (square) dimensions

4.4 Solder joint fillet design

Figure 3 shows the shape and dimensions of the solder fillet after the soldering process. The minimum, median, and maximum dimensions of each of toe, heel, and side fillet are determined by taking into consideration solder joint reliability, and also quality and productivity in the parts mounting process. Designing land patterns requires consideration of three factors concerning accuracy: part dimension accuracy (C), part mount accuracy on PWBs (P) and land shape accuracy on PWBs (F), in addition to fillet dimensions. The formulae to obtain the tolerance resulted from these factors are as follows:

a) Design consideration when soldered without self-alignment effect (level 1):

In the flow soldering process, there is no self-alignment effect. Thus, the formulae cannot be simplified but remain the same as follows:

$$Z_{\max} = L_{\min} + 2 J_{H \max} + T_H$$

$$T_H = \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2}$$

$$G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \max} - T_T \quad T_T = \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2 J_{S \max} + T_S \quad T_S = \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2}$$

b) Effet sur la conception pour une brasure sans auto-alignement (niveau 2):

$$Z_{\max} = L_{\min} + 2 J_{H \text{ mdn}} + T_H \quad T_H = \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2}$$

$$G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \text{ mdn}} - T_T \quad T_T = \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2 J_{S \text{ mdn}} + T_S \quad T_S = \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2}$$

c) Effet sur la conception pour une brasure avec auto-alignement (niveau 3):

$$Z_{\max} = L_{\min} + 2 J_{H \min} + T_H \quad T_H = \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2}$$

$$G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \min} - T_T \quad T_T = \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2 J_{S \min} + T_S \quad T_S = \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2}$$

Dans le procédé de brasage par fusion, il existe un effet d'auto-alignement parce que des adhésifs ne sont pas utilisés pour tenir les composants. Dans le procédé de montage en surface par brasage par fusion, le déplacement du montage des dispositifs et la précision de la dimension des puces sur les circuits imprimés lorsqu'elles sont soudées, peuvent être corrigées par effet d'auto-alignement (de ce fait, les facteurs P et F peuvent être considérés comme nuls). Ainsi, les formules peuvent être simplifiées comme suit:

$$T_H = C_L, \quad Z_{\max} = L_{\min} + 2 J_{H \min} + C_L = L_{\max} + 2 J_{H \min}$$

$$T_L = C_S, \quad G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \min} - C_S$$

$$T_S = C_W, \quad X_{\max} = W_{\min} + 2 J_{S \min} + C_W = W_{\max} + 2 J_{S \min}$$

Toutes tolérances autres que celles ci-dessus peuvent être utilisées selon la force de brasure requise et de procédé de fabrication utilisé.

La Figure 3 fournit des minimums de joints brasés pour les raccords de bout, de talon et raccords latéraux, comme cela est expliqué. On aborde les tolérances statistiquement et on suppose une distribution égale des tolérances pour le composant, la fabrication et la précision de mise en place.

Les tolérances individuelles de fabrication («F») et la précision de l'équipement de mise en place du composant («P») sont censées correspondre aux données du tableau associé à la Figure 3. Ces nombres peuvent être modifiés sur la base de la capacité de l'équipement de l'utilisateur ou les critères de fabrication. Les gammes de tolérances de composant (C_L , C_S , et C_W) sont dérivées en soustrayant les dimensions minimales des dimensions maximales données à la Figure 2. L'utilisateur peut aussi modifier ces nombres en se fondant sur l'expérience avec les fournisseurs. La modification des tolérances peut aboutir à des réseaux d'impressions de pastilles alternés (impressions dont les dimensions sont distinctes des dimensions des réseaux d'impressions de pastilles enregistrées à la CEI).

Les dimensions pour les raccords de soudure minimaux au niveau du bout, du talon ou du côté (J_T , J_H , J_S) ont été déterminées sur la base d'une connaissance empirique dans le domaine industriel et des essais de fiabilité. La résistance des joints brasés est fortement déterminée par le volume de brasure. Un raccord de soudure observable est nécessaire pour démontrer le mouillage approprié. Ainsi, les valeurs du tableau fournissent habituellement un raccord de soudure positif. Néanmoins, l'utilisateur peut augmenter ou baisser la valeur minimale reposant sur la capacité du processus.

$$G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \max} - T_T \quad T_T = \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2 J_{S \max} + T_S \quad T_S = \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2}$$

b) Design consideration when soldered without self-alignment effect (level 2):

$$Z_{\max} = L_{\min} + 2 J_{H \text{ mdn}} + T_H \quad T_H = \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2}$$

$$G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \text{ mdn}} - T_T \quad T_T = \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2 J_{S \text{ mdn}} + T_S \quad T_S = \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2}$$

c) Design consideration when soldered with self-alignment effect (level 3):

$$Z_{\max} = L_{\min} + 2 J_{H \min} + T_H \quad T_H = \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2}$$

$$G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \min} - T_T \quad T_T = \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2 J_{S \min} + T_S \quad T_S = \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2}$$

In the reflow soldering process, there is a self-alignment effect because adhesives are not used to hold components. In the surface mount process of reflow soldering, displacement of parts being mounted and the land shape accuracy on PWBs when soldered can be corrected by self-alignment effect (therefore factors P and F can be regarded as 0). Thus, the formulae can be simplified as follows:

$$T_H = C_L, \quad Z_{\max} = L_{\min} + 2 J_{H \min} + C_L = L_{\max} + 2 J_{H \min}$$

$$T_L = C_S, \quad G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \min} - C_S$$

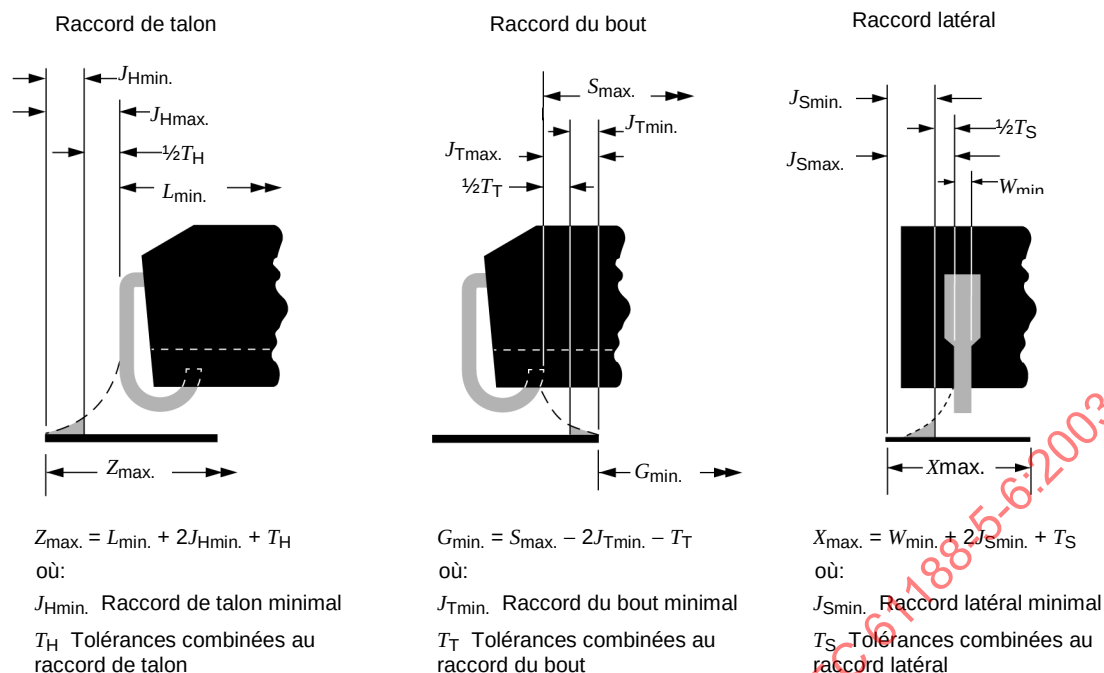
$$T_S = C_W, \quad X_{\max} = W_{\min} + 2 J_{S \min} + C_W = W_{\max} + 2 J_{S \min}$$

Any tolerance other than the above may be used depending on the soldering strength required, the capability of the production process used.

Figure 3 shows the solder joint minimum for toe, heel, and side fillets, as discussed. The tolerances are addressed statistically and assume even distribution for component, fabrication, and placement accuracy.

Individual tolerances for fabrication ("F") and component placement equipment accuracy ("P") are assumed to be as given in the table belonging to Figure 3. These numbers may be modified based on user equipment capability or fabrication criteria. Component tolerance ranges (C_L , C_S , and C_W) are derived by subtracting minimum from maximum dimensions given in Figure 2. The user may also modify these numbers, based on experience with their suppliers. Modification of tolerances may result in alternate land patterns (patterns with dimensions other than the IEC registered land pattern dimensions).

Dimensions for minimum solder fillets at the toe, heel, or side fillets (J_T , J_H , J_S) have been determined based on industry empirical knowledge and reliability testing. Solder joint strength is greatly determined by solder volume. An observable solder fillet is necessary for evidence of proper wetting. Thus, the values in the table usually provide for a positive solder fillet. Nevertheless, the user may increase or decrease the minimum value based on process capability.



IEC 3272/02

Dimensions en millimètres

Pas du composant	Notification de tolérance						Joint brasé											
							Bout				Talon				Côté			
	F			P			J_T				J_H				J_S			
	L-1	L-2	L-3	L-1	L-2	L-3	C_L	Max.	Moyen	Min.	C_S	Max.	Moyen	Min.	C_W	Max.	Moyen	Min.
1,27	0,30	0,20	0,10	0,20	0,15	0,10	0,61	0,20	0,20	0,20	1,69	0,80	0,60	0,40	0,25	0,10	0,05	0,00

Figure 3 – Conception d'excroissance de pastille de joint brasé de composant QFJ carré ayant différents niveaux

(voir Tableau 5 de la CEI 61188-5-1)

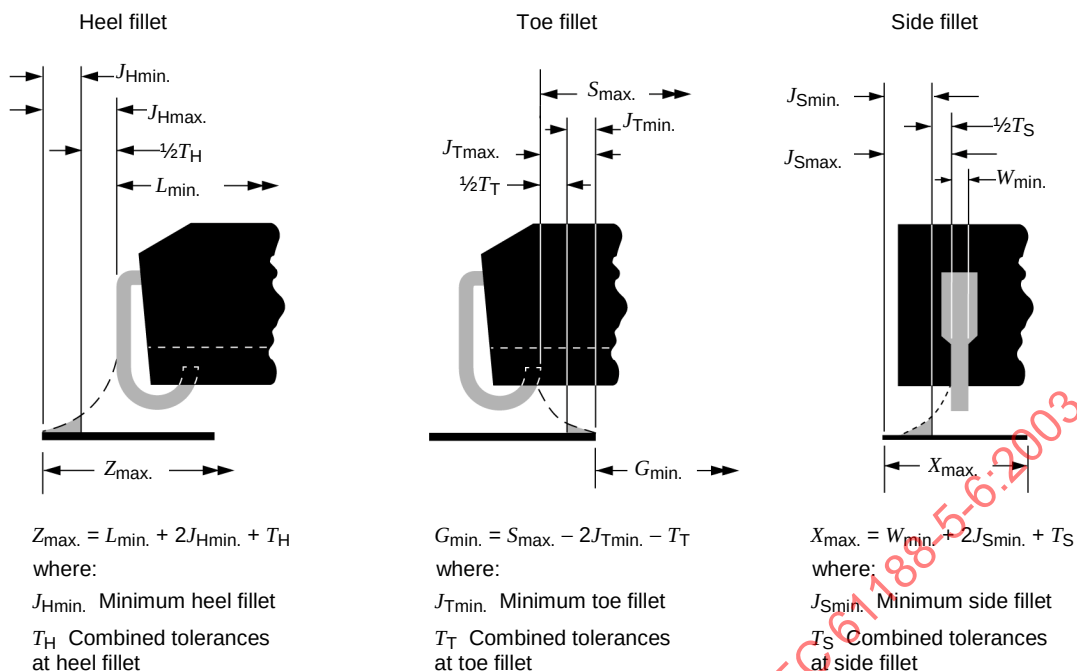
4.5 Dimensions de la zone de report

La Figure 4 donne des dimensions de la zone de report pour des composants à QFJ.

La surface est calculée conformément aux formules ci-après et arrondies (le facteur d'arrondi est proche de 0,05 pour les valeurs minimales et de 0,5 pour les valeurs maximales).

$$CY1 = \{ \text{la plus grande des dimensions } [L_1 \min + \sqrt{F^2 + P^2 + C_{L1}^2}] \text{ ou } [Z_1] \} \\ + (\text{excès de surface} \times 2)$$

$$CY2 = \{ \text{la plus grande des dimensions } [L_2 \min + \sqrt{F^2 + P^2 + C_{L2}^2}] \text{ ou } [Z_2] \} \\ + (\text{excès de surface} \times 2)$$



IEC 3272/02

Dimensions in millimetres

Component pitch	Tolerance assumptions						Solder joint											
							Toe				Heel				Side			
	F			P			J_T				J_H				J_S			
	$L-1$	$L-2$	$L-3$	$L-1$	$L-2$	$L-3$	C_L	Max.	Mdn	Min.	C_S	Max.	Mdn	Min.	C_W	Max.	Mdn	Min.
1,27	0,30	0,20	0,10	0,20	0,15	0,10	0,61	0,20	0,20	0,20	1,69	0,80	0,60	0,40	0,25	0,10	0,05	0,00

Figure 3 – Solder joint fillet design of QFJ square component with different levels

(see IEC 611885-1, Table 5)

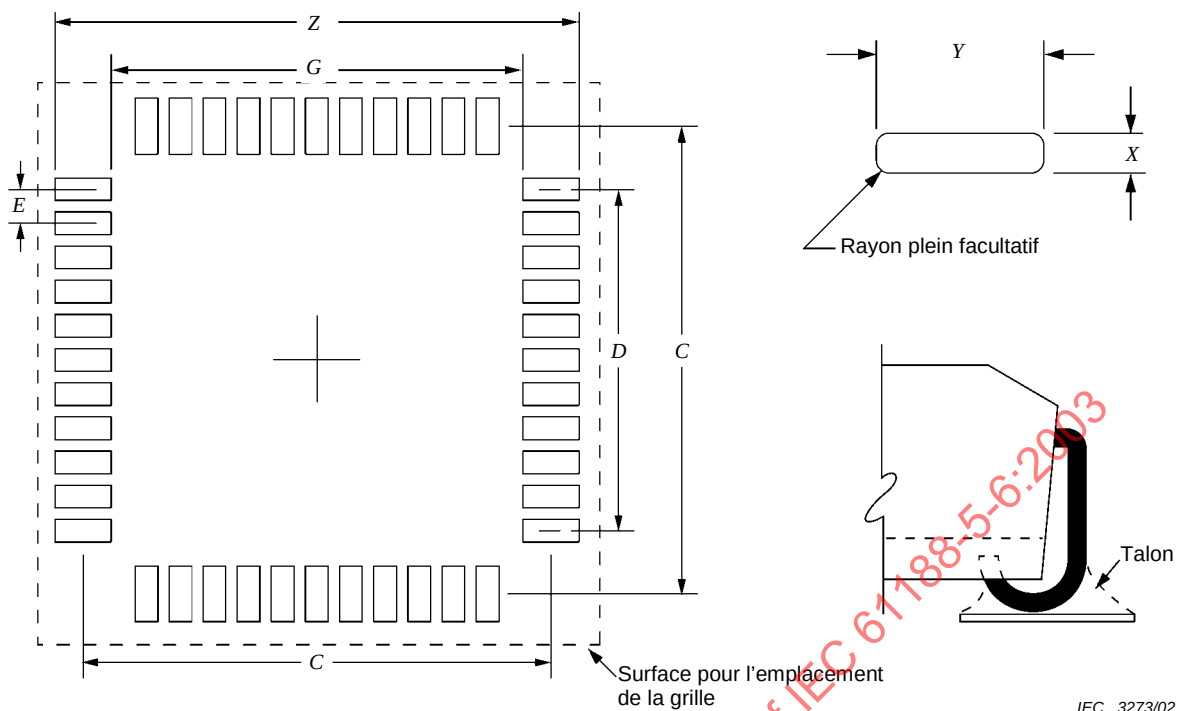
4.5 Land pattern dimensions

Figure 4 shows the land pattern dimensions for QFJ components.

The courtyard is calculated using the following formulae and rounded up (the round-up factor is to the nearest 0,05 for minimum values and to the nearest 0,5 for maximum values).

$$CY1 = \left\{ \text{whichever is larger } [L_1 \min + \sqrt{F^2 + P^2 + C_{L1}^2}] \text{ or } [Z_1] \right\} + (\text{courtyard excess} \times 2)$$

$$CY2 = \left\{ \text{whichever is larger } [L_2 \min + \sqrt{F^2 + P^2 + C_{L2}^2}] \text{ or } [Z_2] \right\} + (\text{courtyard excess} \times 2)$$



Niveau 1

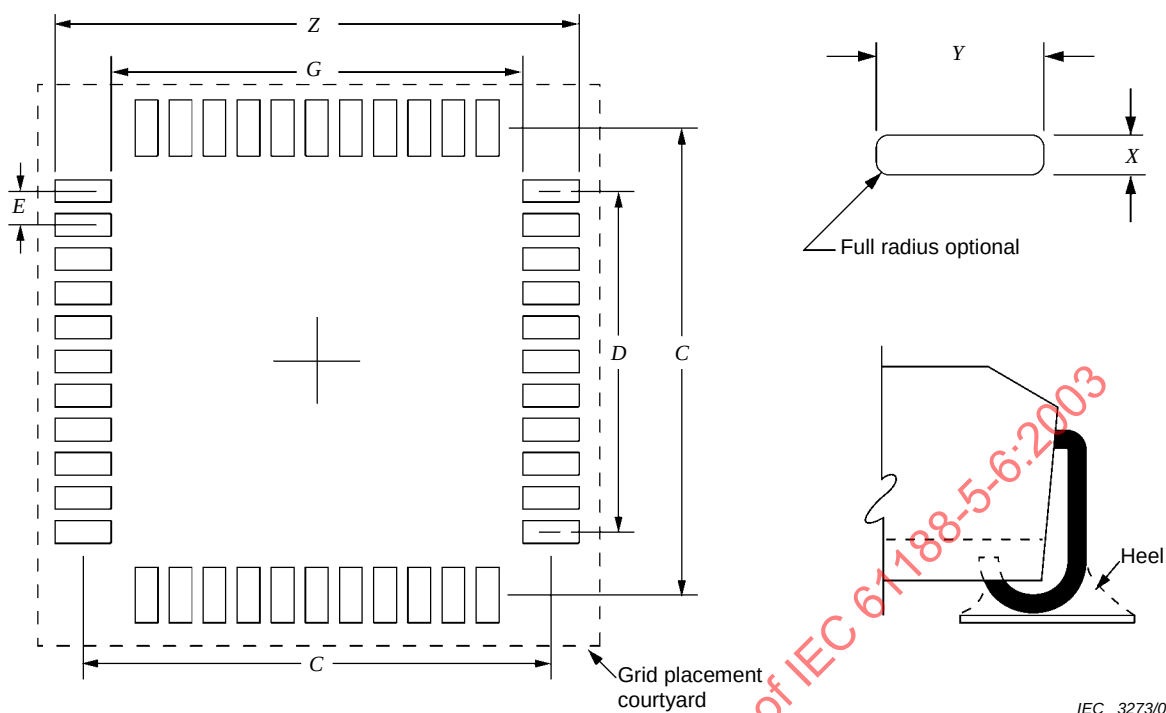
Dimensions en millimètres

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	E	C	D	CY1	CY2
6000M	QFJ – 20	11,95	4,95	0,97	3,5	1,27	8,45	5,08	15	15
6001M	QFJ – 28	14,45	7,50	0,97	3,5	1,27	11,00	7,62	18	18
6002M	QFJ – 44	19,55	12,55	0,97	3,5	1,27	16,05	12,70	23	23
6003M	QFJ – 52	22,10	15,10	0,97	3,5	1,27	18,60	15,24	26	26
6004M	QFJ – 68	27,15	20,20	0,97	3,5	1,27	23,70	20,32	31	31
6005M	QFJ – 84	32,25	25,25	0,97	3,5	1,27	28,75	25,40	36	36
6006M	QFJ – 100	37,35	30,35	0,97	3,5	1,27	33,85	30,48	41	41
6007M	QFJ – 124	44,95	37,95	0,97	3,5	1,27	41,45	38,10	48	48

Niveau 2

Dimensions en millimètres

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	E	C	D	CY1	CY2
6000N	QFJ-20	11,50	4,95	0,79	3,3	1,27	8,25	5,08	14	14
6001N	QFJ-28	15,00	7,50	0,79	3,75	1,27	11,25	7,62	17	17
6002N	QFJ-44	19,10	12,60	0,79	3,25	1,27	15,85	12,70	21	21
6003N	QFJ-52	21,65	15,10	0,79	3,3	1,27	18,40	15,24	24	24
6004N	QFJ-68	26,70	20,20	0,79	3,25	1,27	23,45	20,32	29	29
6005N	QFJ-84	31,80	25,30	0,79	3,25	1,27	28,55	25,40	34	34
6006N	QFJ-100	36,9	30,30	0,79	3,3	1,27	33,60	30,48	39	39
6007N	QFJ-124	44,50	38,00	0,79	3,25	1,27	41,25	38,10	47	47

**Level 1***Dimensions in millimetres*

Pattern identifier	Component identifier	Z	G	X	Y	E	C	D	CY1	CY2
6000M	QFJ-20	11,95	4,95	0,97	3,5	1,27	8,45	5,08	15	15
6001M	QFJ-28	14,45	7,50	0,97	3,5	1,27	11,00	7,62	18	18
6002M	QFJ-44	19,55	12,55	0,97	3,5	1,27	16,05	12,70	23	23
6003M	QFJ-52	22,10	15,10	0,97	3,5	1,27	18,60	15,24	26	26
6004M	QFJ-68	27,15	20,20	0,97	3,5	1,27	23,70	20,32	31	31
6005M	QFJ-84	32,25	25,25	0,97	3,5	1,27	28,75	25,40	36	36
6006M	QFJ-100	37,35	30,35	0,97	3,5	1,27	33,85	30,48	41	41
6007M	QFJ-124	44,95	37,95	0,97	3,5	1,27	41,45	38,10	48	48

Level 2*Dimensions in millimetres*

Pattern identifier	Component identifier	Z	G	X	Y	E	C	D	CY1	CY2
6000N	QFJ-20	11,50	4,95	0,79	3,3	1,27	8,25	5,08	14	14
6001N	QFJ-28	15,00	7,50	0,79	3,75	1,27	11,25	7,62	17	17
6002N	QFJ-44	19,10	12,60	0,79	3,25	1,27	15,85	12,70	21	21
6003N	QFJ-52	21,65	15,10	0,79	3,3	1,27	18,40	15,24	24	24
6004N	QFJ-68	26,70	20,20	0,79	3,25	1,27	23,45	20,32	29	29
6005N	QFJ-84	31,80	25,30	0,79	3,25	1,27	28,55	25,40	34	34
6006N	QFJ-100	36,9	30,30	0,79	3,3	1,27	33,60	30,48	39	39
6007N	QFJ-124	44,50	38,00	0,79	3,25	1,27	41,25	38,10	47	47

Niveau 3

Dimensions en millimètres

Identificateur d'impression	Identificateur du composant	Z	G	X	Y	E	C	D	CY1	CY2
6000L	QFJ-20	11,05	5,00	0,58	3,05	1,27	8,05	5,08	11,5	11,5
6001L	QFJ-28	13,55	7,50	0,58	3,05	1,27	10,55	7,62	14,0	14,0
6002L	QFJ-44	18,65	12,60	0,58	3,05	1,27	15,65	12,70	19,1	19,1
6003L	QFJ-52	21,20	15,15	0,58	3,05	1,27	18,20	15,24	21,6	21,6
6004L	QFJ-68	26,25	20,20	0,58	3,05	1,27	23,25	20,32	26,7	26,7
6005L	QFJ-84	31,35	25,30	0,58	3,05	1,27	28,35	25,40	31,8	31,8
6006L	QFJ-100	36,45	30,40	0,58	3,05	1,27	33,45	30,48	36,9	36,9
6007L	QFJ-124	44,05	38,00	0,58	3,05	1,27	41,05	38,10	44,5	44,5

Figure 4 – Dimensions de la zone de report pour QFJ (carré)

5 QFJ (rectangulaire)

5.1 Remarques introductives

Cet article indique les dimensions du composant et de la zone de report pour les composants à boîtiers QFJ rectangulaires (boîtier plat plastique quadruplé en ligne). La construction de base est également traitée. Les Figures 6 et 7 indiquent une liste de tolérances ainsi que de dimensions prévues pour les joints de brasure utilisées pour obtenir les dimensions des zones de report.

5.2 Description des composants

Les QFJ sont utilisés dans de nombreuses applications pour l'électronique commerciale, industrielle ou militaire.

5.2.1 Construction de base

Voir Figure 5.

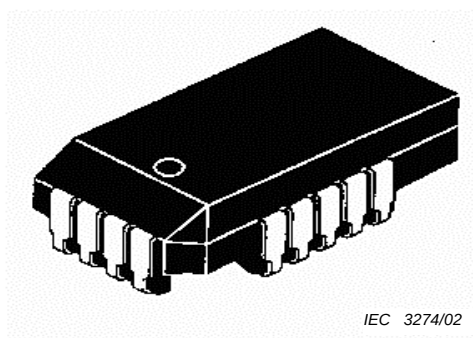


Figure 5 – QFJ (rectangulaire)

Les porte-puce QFJ sont utilisés lorsqu'un scellement hermétique n'est pas prescrit. D'autres contraintes comprennent une plage de températures limitée (généralement 0 °C ou 70 °C) et une protection environnementale nominale. L'avantage du QFJ réside dans son coût faible comparé aux boîtiers en céramique.

Level 3*Dimensions in millimetres*

Pattern identifier	Component identifier	Z	G	X	Y	E	C	D	CY1	CY2
6000L	QFJ-20	11,05	5,00	0,58	3,05	1,27	8,05	5,08	11,5	11,5
6001L	QFJ-28	13,55	7,50	0,58	3,05	1,27	10,55	7,62	14,0	14,0
6002L	QFJ-44	18,65	12,60	0,58	3,05	1,27	15,65	12,70	19,1	19,1
6003L	QFJ-52	21,20	15,15	0,58	3,05	1,27	18,20	15,24	21,6	21,6
6004L	QFJ-68	26,25	20,20	0,58	3,05	1,27	23,25	20,32	26,7	26,7
6005L	QFJ-84	31,35	25,30	0,58	3,05	1,27	28,35	25,40	31,8	31,8
6006L	QFJ-100	36,45	30,40	0,58	3,05	1,27	33,45	30,48	36,9	36,9
6007L	QFJ-124	44,05	38,00	0,58	3,05	1,27	41,05	38,10	44,5	44,5

Figure 4 – QFJ (square) land pattern dimensions**5 QFJ (rectangular)****5.1 Introductory remark**

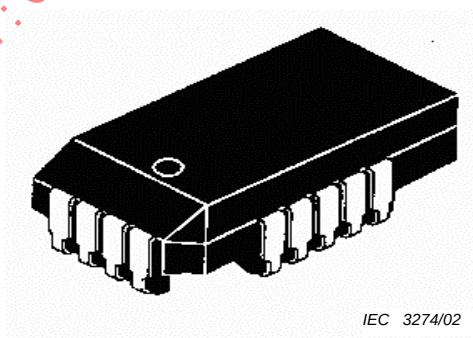
This clause provides the component and land pattern dimensions for square QFJ (plastic quad flat pack) components. Basic construction is also covered. Figures 6 and 7 provide a listing of the tolerances and target solder joint dimensions used to arrive at the land pattern dimensions.

5.2 Component description

QFJs are widely used in variety of applications for commercial, industrial or military electronics.

5.2.1 Basic construction

See Figure 5.



IEC 3274/02

Figure 5 – QFJ (rectangular)

QFJs are employed where a hermetic seal is not required. Other constraints include limited temperature range (typically 0 °C or 70 °C) and nominal environmental protection. QFJs have the advantage of low cost as compared to ceramic packages.

5.2.2 Matériaux de sortie

La coplanéité à extrémité de sortie élevée dans les porte-puce à sorties pour montage en surface est un facteur important pour la fiabilité des fixations brasées à la carte imprimée. La planéité peut être mesurée à partir des trois sorties les plus faibles d'un boîtier à sorties. La coplanéité de 0,1 mm au maximum est recommandée avec une préférence pour 0,05 mm.

Le porte-puce en plastique pré-moulé a été conçu pour être connecté au substrat P et I au moyen d'une douille. La pression de ressort sur les deux côtés du boîtier est destinée à contraindre le mouvement, et également à tenir compte du voilement de substrat jusqu'à 0,5 %. Une fixation brasée au substrat P et I est également possible. La conception est également destinée à utiliser la technique de l'encapsulant en silicone pour la protection et le revêtement de puce.

Le porte-puce à sorties en plastique pré-moulé et post-moulé est composé d'un ensemble diélectrique/en métal composite qui inclut une grille de connexion à conducteur et un corps isolant moulé. Dans les deux types de porte-puce en plastique, toutes les opérations nécessaires de métallisation sont réalisées par le fabricant de boîtiers pour éliminer l'étamage et la métallisation de la part de l'utilisateur.

5.2.3 Marquage

Tous les dispositifs doivent porter le marquage d'un numéro de modèle et de l'emplacement de la «Broche 1». L'emplacement de la «Broche 1» peut être moulé dans le corps en plastique ou marquée à l'aide d'encre.

5.2.4 Format de support de boîtier

Le support des boîtiers pour les boîtiers plats peut être en barrettes, mais dans la plupart des cas les boîtiers plats sont fournis sur support en bande.

5.2.5 Prise en compte des processus

Il convient que les dispositifs soient en mesure de résister aux dix cycles par l'intermédiaire d'un système de refusion normalisé fonctionnant à 235 °C. Chaque cycle doit consister en une exposition à 235° et pendant 60 s. Les dispositifs doivent aussi être capables de résister au minimum à 10 s d'immersion dans la brasure fondue à 260 °C. Les composants doivent satisfaire aux exigences de la CEI 61760-1.

5.3 Dimensions des composants

La Figure 6 fournit les dimensions des composants QFJ (rectangulaire).

5.2.2 Termination materials

High lead-end coplanarity in surface mounted lead chip carriers is an important factor in reliable solder attachment to the printed board. Planarity may be measured from the lowest three leads of a leaded package. Coplanarity of 0,1 mm maximum is recommended with 0,05 mm preferred.

The pre-molded plastic chip carrier was designed to be connected to the P&I substrate by means of a socket. Spring pressure on both sides of the package is intended to constrain movement as well as allow for substrate warpage as high as 0,5 %. Solder attach to the P&I substrate is also possible. The design is also intended to make use of silicone encapsulate technology for chip coverage and protection.

The pre- and post-molded plastic leaded chip carrier is composed of a composite metal/dielectric assembly that includes a conductor lead frame and a molded insulating body. In both types of plastic chip carriers, all necessary plating operations are performed by the package manufacturer to eliminate tinning or plating by the user.

5.2.3 Marking

All parts shall be marked with a part number and "Pin 1" location. The "Pin 1" location may be molded into the plastic body or marked with ink.

5.2.4 Carrier package format

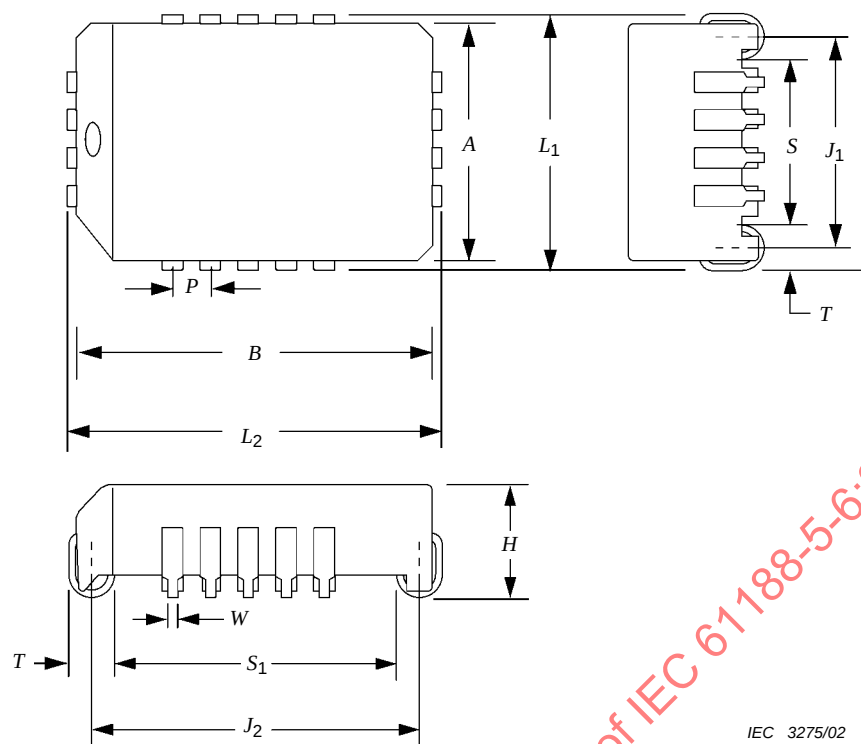
The carrier package format for flat packs may be tube format but in most instances flat packs are delivered in embossed taping.

5.2.5 Process considerations

Parts should be capable of withstanding ten cycles through a standard reflow system operating at 235 °C. Each cycle shall consist of 60 s exposure at 235 °C. Parts shall also be capable of withstanding a minimum of 10 s immersion in molten solder at 260 °C. The components shall meet the requirements of IEC 61760-1.

5.3 Component dimensions

Figure 6 provide the component dimensions for QFJ (rectangular) components.



IEC 3275/02

Dimensions en millimètres

Identifi- cateur du compo- sant	L_1		L_2		W		T		A	B	J_1	J_2	H	P	Comp- tage des broches Côté court	Comp- tage des broches Côté long
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Max.	Max.	Réf.	Réf.	Max.	De base		
QFJ/ R-18	7,88	8,48	11,43	12,04	0,33	0,58	1,20	1,74	7,49	11,05	6,18	9,74	3,55	1,27	4	5
QFJ/ R-18-L	7,95	8,68	13,03	13,76	0,33	0,58	1,20	1,74	7,62	12,70	6,18	11,26	3,55	1,27	4	5
QFJ/ R-22	7,95	8,68	13,03	13,76	0,33	0,58	1,20	1,74	7,62	12,70	6,18	11,26	3,55	1,27	4	7
QFJ/ R-28	9,60	10,21	14,68	15,29	0,33	0,58	1,20	1,74	9,14	14,22	7,87	12,96	3,55	1,27	5	9
QFJ/ R-32	12,14	12,75	14,68	15,29	0,33	0,58	1,20	1,74	11,68	14,22	10,41	12,96	3,55	1,27	7	9

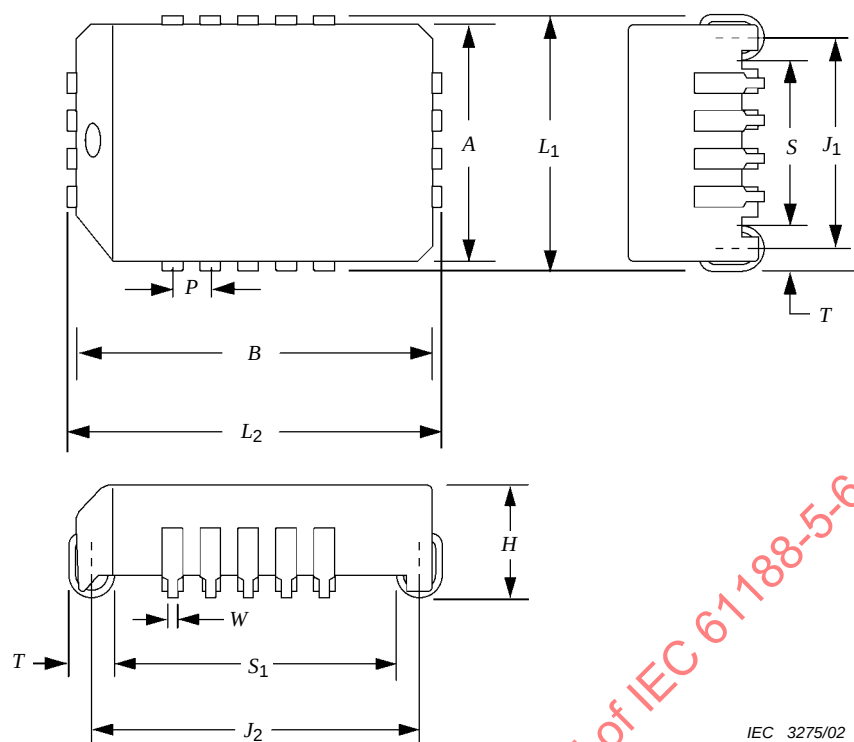
Figure 6 – Dimensions de boîtier QFJ (rectangulaire)

5.4 Conception d'excroissance de pastille de joint brasé

La Figure 7 donne les dimensions et la forme du raccord de brasure après l'opération de brasure. Les dimensions minimales, médianes et maximales de chaque raccord du bout, de talon et latéral sont déterminées par la prise en considération de la fiabilité du joint de brasure et la qualité et la productivité pendant le montage des dispositifs. La conception des zones de report nécessite la prise en compte de trois facteurs de précision: la précision des dimensions des dispositifs (C), la précision du montage des dispositifs sur les circuits imprimés (P) et la précision des dimensions des puces sur les circuits imprimés (F) en plus des dimensions des raccords. La formule nécessaire pour obtenir la tolérance résultant de ces facteurs est la suivante:

a) Effet sur la conception pour une brasure sans effet d'auto-alignement (niveau 1):

Dans le processus de brasure à la vague, il n'y a pas d'effet d'auto-alignement. De ce fait la formule ne peut pas être simplifiée mais reste identique comme suit:



IEC 3275/02

Dimensions in millimetres

Component identifier	L_1		L_2		W		T		A	B	J_1	J_2	H	P	Pin count short side	Pin count long side
	Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.	Max.	Max.	Ref.	Ref.	Max.	Basic		
QFJ/R-18	7,88	8,48	11,43	12,04	0,33	0,58	1,20	1,74	7,49	11,05	6,18	9,74	3,55	1,27	4	5
QFJ/R-18-L	7,95	8,68	13,03	13,76	0,33	0,58	1,20	1,74	7,62	12,70	6,18	11,26	3,55	1,27	4	5
QFJ/R-22	7,95	8,68	13,03	13,76	0,33	0,58	1,20	1,74	7,62	12,70	6,18	11,26	3,55	1,27	4	7
QFJ/R-28	9,60	10,21	14,68	15,29	0,33	0,58	1,20	1,74	9,14	14,22	7,87	12,96	3,55	1,27	5	9
QFJ/R-32	12,14	12,75	14,68	15,29	0,33	0,58	1,20	1,74	11,68	14,22	10,41	12,96	3,55	1,27	7	9

Figure 6 – QFJ (rectangular) dimensions

5.4 Solder joint fillet design

Figure 7 shows the shape and dimensions of the solder fillet after the soldering process. The minimum, median, and maximum dimensions of each of toe, heel, and side fillet are determined by taking into consideration solder joint reliability, and also quality and productivity in the parts mounting process. Designing land patterns requires consideration of three factors concerning accuracy: part dimension accuracy (C), part mount accuracy on PWBs (P) and shape accuracy on PWBs (F), in addition to fillet dimensions. The formulae to obtain the tolerance resulted from these factors are as follows:

a) Design consideration when soldered without self-alignment effect (level 1):

In the flow soldering process, there is no self-alignment effect. Thus, the formulae cannot be simplified but remain the same as follows:

$$Z_{\max} = L_{\min} + 2 J_{H \max} + T_H \quad T_H = \sqrt{F_{L1}^2 + P_{L1}^2 + C_L^2}$$

$$G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \max} - T_T \quad T_T = \sqrt{F_{L1}^2 + P_{L1}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2 J_{S \max} + T_S \quad T_S = \sqrt{F_{L1}^2 + P_{L1}^2 + C_W^2}$$

b) Effet sur la conception pour une brasure sans effet d'auto-alignement (niveau 2):

$$Z_{\max} = L_{\min} + 2 J_{H \text{ mdn}} + T_H \quad T_H = \sqrt{F_{L2}^2 + P_{L2}^2 + C_L^2}$$

$$G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \text{ mdn}} - T_T \quad T_T = \sqrt{F_{L2}^2 + P_{L2}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2 J_{S \text{ mdn}} + T_S \quad T_S = \sqrt{F_{L2}^2 + P_{L2}^2 + C_W^2}$$

c) Effet sur la conception pour une brasure avec effet d'auto-alignement (niveau 3):

$$Z_{\max} = L_{\min} + 2 J_{H \min} + T_H \quad T_H = \sqrt{F_{L3}^2 + P_{L3}^2 + C_L^2}$$

$$G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \min} - T_T \quad T_T = \sqrt{F_{L3}^2 + P_{L3}^2 + C_S^2}$$

$$X_{\max} = W_{\min} + 2 J_{S \min} + T_S \quad T_S = \sqrt{F_{L3}^2 + P_{L3}^2 + C_W^2}$$

Dans le procédé de brasage par fusion, il existe un effet d'auto-alignement parce que des adhésifs ne sont pas utilisés pour tenir les composants. Dans le procédé de montage en surface par brasage par fusion, le déplacement du montage des dispositifs et la précision de la dimension des puces sur les circuits imprimés lorsqu'elles sont soudées, peuvent être corrigées par effet d'auto-alignement (de ce fait les facteurs P et F peuvent être considérés comme nuls). De ce fait, les formules peuvent être simplifiées comme suit:

$$T_H = C_L, \quad Z_{\max} = L_{\min} + 2 J_{H \min} + C_L = L_{\max} + 2 J_{H \min}$$

$$T_L = C_S, \quad G_{\min} = S_{\max} (\text{rms}) - 2 J_{T \min} - C_S$$

$$T_S = C_W, \quad X_{\max} = W_{\min} + 2 J_{S \min} + C_W = W_{\max} + 2 J_{S \min}$$

Toute tolérance autre que celles ci-dessus peuvent être utilisées selon la force de brasure requise et de procédé de fabrication utilisé.

La Figure 7 fournit des minimums de joints brasés pour les raccords de bout, de talon et raccords latéraux, comme cela est expliqué. On aborde les tolérances statistiquement et on suppose une distribution égale des tolérances pour le composant, la fabrication et la précision de mise en place.

Les tolérances individuelles de fabrication («F») et la précision de l'équipement de mise en place du composant («P») sont censées correspondre aux données du tableau associé à la Figure 7. Ces nombres peuvent être modifiés sur la base de la capacité de l'équipement de l'utilisateur ou les critères de fabrication. Les gammes de tolérances de composant (C_L , C_S , et C_W) sont dérivées en soustrayant les dimensions minimales des dimensions maximales données dans la Figure 6. L'utilisateur peut aussi modifier ces nombres en se fondant sur l'expérience avec les fournisseurs. La modification des tolérances peut aboutir à des réseaux d'impressions de puces alternés (impressions dont les dimensions sont distinctes des dimensions des réseaux d'impressions de puces enregistrées à la CEI).

Les dimensions pour les raccords de soudure minimaux au niveau du bout, du talon ou du côté (J_T , J_H , J_S) ont été déterminées sur la base d'une connaissance empirique dans le domaine industriel et des essais de fiabilité. La résistance des joints brasés est fortement déterminée par le volume de brasure. Un raccord de soudure observable est nécessaire pour démontrer le mouillage approprié. Ainsi, les valeurs du tableau associé à la Figure 7 fournissent habituellement un raccord de soudure positif. Néanmoins, l'utilisateur peut augmenter ou baisser la valeur minimale reposant sur la capacité du processus.