

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Circuit boards and circuit board assemblies – Design and use –
Part 6-1: Land pattern design – Generic requirements for land pattern on
circuit boards**

**Cartes imprimées et cartes imprimées équipées – Conception et utilisation –
Partie 6-1: Conception de la zone de report – Exigences génériques pour la zone
de report sur les cartes imprimées**



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2021 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigendum or an amendment might have been published.

IEC publications search - webstore.iec.ch/advsearchform

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee, ...). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and once a month by email.

IEC Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: sales@iec.ch.

IEC online collection - oc.iec.ch

Discover our powerful search engine and read freely all the publications previews. With a subscription you will always have access to up to date content tailored to your needs.

Electropedia - www.electropedia.org

The world's leading online dictionary on electrotechnology, containing more than 22 000 terminological entries in English and French, with equivalent terms in 18 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Recherche de publications IEC -

webstore.iec.ch/advsearchform

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études, ...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et une fois par mois par email.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: sales@iec.ch.

IEC online collection - oc.iec.ch

Découvrez notre puissant moteur de recherche et consultez gratuitement tous les aperçus des publications. Avec un abonnement, vous aurez toujours accès à un contenu à jour adapté à vos besoins.

Electropedia - www.electropedia.org

Le premier dictionnaire d'électrotechnologie en ligne au monde, avec plus de 22 000 articles terminologiques en anglais et en français, ainsi que les termes équivalents dans 16 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Circuit boards and circuit board assemblies – Design and use –
Part 6-1: Land pattern design – Generic requirements for land pattern on
circuit boards**

**Cartes imprimées et cartes imprimées équipées – Conception et utilisation –
Partie 6-1: Conception de la zone de report – Exigences génériques pour la zone
de report sur les cartes imprimées**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.180; 31.190

ISBN 978-2-8322-9443-7

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

CONTENTS

FOREWORD.....	4
INTRODUCTION.....	6
1 Scope.....	7
2 Normative references	7
3 Terms and definitions	7
4 Design requirements.....	10
4.1 General.....	10
4.2 Product classification	10
4.3 General surface mount land and land pattern requirements.....	11
4.4 Component packages and soldering process	11
4.5 Soldering surface requirements.....	11
4.5.1 Main soldering techniques	11
4.5.2 Reflow soldering	11
4.5.3 Reflow soldering of leaded components.....	12
4.5.4 Wave soldering of surface mounted components	12
4.5.5 Wave soldering of through-hole mounted components	14
4.6 Soldering surface definition techniques	15
4.6.1 General	15
4.6.2 Metal defined lands	15
4.6.3 Solder mask defined lands.....	15
4.6.4 Comparison of solder mask defined and non solder mask defined solderable surfaces	16
5 Component classification	16
5.1 General.....	16
5.2 Leaded components.....	16
5.3 Surface mount components.....	17
6 The proportional dimensioning system.....	17
7 Terminal classification	18
7.1 Leaded terminals	18
7.2 Surface mount terminals	18
7.2.1 Terminal classes.....	18
7.2.2 Flat bottom terminals	18
7.2.3 General land requirements for flat bottom terminals.....	19
7.2.4 Flat bottom and vertical side terminals.....	19
7.2.5 General land requirements for flat bottom and vertical side terminals	20
8 Requirements for lands of solder joints	20
8.1 Land/Pad dimensioning considerations of leaded terminals.....	20
8.2 Land dimensioning considerations of surface mount terminals	20
Annex A (informative) Dimensioning concept of former IEC 61188-5-1.....	21
A.1 Dimensioning systems	21
A.1.1 General	21
A.1.2 Component tolerancing.....	22
A.1.3 Solving for dimension Z	25
A.1.4 Land tolerancing.....	25
A.1.5 Fabrication allowances	25
A.1.6 Assembly tolerancing.....	26

A.1.7	Dimension and tolerance analysis.....	27
Annex B (informative)	History of land dimensioning standards	29
B.1	IPC-782	29
B.2	IEC 61188-5 series	29
B.3	IPC-7351	29
Bibliography		30
Figure 1	– Component placed on solder paste	12
Figure 2	– Component glued for wave soldering.....	13
Figure 3	– Wave soldered component with solder thieves	14
Figure 4	– Solder joint of a leaded component	15
Figure 5	– Leaded component – Capacitor.....	17
Figure 6	– Surface mount component – Chip capacitor	17
Figure 7	– Flat bottom terminals with wettable flanks	18
Figure A.1	– Profile tolerancing method	21
Figure A.2	– Example of 3216M capacitor dimensioning for optimum solder fillet condition.....	22
Figure A.3	– Profile dimensioning of gull-wing leaded SOIC.....	23
Figure A.4	– Pitch for multiple leaded component	28
Table 1	– Flat bottom terminals.....	19
Table 2	– Flat bottom/vertical side terminals.....	19
Table A.1	– Conductor width tolerances.....	26
Table A.2	– Feature location accuracy	26

INTERNATIONAL ELECTROTECHNICAL COMMISSION

CIRCUIT BOARDS AND CIRCUIT BOARD ASSEMBLIES – DESIGN AND USE –

Part 6-1: Land pattern design – Generic requirements for land pattern on circuit boards

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as “IEC Publication(s)”). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

IEC 61188-6-1 has been prepared by IEC technical committee 91: Electronics assembly technology. It is an International Standard.

This first edition cancels and replaces the first edition of IEC 61188-5-1 published in 2002, and constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) The content is completely updated to reflect current industry requirements. See Introduction.

The text of this International Standard is based on the following documents:

Draft	Report on voting
91/1636/CDV	91/1671/RVC

Full information on the voting for its approval can be found in the report on voting indicated in the above table.

The language used for the development of this International Standard is English.

This document was drafted in accordance with ISO/IEC Directives, Part 2, and developed in accordance with ISO/IEC Directives, Part 1 and ISO/IEC Directives, IEC Supplement, available at www.iec.ch/members_experts/refdocs. The main document types developed by IEC are described in greater detail at www.iec.ch/standardsdev/publications.

A list of all parts in the IEC 61188 series, published under the general title *Circuit boards and circuit board assemblies – Design and use*, can be found on the IEC website.

Future documents in this series will carry the new general title as cited above. Titles of existing documents in this series will be updated at the time of the next edition.

The committee has decided that the contents of this document will remain unchanged until the stability date indicated on the IEC website under "<http://webstore.iec.ch>" in the data related to the specific document. At this date, the document will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The "colour inside" logo on the cover page of this document indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

INTRODUCTION

Explanation why the following standards will be replaced by the new IEC 6188-6 series:

IEC 61188-5-1:2002, *Printed boards and printed board assemblies – Design and use – Part 5-1: Attachment (land/joint) considerations – Generic requirements*

IEC 61188-5-2:2003, *Printed boards and printed board assemblies – Design and use – Part 5-2: Attachment (land/joint) considerations – Discrete components*

IEC 61188-5-3:2007, *Printed boards and printed board assemblies – Design and use – Part 5-3: Attachment (land/joint) considerations – Components with gull-wing leads on two sides*

IEC 61188-5-4:2007, *Printed boards and printed board assemblies – Design and use – Part 5-4: Attachment (land/joint) considerations – Components with J leads on two sides*

IEC 61188-5-5:2007, *Printed boards and printed board assemblies – Design and use – Part 5-5: Attachment (land/joint) considerations – Components with gull-wing leads on four sides*

IEC 61188-5-6:2003, *Printed boards and printed board assemblies – Design and use – Part 5-6: Attachment (land/joint) considerations – Chip carriers with J-leads on four sides*

IEC 61188-5-8:2007, *Printed board and printed board assemblies – Design and use – Part 5-8: Attachment (land/joint) considerations – Area array components (BGA, FBGA, CGA, LGA)*

Content is mostly equivalent to IPC-782A with Amendments 1 and 2, which was replaced in 2002 by IPC-7351. The component spectrum and pitch levels have dramatically increased since publication of the IEC 61188-5 (all parts) and the dimensioning concept does no longer fulfil the mounting and soldering requirements.

IECNORM.COM : Click to view the full PDF of IEC 61188-6-1:2021

CIRCUIT BOARDS AND CIRCUIT BOARD ASSEMBLIES – DESIGN AND USE –

Part 6-1: Land pattern design – Generic requirements for land pattern on circuit boards

1 Scope

This part of IEC 61188 specifies the requirements for soldering surfaces on circuit boards. This includes lands and land pattern for surface mounted components and also solderable hole configurations for through-hole mounted components. These requirements are based on the solder joint requirements of the IEC 61191-1, IEC 61191-2, IEC 61191-3 and IEC 61191-4.

2 Normative references

The following documents are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60194, *Printed board design, manufacture and assembly – Terms and definitions*

IEC 61191-1, *Printed board assemblies – Part 1: Generic specification – Requirements for soldered electrical and electronic assemblies using surface mount and related assembly technologies*

IEC 61191-2:2017, *Printed board assemblies – Part 2: Sectional specification – Requirements for surface mount soldered assemblies*

IEC 61191-3, *Printed board assemblies – Part 3: Sectional specification – Requirements for through-hole mount soldered assemblies*

IEC 61191-4, *Printed board assemblies – Part 4: Sectional specification – Requirements for terminal soldered assemblies*

IEC 61760-3, *Surface mounting technology – Part 3: Standard method for the specification of components for through hole reflow (THR) soldering*

3 Terms and definitions

For the purposes of this document, the terms and definitions given in IEC 60194, and the following apply.

ISO and IEC maintain terminological databases for use in standardization at the following addresses:

- IEC Electropedia: available at <http://www.electropedia.org/>
- ISO Online browsing platform: available at <http://www.iso.org/obp>

3.1

assembly

number of parts, subassemblies or combinations thereof joined together

Note 1 to entry: This term can be used in conjunction with other terms listed herein, for example, "printed board assembly".

[SOURCE: IEC 60194:2015, 80.1327, modified – The second term "assembled board" has been removed.]

3.2

annular ring

portion of conductive material that completely surrounds a hole

3.3

basic dimension

numerical value used to describe the theoretical exact location of a feature or hole

Note 1 to entry: it is the basis from which permissible variations are established by tolerance on other dimensions in notes or by feature-control symbols.

[SOURCE: IEC 60194-1:2021, 3.2.24, modified – In the definition "for example a hole" has been replaced by "or hole".]

3.4

castellation

recessed metallised feature on the edge of a leadless chip carrier that is used to interconnect conducting surfaces or planes within or on the chip carrier

[SOURCE: IEC 60194-1:2021, 3.3.17]

3.5

component

individual part or combination of parts that, when together, perform (a) design function(s)

Note 1 to entry: See also "discrete component" in 3.4.17 of IEC 60194-2:2017.

[SOURCE: IEC 60194-2:2017, 3.3.19]

3.6

land

portion of a conductive pattern usually, but not exclusively, used for the connection and/or attachment of components

3.7

land pattern

footprint

combination of lands that is used for the mounting, interconnection and testing of a particular component

Note 1 to entry: Land pattern is also known as "footprint".

[SOURCE: IEC 60194-1:2021, 3.12.9]

3.8

nominal dimension

dimension that is between the maximum and minimum size of a feature (the tolerance on a nominal dimension gives the limits of variation of a feature size)

3.9**plated through-hole****PTH**

hole with plating on its walls that makes an electrical connection between conductive patterns on internal layers, external layers, or both, of a printed board

[SOURCE: IEC 60194-1, 3.16.72, modified – The figure has been removed.]

3.10**printed board****PB**

completely processed printed circuit and printed wiring configurations

Note 1 to entry: This includes single-sided, double-sided and multilayer boards with rigid, flexible, and rigid-flex base materials.

Note 2 to entry: "Printed board" is a general term.

[SOURCE: IEC 60194-2:2017, 3.16.23, modified – The second term "board" has been removed as well as the admitted terms "card" and "circuit card."]

3.11**registration**

degree of conformity of the position of a pattern (or portion thereof), a hole, or other feature to its intended position on a product

[SOURCE: IEC 60194-1:2021, 3.18.28]

3.12**soldering surface**

solderable metallized surfaces on circuit boards

Note 1 to entry: This includes lands, annular rings and solderable surfaces of plated through-holes.

3.13**SOIC****small outline integrated circuit****surface-mount technology****SMT**

technology where electrical connection of components is made to the surface of a conductive pattern of a printed board and does not utilize component lead holes

3.14**terminal**

connection element of an electronic component

3.15**through-hole technology****THT**

assembly process for mounting component packages where leads are passed through supported (plated-through) or unsupported (bare) holes in an interconnection substrate

3.16**via**

plated through-hole that is used as an interlayer connection, but in which there is no intention to insert a component lead or other reinforcing material

Note 1 to entry: See also "blind via" and "buried via" in 3.2.57 and 3.2.118 of IEC 60194-1:2021.

[SOURCE: IEC 60194-1:2021, 3.22.15]

4 Design requirements

4.1 General

Although soldering surfaces are dimensionally defined and since they are a part of the printed board circuitry geometry, they are subject to the producibility requirements and are influenced by tolerances associated with plating, etching, assembly or other conditions. The producibility aspects also pertain to the use of solder mask and legend printing and the registration required between the solder mask and the conductor patterns. The smaller the component dimensions, the more is producibility influenced by solder mask and silkscreen thickness. For circuit boards with component packages size 1005M (0402 imperial size) and smaller, legend printing should be avoided because it can have detrimental effects on solder paste printing.

This document assumes that the land pattern follows the principle that under nominal conditions, the overlap of the component termination and the corresponding soldering land will be complete.

The dimensions used for component descriptions shall be taken from standards developed by industrial and/or standards bodies. Designers should refer to these standards for additional or specific component package dimensions. When packages are not standardized, manufacturer datasheets are the foundation for dimensioning.

NOTE 1 For a comprehensive description of the given circuit board and for achieving the best possible solder joints to the devices assembled, the whole set of design elements includes, in addition to the land pattern definition:

- solder mask;
- copper foil thickness;
- plating thickness;
- solder paste stencil;
- clearance between adjacent components;
- clearance between bottom of component and PCB surface, if relevant;
- keep-out areas, if relevant;
- suitable rules for adhesive applications.

All of these design elements are commonly defined for the mounting conditions. This standard is limited to defining requirements for land patterns and includes recommendations for clearances between adjacent components and for other design elements.

NOTE 2 Heat dissipation aspects have not been taken into account in this document.

Heavier components (greater mass per land) require larger lands or annular rings. In some cases, the lands shown in the standard may not be large enough; in these cases, consideration of additional measures like gluing can be necessary.

The preferred land form should be rectangular with rounded corners. The area of the smallest circumscribed rectangle shall be equal to that of one land with straight corners.

4.2 Product classification

The IEC standard on soldering requirements (see IEC 61191-1) recognizes that electrical and electronic assemblies are subject to classifications by intended end-item use. Three general end-product types have been established to reflect differences in producibility, functional performance requirements, and verification (inspection/test) frequency. It should be recognized that there may be overlaps of equipment between types.

The user of the assemblies is responsible for determining the performance type of the product. The purchase contract shall specify the product type required and indicate any exceptions or additional requirements to the parameters, where appropriate.

Products are divided into levels A, B and C according to IEC 61191-1.

– **LEVEL A: General electronic products**

Includes consumer products, some computers and computer peripherals, and hardware suitable for applications where the major requirement is functionality of the completed assembly.

– **LEVEL B: Dedicated service electronic products**

Includes communications equipment, sophisticated business machines, and instruments where high performance and extended life is required, and for which uninterrupted service is desired but not mandatory. Typically the end-use environment would not cause failures.

– **LEVEL C: High-performance electronic products**

Includes all equipment where continued performance or performance-on-demand is mandatory. Equipment downtime cannot be tolerated, end-use environment may be uncommonly harsh, and the equipment shall function when required, such as life support systems and other critical systems.

4.3 General surface mount land and land pattern requirements

The land pattern for components on circuit boards have to be dimensioned in such a way that, regardless of the type of termination, a sufficient wettable surface on the circuit board is provided to form a reliable solder joint during the soldering process, whatever the soldering technique. This applies to the same extent to surface mounted components as to through-hole components.

4.4 Component packages and soldering process

The circuit designer selects electronic components that fulfill the electrical requirements of the end product. With the components, the circuit designer also selects the component package with the terminals that allow to connect the components to the circuit board. Depending on the type of terminal, the possible soldering process is also determined. For good manufacturability, it is very important that the circuit designer knows the relationship between component packages and the possible soldering methods.

4.5 Soldering surface requirements

4.5.1 Main soldering techniques

Each soldering process has its own requirements for the soldering surfaces. The two main soldering techniques are reflow soldering and several types of wave soldering. The main differences between both methods is the available amount of solder and the possibility of components to move during reflow soldering.

Due to the process characteristics of both soldering techniques, different land dimensions are required to form reliable solder joints and accurate placement of components after soldering.

4.5.2 Reflow soldering

Reflow soldering is the main soldering technique for soldering of surface mounted components. First solder paste is deposited to solderable surfaces of the circuit board and after that the components are placed on the solder paste. See Figure 1.

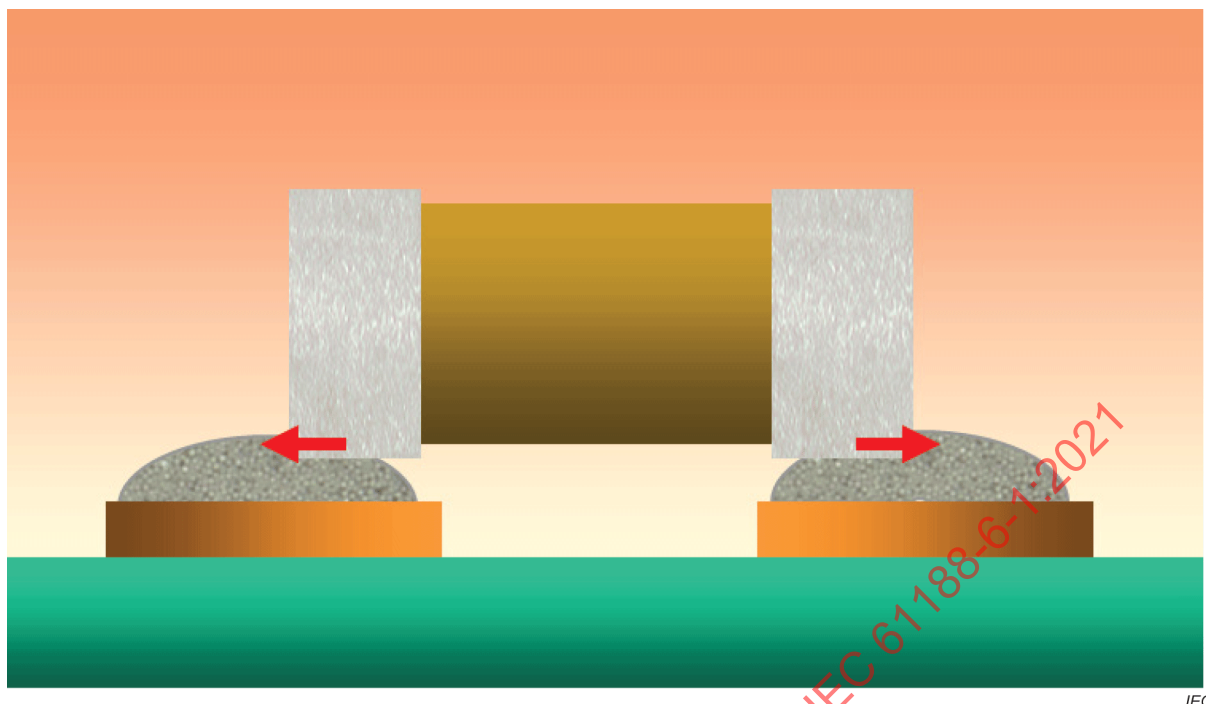


Figure 1 – Component placed on solder paste

Typically, the components are only fixed by the stickiness of the flux. That is the reason why the components are swimming on the liquid solder during soldering and can be moved by the wetting forces of the solder.

The dimensions of the soldering surfaces for reflow soldering on the circuit board are critical:

- if the land is too small, the amount of solder may be insufficient to form a reliable solder joint;
- if the land is too large, the wetting forces may move the component in one direction, which can cause displacement to the extent of an open solder joint occurring;
- if the land is too large and the wetting forces on the vertical side of the terminal are greater than on the bottom side, the component can be lifted by torque, leading to tombstoning and an open solder joint.
- if the finished land sizes on the circuit board are different for both terminals of the component, this imbalance also can cause tombstoning

4.5.3 Reflow soldering of leaded components

The process of reflow soldering of leaded components is called “through-hole reflow” or sometimes also “pin in paste”. In this process, special requirements shall be met with regard to the temperature resistance of components and the required volume of solder paste. The circuit board designer has to select components carefully depending on the type of solder paste used for reflow soldering. IEC 61760-3 shall be applied. Special care is required to apply enough solder paste to fill the hole around the component pins and form a reliable solder joint.

4.5.4 Wave soldering of surface mounted components

During wave soldering, the surface mounted components shall be fixed by glue because they are attached on the bottom surface of the circuit board. See Figure 2.

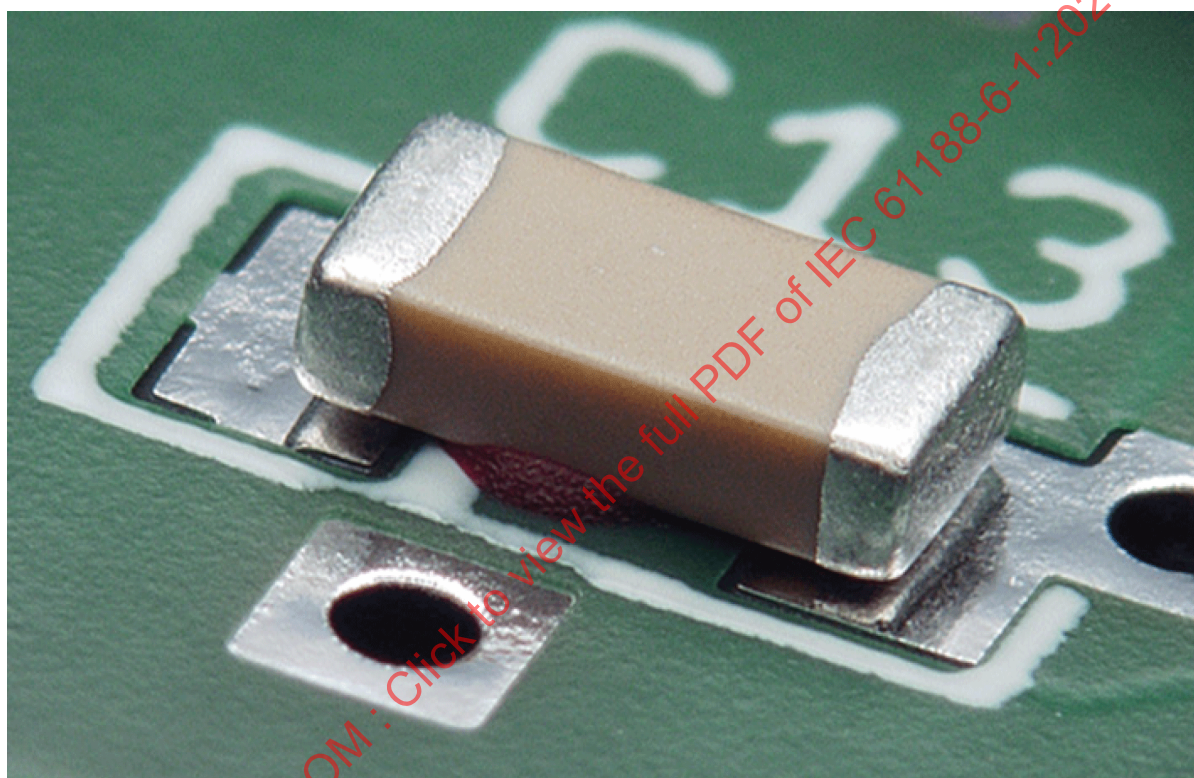
The board is then moved, face down, through the solder wave and the components are soldered.

There are only a limited number of surface mounted packages that can be wave soldered. The circuit board designer shall check the manufacturer datasheets concerning soldering process limitations.

For chip components smaller than 1608M (0603 imperial) and integrated circuits with pitches less than 1,27 mm (50 mil imperial) wave soldering is not recommended.

In contrast to reflow soldering, the available solder volume compared to the required solder volume to form a reliable solder joint is nearly unlimited. Additionally, as the components are glued and cannot move, there is no risk that the lands are too large.

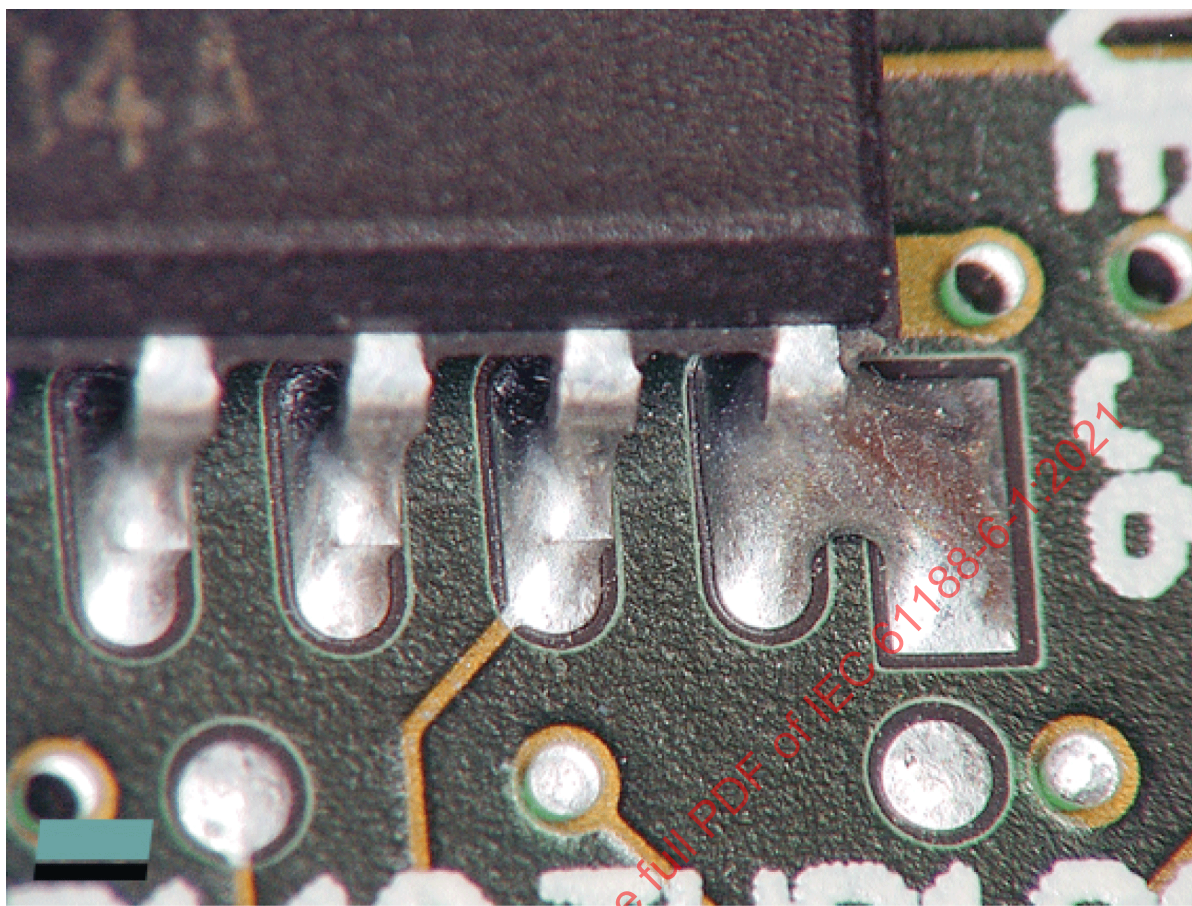
To avoid solder bridges, components shall be placed at a safe distance from each other.



IEC

Figure 2 – Component glued for wave soldering

Chip components should be placed parallel to the solder wave, integrated circuits like SO-packages with gullwing terminals should be placed parallel to the board transport direction and should be equipped with solder thieves. See Figure 3.



IEC

Figure 3 – Wave soldered component with solder thieves

The dimensions of the soldering surfaces for wave soldering on the circuit board are only critical:

- if the lands are too small the solder wave may not get contact to the land, so that no sufficient solder joint is formed;
- if the components are placed too close to each other solder bridging will occur.

4.5.5 Wave soldering of through-hole mounted components

Leaded components are inserted into holes of the circuit board from one side of the board and then soldered from the other side. The solder wave contacts the leads and fills the holes in direction of the opposite side with solder. See Figure 4.

Critical concerning solder fill of the hole is the gap between the lead and the plated hole wall:

- if the hole diameter is too small compared to the lead diameter, solder fill of the hole will be insufficient to form a reliable solder joint;
- the same may be the case if the hole diameter is too big compared to the lead diameter.

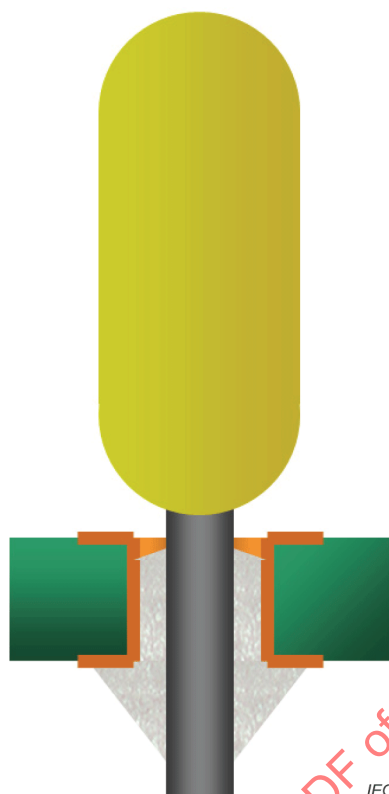


Figure 4 – Solder joint of a leaded component

The second critical parameter for wave soldering is the size of the annular ring which influences the heat input into the hole especially during selective soldering.

For lead-free selective wave soldering, dimensions of the annular ring should be especially optimized for maximum heat transfer on the solder contact side and minimized for least heat dissipation on the opposite side.

4.6 Soldering surface definition techniques

4.6.1 General

If the circuit board is covered with a solder mask, there are two different techniques to define the extension of the solderable surfaces in design libraries. The more common concept are the metal defined lands. The other concept are the solder mask defined lands. Both concepts have advantages and disadvantages which are outlined in 4.6.2 to 4.6.4. The specific recommendations made by the component manufacturers should also be taken into account.

4.6.2 Metal defined lands

If the circuit board is not equipped with a solder mask and even if there is a solder mask on the circuit board, in most cases there is a solder mask clearance around the solderable surfaces. Mostly this technique is called "Non Solder Mask Defined" (NSMD). Sometimes it is also called "metal defined" because the metal part of the soldering surface determines its size.

4.6.3 Solder mask defined lands

In case of the solder mask defined lands there is a negative clearance of the solder mask compared to the metal part, so that the solder mask opening is smaller than the metal surface and the solder mask opening determines the solderable surface.

4.6.4 Comparison of solder mask defined and non solder mask defined solderable surfaces

Non solder mask defined lands are characterized by

- wettable surface bigger than solder mask defined of same diameter because the copper thickness of the land increases the wettable surface;
- wettable surface is primarily dependent on the open metal surface connected to the pad or land;
- variation of solder joints of same terminal type can be very big;
- copper adhesion less than solder mask defined because the solder mask improves land adhesion;
- more frequently an uneven board topology depending on the surrounding circuitry with solder mask over traces and copper planes.

Solder mask defined lands are defined by

- wettable surface smaller than metal defined, but all lands of same termination type have same solderable surface. As a result the solder joint topology is very homogeneous for a given terminal type;
- copper adhesion is better than metal defined of same diameter;
- flat board topology (if all solderable surfaces are solder mask defined).

5 Component classification

5.1 General

Based on construction of terminals and the related mounting and attachment technology components are divided in two main classes. The first and historical class of components are the components with leaded terminals which are soldered in plated through-holes (PTH) of the circuit board. The mounting and attachment technology of the components is called Through-Hole Technology or THT.

The second and newer component technology includes components with terminals that can be soldered to the surface of the circuit board. The mounting and attachment technology of these components is called Surface Mount Technology or SMT.

Due to the different shape and size of their terminals, the requirements for the lands and land pattern are also different. For the circuit board designer, it is important to know the different termination types, the solder joint requirements and the relation between solder joint formation and land dimensions.

5.2 Leaded components

Leaded components consist of a body with one or multiple electrical functional elements and leads which enable the connection to the surrounding circuitry of the circuit board by soldering. See Figure 5.

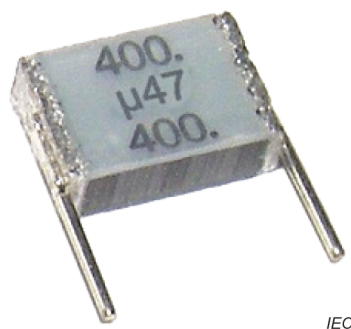


Figure 5 – Leaded component – Capacitor

5.3 Surface mount components

Surface mounted components are equipped with terminals that allow attachment on the surface of a circuit board without holes. See Figure 6. Since their emergence, several terminal types were developed.

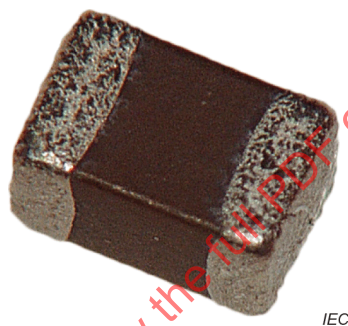


Figure 6 – Surface mount component – Chip capacitor

6 The proportional dimensioning system

The traditional dimensioning system of the former IEC 61188-5-1 and also the IPC 7351 is based on an algorithm that assumes constant values for protrusions and process tolerances. This causes increasing problems for circuit board assembly if the components become smaller.

In contrast, the proportional dimensioning concept is based on the type, properties, size and height of the component terminals that are relevant for the formation of a reliable solder joint.

The size of the soldering surface on the circuit board for surface mounted devices is calculated with the dimensions of the terminals.

If the solder joint requirements for a terminal type have a height requirement and thus a protrusion of the soldering surface is required, the protrusion dimensions are calculated as a percentage of the solder height requirement.

Therefore, the soldering surface is no longer classified by the component package but by the terminal type of the component package.

7 Terminal classification

7.1 Leaded terminals

Leaded terminals can have a round, square or rectangle profile and shall have a wettable end metallisation.

7.2 Surface mount terminals

7.2.1 Terminal classes

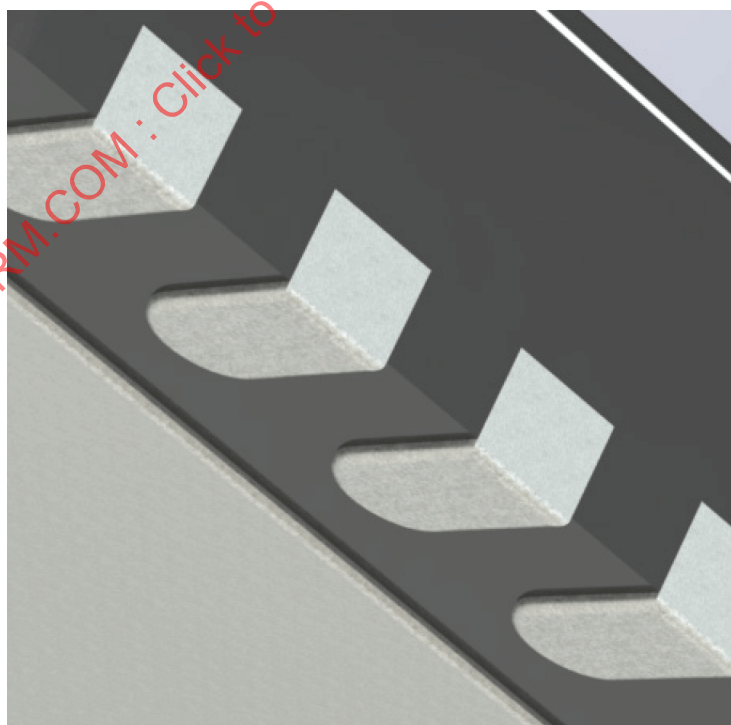
Depending on the properties of the terminals, there are two classes of surface mounted terminals.

The first class has flat bottom terminals. These terminals have flat soldering surfaces as terminals on the bottom of the package. From the viewpoint of the soldering process, there are two flat surfaces opposite to each other. The flat soldering surface on the bottom of the component package and the flat soldering surface on the circuit board. Both soldering surfaces are connected by the solder joint. In this case, no protrusion is required.

The second class are the flat bottom and vertical side terminals. See Figure 7. These terminals have flat soldering surfaces on the bottom of the terminal and also vertical wettable surfaces. In this case, a land protrusion is required and the solder joint forms between the flat part which is opposite to the land of the circuit board but also between the protrusion and the vertical wettable part of the terminal.

7.2.2 Flat bottom terminals

There are three subgroups of component packages with flat bottom terminals, which are shown in Table 1. These are bottom only chip components, ball grid arrays and true bottom termination components.



IEC

Figure 7 – Flat bottom terminals with wettable flanks

The special feature of ball grid arrays is the fact that they already carry the solder volume required to form the solder joint with them in the form of the solder ball. Although in some cases additional solder is added in forming the solder joint.

Table 1 – Flat bottom terminals

IEC 61191-2:2017	Figure	Terminal type	Comment
6.3.8		Bottom Only Chip	No protrusion required
6.3.13		BGA	No protrusion required
6.3.15		BTC	No protrusion required

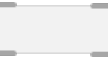
Special terminals such as Column Grid Arrays (CGA) or Tape Automated Bonding (TAB) are not within the scope of this document. In these cases, the data sheets or application notes of the manufacturer should be used.

7.2.3 General land requirements for flat bottom terminals

The soldering surface on the circuit board, also called land from the viewpoint of the placement process, can have the same size as the terminal of the component package. In the case of BGAs, it is generally known that the reliability of solder joints against thermal shock tend to be the highest when the size and the position of the land pattern are the same as the terminal of the component package.

7.2.4 Flat bottom and vertical side terminals

Table 2 – Flat bottom/vertical side terminals

IEC 61191-2:2017	Figure	Terminal Type	Comment
6.3.3		Flat ribbon L and gull-wing leads	Protrusion required
6.3.4		Round or flattened (coined) leads	Protrusion required
6.3.5		J leads	Protrusion required
6.3.6		Rectangular or square end components	Protrusion required
6.3.7		Cylindrical end cap terminations	Protrusion required
6.3.9		Castellated terminations	Protrusion required
6.3.10		Butt joints	Protrusion required
6.3.11		Inward L-shaped ribbon leads	Protrusion required
6.3.12		Flat lug leads	Protrusion required

IEC 61191-2:2017	Figure	Terminal Type	Comment
6.3.15		Bottom termination components (with wettable flanks)	Protrusion required

7.2.5 General land requirements for flat bottom and vertical side terminals

IEC 61191-2 defines the solder joint height requirements for the component terminals with vertical wettable sides. These height requirements are different for the different terminals types according to 6.3.3 to 6.3.7, 6.3.9 to 6.3.12 and 6.3.15 of IEC 61191-2:2107. Depending on the height requirements, the protrusion shall be calculated according to the requirements of Clause 6.

8 Requirements for lands of solder joints

8.1 Land/Pad dimensioning considerations of leaded terminals

Soldering surfaces for leaded components usually consist of a metallized hole with annular rings on both sides of the circuit board. For the formation of a reliable solder joint, it is important that the solder can easily fill the hole during the soldering process.

Therefore, it is important to dimension the final hole after metallization with a sufficient diameter for solder flow. The dimension of the annular ring shall also be adjusted to the diameter of the component lead and the weight of the component.

All soldering surfaces, the component lead, the hole wall and the annular ring shall have wettable surfaces to form a reliable solder joint.

8.2 Land dimensioning considerations of surface mount terminals

Soldering surfaces for surface mounted components consist of a metallized flat land on a surface of the circuit board.

The dimensions of the lands depend on the terminal class and type as specified in Clause 7, Table 1 and Table 2.

On circuit boards, this is a part of the conductor image mostly surrounded by solder mask to keep the solder on the land. The surface finish shall have good wettability.

A detailed description of land pattern for the different terminal types of surface mounted components can be found in the future IEC 61188-6-2¹.

¹ Under preparation. Stage at the time of publication: IEC RPUB 61188-6-2:2021.

Annex A (informative)

Dimensioning concept of former IEC 61188-5-1

A.1 Dimensioning systems

A.1.1 General

Subclause A.1.1 describes a set of dimensional criteria for components, land patterns, positional accuracy of the component placement capability and the opportunity to create a certain size solder joint commensurate with reliability or product performance analysis.

Profile tolerances are used in the dimensioning system to define the size range between maximum and minimum component/lead dimensions without ambiguity. The profile tolerance is intended to control both size and position of the land. Figure A.1 shows the profile tolerancing method.

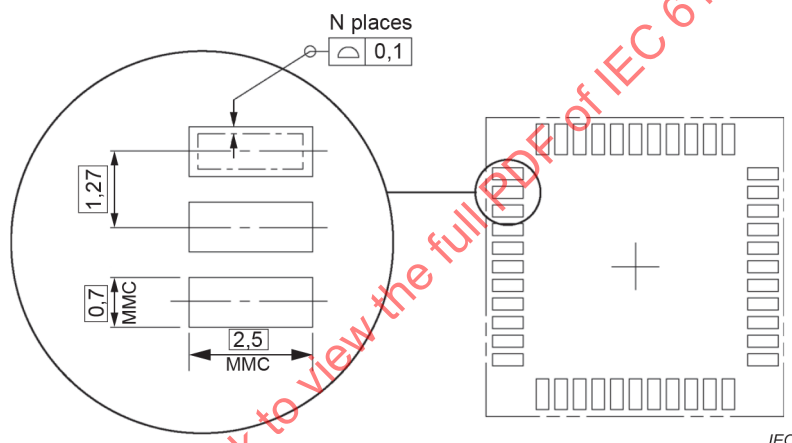


Figure A.1 – Profile tolerancing method

The use of the profile dimensioning system requires an understanding of the concepts. The use of a set of requirements are adopted and invoke the following rules, unless otherwise modified:

- all dimensions are basic (nominal);
- limits of size control form as well as size;
- perfect form is required at maximum dimensions;
- datum references and position tolerances apply at maximum dimensions, and are dependent on feature size;
- position dimensions originate from maximum dimensions;
- tolerances and their datum references other than size and position apply regardless of feature size (RFS).

The dimensioning concepts used for this system of analysis consider the assembly/attachment requirements as their major goal. Specification (data) sheets for components or dimensions for land patterns on boards may use different dimensioning concepts; however, the goal is to combine all concepts into a single system. Users are encouraged to establish the appropriate relationship between their dimensioning system(s) and the profile dimensioning system and analysis concepts described herein to allow for ease of tailoring these concepts for robust process performance. As an example, if the tolerance used for positioning is larger than the machine tolerance used in production, a single dimensional change could modify the land pattern.

A.1.2 Component tolerancing

The component manufacturers and the IEC technical committees are responsible for the dimensioning and tolerancing of electronic components. Their concepts have been converted to a functional equivalent using the profile tolerancing method with all components shown with their basic dimensions as limit dimensions (maximum or minimum size). Profile tolerances are unilateral and are described to reflect the best condition for solder joint formation.

The concept for component dimension evaluations is based on evaluating the surfaces of the component termination and component lead that are involved in the formation of the acceptable solder joint. Component manufacturers usually provide dimensions for their parts with a nominal size and then put a tolerance on that nominal dimension. In order to facilitate the dimensioning system, these dimensions and their associated tolerances are converted to minimum and maximum size.

As an example, capacitor 3216M has a manufactured nominal dimension for its length (L) of 3,2 mm. The tolerance described by the manufacturer is $\pm 0,2$ mm. Thus, the minimum dimension of L is 3,0 mm with a unilateral tolerance of 0,4 mm, resulting in its maximum dimension being 3,4 mm.

Figure A.2 shows the characteristics for the 3216M capacitor. Figure A.2 a) shows the component manufacturer's dimensions for the length of the capacitor. Figure A.2 b) shows the component length at its minimum size in the converted dimensions of the new system using profile tolerancing. Figure A.2 c) shows the land pattern at its maximum size. These conditions provide for an optimum toe fillet. For optimum heel fillet, the component basic dimensions are at the maximum and the land pattern is at its minimum.

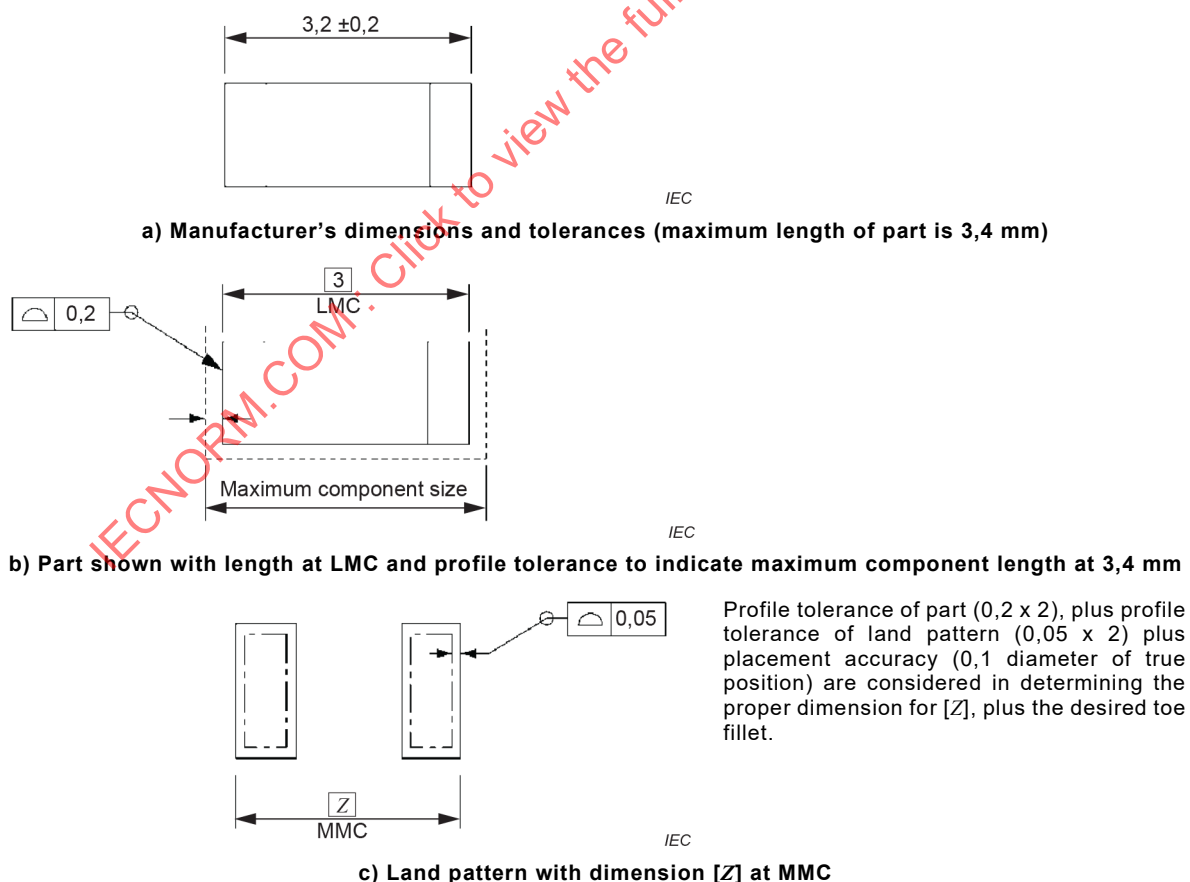


Figure A.2 – Example of 3216M capacitor dimensioning for optimum solder fillet condition

Similar concepts are applied to leaded surface-mount parts. The critical dimensional characteristics identified are those that relate to the formation of the toe and heel solder fillet. For components with gull-wing leads, the basic dimensions apply across the outer extremities of the part for toe solder fillet formation, and within the inside of the formed radius of opposing leads for heel solder fillet formation.

The outer dimensions of leaded or even leadless chip carriers are usually easy to determine since these are readily available from the component manufacturer. The inner (heel-to-heel) dimensions are not provided in industry standards or manufacturers' specifications and are more difficult to determine, not only because of the form of the lead, termination, or castellation but also because the inner dimensions shall be derived by subtracting the sum of the dimensions of the leads (with all their inherent tolerances) from the overall dimensions of the part.

Figure A.3 a) shows the concept for the manufacturer's dimensions and tolerances for a gull-wing SOIC. Figure A.3 b) shows the converted dimensions to be considered in the overall mounting system requirements. Figure A.3 c) shows the land pattern dimensions. The basic dimensions define the minimum length as measured across the two outer extremities. Tolerances increase this dimension to the maximum width, reducing toe fillet opportunity.

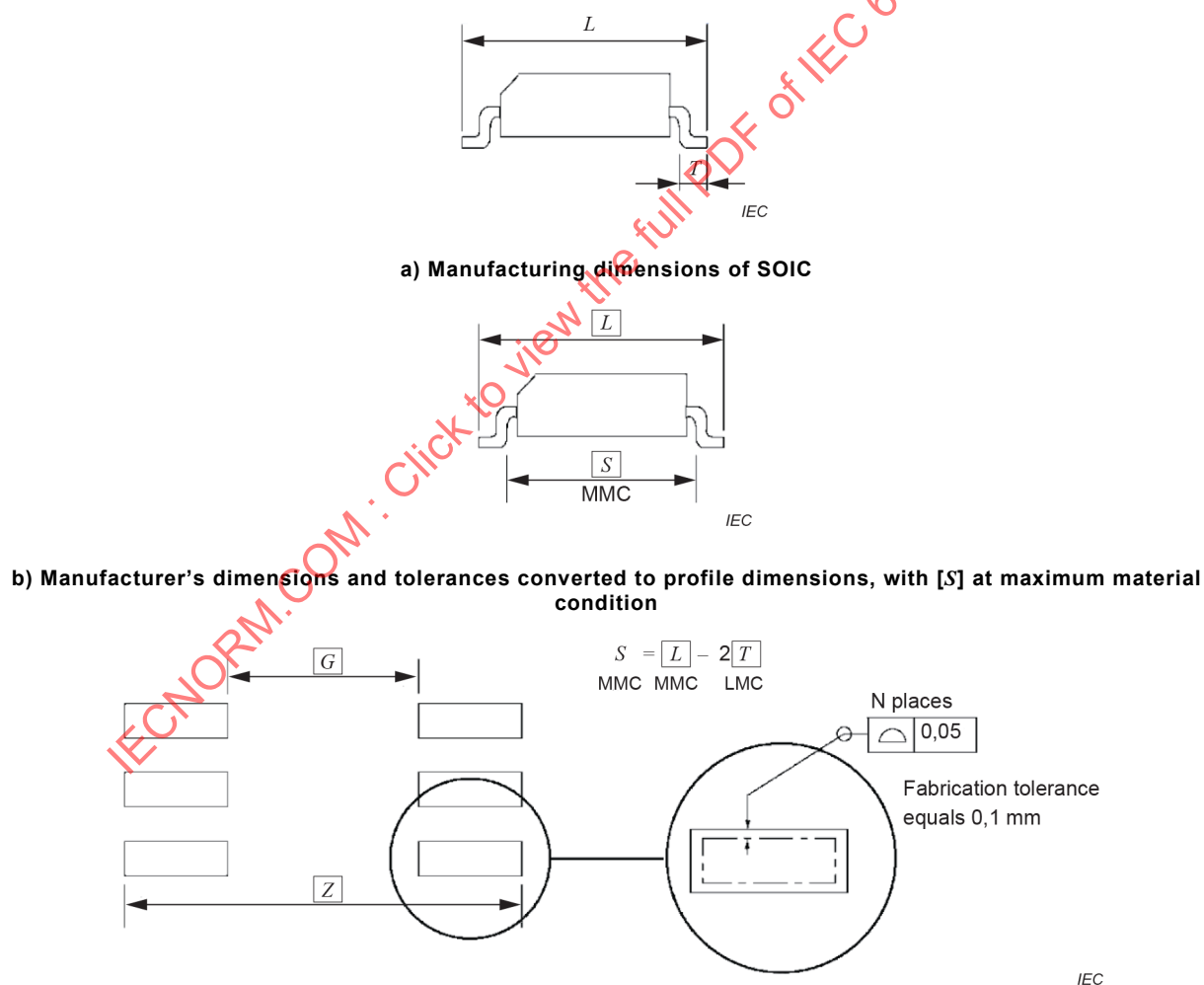


Figure A.3 – Profile dimensioning of gull-wing leaded SOIC

The inner dimensions between heel fillets on opposing sides are the most important. Inner dimensions are derived by

- establishing the maximum width of the component as measured from lead termination to lead termination (this dimension is shown as L and is provided by the manufacturer);

- b) establishing the minimum amount of the lead length as measured across the footprint (from heel to toe for gull-wing leads) (this dimension is T and is provided by the manufacturer);
- c) subtracting twice the minimum lead length of b) from the maximum overall component length of a) to arrive at the maximum length inside the leads across the length of the component (the inner dimension between opposing heel fillets). Including the tolerances on dimensions (a) and (b) will yield the minimum dimension between opposing heels. This signifies worst-case tolerance analysis.
- d) Three sets of tolerances are involved in the analysis described in c): tolerances on the overall component, plus the tolerances for the lead on each end. Since not all three tolerances are considered at their worst case, a recommended method for determining the statistical impact is to summarize the squares of the tolerances and take the square-root of their sum as the RMS (root-mean-square) tolerance difference.

For example,

$$\text{RMS tolerance accumulation} = \sqrt{(L_{\text{tol}})^2 + 2(T_{\text{tol}})^2}$$

where

$$L_{\text{tol}} = L_{\text{max}} - L_{\text{min}}$$

$$T_{\text{tol}} = T_{\text{max}} - T_{\text{min}}$$

As an example, the SOIC with 16 leads has the following limits for the L (component length) and T (terminal length) dimensions:

$$L_{\text{min}} = 5,8 \text{ mm}, L_{\text{max}} = 6,2 \text{ mm}$$

$$L_{\text{tol}} = L_{\text{max}} - L_{\text{min}} = 6,2 - 5,8 = 0,4 \text{ mm}$$

$$T_{\text{min}} = 0,4 \text{ mm}, T_{\text{max}} = 1,27 \text{ mm}$$

$$T_{\text{tol}} = T_{\text{max}} - T_{\text{min}} = 1,27 - 0,4 = 0,87 \text{ mm}$$

Therefore, the calculations for S minimum and maximum dimensions are as follows:

$$S_{\text{min}} = L_{\text{min}} - 2T_{\text{max}} = 5,8 - 2(1,27) = 3,26 \text{ mm}$$

$$S_{\text{max}} = L_{\text{max}} - 2T_{\text{min}} = 6,2 - 2(0,4) = 5,40 \text{ mm}$$

$$S_{\text{tol}} = S_{\text{max}} - S_{\text{min}} = 5,4 - 3,26 = 2,14 \text{ mm}$$

The difference between S_{min} and S_{max} is 2,14 mm, which is probably a larger tolerance range than the actual range within which these components are manufactured. This worst-case scenario for the tolerance range for S can also be calculated by adding the tolerances for the component length and the two terminals:

$$S_{\text{tol}} = L_{\text{tol}} + 2 T_{\text{tol}} = 0,4 + 2(0,87) = 2,14 \text{ mm}$$

In order to arrive at a more realistic tolerance range, the RMS value is calculated using the tolerances on the dimensions involved (L and T):

$$S_{\text{tol}} (\text{RMS}) = \sqrt{(L_{\text{tol}})^2 + 2(T_{\text{tol}})^2} = \sqrt{0,4^2 + 2(0,87)^2} = 1,29 \text{ mm}$$

$S_{\text{tol}} (\text{RMS})$ is added to S_{min} to arrive at a maximum S dimension. This technique is used so that a more realistic S_{max} dimension is used in the land pattern equations for calculating G_{min} (minimum land pattern gap between heel fillets). In this example, the following calculation is used for S_{max} :

$$S_{\max} (\text{RMS}) = S_{\min} + S_{\text{tol}} (\text{RMS}) = 3,26 + 1,29 = 4,55 \text{ mm}$$

To determine the $G_{\min}$ dimension for the land pattern, S_{tol} (RMS) is used for the component tolerance (i.e., $S_{\text{tol}} (\text{RMS}) = C$). The calculations for $G_{\min}$ are as follows:

$$G_{\min} = S_{\max} - 2J - \sqrt{C^2 + F^2 + P^2}$$

A.1.3 Solving for dimension Z

It should be noted that there are various options to determine the tolerances for the component (C), the fabrication allowance (F), and the placement tolerance (P). In determining the calculations for the example in Figure A.2 for the dimension Z , one would note that the component 3216 has an $L_{\max}$ equal to 3,4 mm, and an $L_{\min}$ equal to 3,0 mm. With the assumption that F is equal to 0,1 mm and P is equal to 0,2 mm, the following conditions would be used for determining the Z dimension:

$$Z_{\max} = L_{\min} + 2J_T + \sqrt{C^2 + F^2 + P^2}$$

$$Z_{\max} = 3,0 + 2J_T + \sqrt{0,4^2 + 0,1^2 + 0,2^2}$$

In the above example, the two joints should be rounded to a realistic number. Normally, a total Z dimension of 4,6 would be acceptable for a level 2 land pattern providing a little larger than a 0,5 mm land protrusion at either end of the 3216 component.

A.1.4 Land tolerancing

Profile tolerancing is used for lands in a manner similar to that of the components. All tolerances for lands are intended to provide a projected land pattern with individual lands at maximum size. Unilateral tolerances are intended to reduce the land size and thus result in a lesser area for solder joint formation. In order to facilitate companion dimension systems, the land pattern is dimensioned across outer and inner extremities.

The dimensioning concept in this document uses limiting dimensions and geometric tolerancing to describe the allowable maximum and minimum dimensions of the land pattern. When lands are at their maximum size, the result may be a minimum acceptable space between lands; conversely, when lands are at their minimum size, the result may be a minimum acceptable land pattern necessary to achieve the minimum required land protrusion. These thresholds allow for gauging of the land pattern for go/no-go conditions. The whole concept of the dimensioning system described in this document is based on these principles and extends to component mounting dimensions, land pattern dimensions, positioning dimensions, etc., so that the requirements may be examined using optical gauges at any time in the process in order to insure compliance with the tolerance analysis (see Table A.1).

A.1.5 Fabrication allowances

Figure A.3 shows the land pattern for an SOIC with gull-wing leads intended to be a companion to the chip component dimensioning concepts shown previously in Figure A.2. The basic L dimension is across the outer extremities of the component.

For the land pattern, dimension Z is at maximum size, while the inner extremities (dimension G) are dimensioned at minimum size. Unilateral tolerances decreased the basic dimension for Z while increasing the basic G dimension. This action results in a reduced land pattern at least material condition (LMC). Thus, processing target values shall be as close as possible to the basic Z and G dimensions at maximum material condition (MMC). This concept also holds true for the width (X) of the land dimension which is specified at maximum size.

The variation between the dimensions Z , G , and X are indicated as a fabrication allowance (F). This fabrication allowance (see Table A.2) represents the maximum variation between the largest land pattern size (MMC) and the least land pattern size (LMC). This does not include material movement as described in Table A.2 which is included in the assembly tolerancing since machine vision capability re-evaluates the true position of the land pattern.

Tolerances are classified in accordance with the three levels of land protrusion. These are defined as: maximum land protrusion (Level 1), median land protrusion (Level 2) and minimum land protrusion (Level 3).

Table A.1 – Conductor width tolerances

Feature	Level 1	Level 2	Level 3
Without plating	+0,05 –0,10	+0,03 –0,05	+0,02 –0,04
With plating	0,10 –0,10	0,08 –0,08	0,05 –0,05

Table A.2 – Feature location accuracy

Greatest board/ X,Y dimension	Level 1	Level 2	Level 3
Up to 300 mm	0,30 mm	0,20 mm	0,10 mm
Up to 450 mm	0,40 mm	0,30 mm	0,20 mm
Up to 600 mm	0,40 mm	0,30 mm	0,20 mm

A.1.6 Assembly tolerancing

Another part of the equation is the assembly variation defined by the letter P . This variation represents the location of the component in relation to its true position as defined by the design. The term diameter of true position (DTP) is used to describe this variation and is a single number that can be used in the dimensional tolerance analysis.

As an example, for establishing the target heel protrusion dimensions of the example shown in Figure A.3, the following conditions shall be true:

J is 0,5 mm (target heel fillet);

C is S_{tol} (RMS) = 1,29 mm (see previous calculations from component dimensions);

F is 0,1 mm (assumed fabrication tolerance);

P is 0,1 mm (assumed assembly equipment placement tolerance);

therefore

$$G_{\min} = 4,55 - 2(0,5) - \sqrt{1,29^2 + 0,1^2 + 0,1^2} = 2,25 \text{ mm}$$

Another major condition for multiple-leaded components that must be considered in land pattern design is lead, termination, or castellation pitch. The pitch describes the basic dimension of the spacing of one component lead termination or castellation to its adjacent counterpart(s). No tolerance is assigned to pitch in the profile dimensioning concept. Differences in pitch are included in the width dimensions of the lead, termination, or castellation which are dimensioned as basic at the minimum size.

A.1.7 Dimension and tolerance analysis

In analysing the design of a component/land pattern system, several things come into play. The size and position tolerances of the component lead or termination, the tolerances of the land pattern, the placement accuracy of the man/machine to centre the part to the land pattern. The result is the land area available for a solder joint that provides a proper formation of a toe, heel, or side fillet.

System equations have been developed for chip components and multiple leaded parts. These concepts assume that the target values of parts and land patterns are maximized to reflect solder-joint formation (i.e., outer dimensions of components at minimum size with outer dimensions of land patterns at maximum size). The equations use the following symbols:

C is the unilateral profile tolerance(s) for the component;

F is the unilateral profile tolerance(s) for the board land pattern;

P is the diameter of true position placement accuracy to the centre of the land pattern.

With the assumption that a particular solder joint or solder volume is desired for every component, some methods use the worst-case criteria for determining a dimension. This would require that C , B and P be added to the minimum dimension of the component length plus the solder-joint requirements, in order to determine the maximum dimension of the outer land pattern.

Experience shows that the worst-case analysis is not always necessary; therefore statistical methods are used by taking the square root of the sum of the squares of the tolerances. This method assumes that all features will not reach their worst case. The equations for determining component land pattern requirements are as follows:

$$Z_{\max} = L_{\min} + 2J_T + \sqrt{C_L^2 + F^2 + P^2}$$

$$G_{\min} = S_{\max} - 2J_H - \sqrt{C_S^2 + F^2 + P^2}$$

$$X_{\max} = W_{\min} + 2J_S + \sqrt{C_W^2 + F^2 + P^2}$$

where

Z is the overall length of land pattern;

G is the distance between lands of the pattern;

X is the width of land pattern;

L is the overall length of component;

S is the distance between component terminations;

W is the width of the lead or termination;

J is the desired dimension of solder fillet or land protrusion;

J_t is the solder fillet or land protrusion at toe;

J_h is the solder fillet or land protrusion at heel;

J_s is the solder fillet or land protrusion at side;

C is the component tolerances;

C_L is the tolerance on component length;

C_S is the tolerance on distance between component terminations;

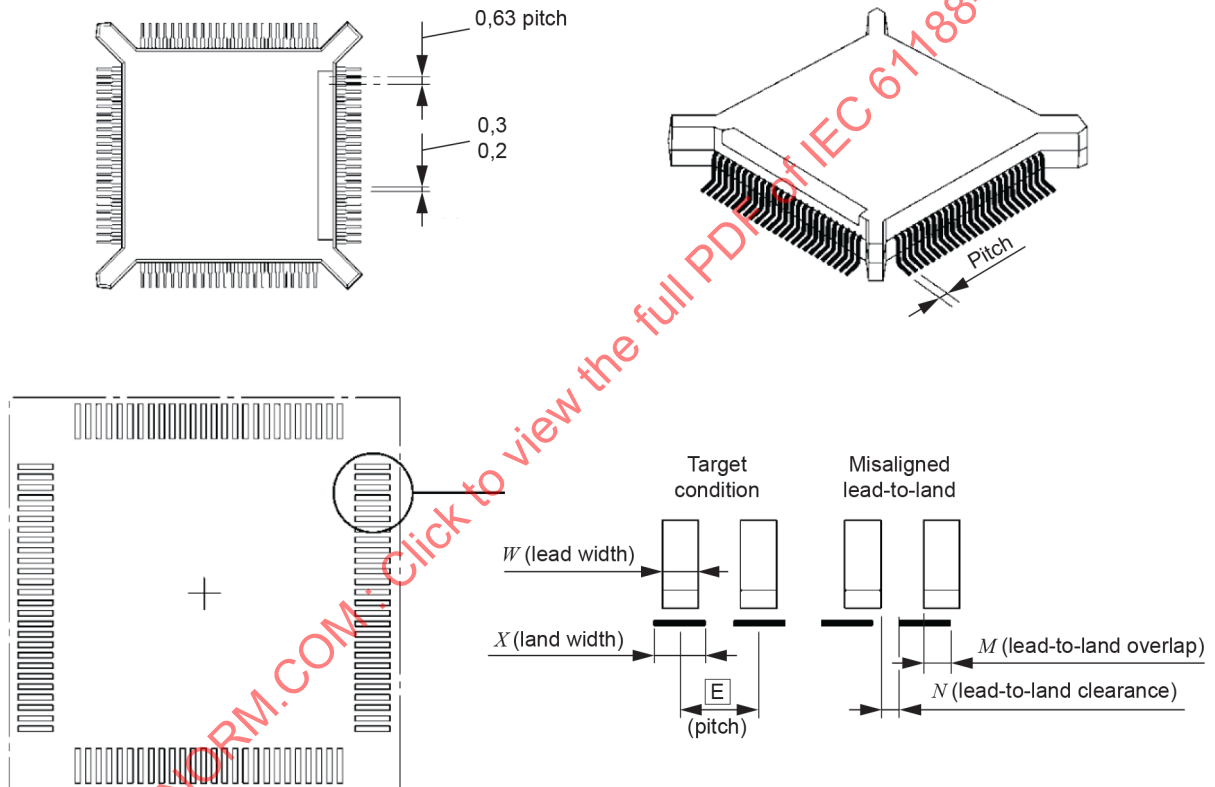
C_W is the tolerance on component width;

F is the printed board fabrication (land pattern geometric) tolerances;

P is the part placement tolerance (placement equipment accuracy).

The formula (the square root of the sum of the squares) is identical for both toe and heel solder joint formation (different tolerances are used, however). However, the desired solder joint dimension and the square root of the sum of the squares are added for outer land pattern dimensions and subtracted for inner land pattern dimensions. The result provides the final land pattern dimensions Z , G , and X .

The same concept is true for chip, multiple leaded or leadless components. Additionally, pitch with lead-to-land overlap (M) can be evaluated as well as the space (N) to reflect the clearance between a lead, termination, or castellation and the adjacent land(s). These latter values are not used in the equations to determine the land pattern sizes, but may be used to limit lead-to-adjacent land proximity and to adjust lead-to-land overlap (see Figure A.4).



NOTE Positional tolerance takes angularity into account.

Figure A.4 – Pitch for multiple leaded component

The equation for determining if the clearance N or the attachment overlap M are sufficient is as follows:

$$M = \left[\frac{W + X}{2} \right] - \sqrt{C^2 + F^2 + P^2}$$

$$N = E - \left[\frac{W + X}{2} \right] + \sqrt{C^2 + F^2 + P^2}$$

Annex B (informative)

History of land dimensioning standards

B.1 IPC-782

IPC-782 was the first standard for surface mount land dimensioning.

B.2 IEC 61188-5 series

The IEC 61188-5 series was mostly equivalent to IPC-782A with Amendments 1 and 2.

B.3 IPC-7351

The IPC-782A with Amendments 1 and 2 was replaced by the IPC-7351.

IECNORM.COM : Click to view the full PDF of IEC 61188-6-1:2021

Bibliography

IEC 61188-5-1:2002, *Printed boards and printed board assemblies – Design and use – Part 5-1: Attachment (land/joint) considerations – Generic requirements*

IEC 61188-5-2:2003, *Printed boards and printed board assemblies – Design and use – Part 5-2: Attachment (land/joint) considerations – Discrete components*

IEC 61188-5-3:2007, *Printed boards and printed board assemblies – Design and use – Part 5-3: Attachment (land/joint) considerations – Components with gull-wing leads on two sides*

IEC 61188-5-4:2007, *Printed boards and printed board assemblies – Design and use – Part 5-4: Attachment (land/joint) considerations – Components with J leads on two sides*

IEC 61188-5-5:2007, *Printed boards and printed board assemblies – Design and use – Part 5-5: Attachment (land/joint) considerations – Components with gull-wing leads on four sides*

IEC 61188-5-6:2003, *Printed boards and printed board assemblies – Design and use – Part 5-6: Attachment (land/joint) considerations – Chip carriers with J-leads on four sides*

IEC 61188-5-8:2007, *Printed board and printed board assemblies – Design and use – Part 5-8: Attachment (land/joint) considerations – Area array components (BGA, FBGA, CGA, LGA)*

IEC 61188-6-2², *Circuit boards and circuit board assemblies - Design and use - Part 6-2: Land pattern design – Description of land pattern for the most common surface mounted components (SMD)*

IEC 61760-1, *Surface Mounting Technology – Part 1: Standard method for the specification of surface mounting components (SMDs)*

FED Library of Knowledge, Volume 18 – *The New Proportional Land Dimensioning Concept*, Berlin 2018

IPC-SM-782, *Surface Mount Design and Land Pattern Standard*, 1993

IPC-SM-782A³ (Amendments 1 and 2), *Surface Mount Design and Land Pattern Standard*, 1996

IPC 7351B, *Generic Requirements for Surface Mount Design and Land Pattern Standard*, 2010

² Under preparation. Stage at the time of publication: IEC RPUB 61188-6-2:2021.

³ The IPC-782A (with Amendments 1 and 2) was replaced by the IPC-7351.

IECNORM.COM : Click to view the full PDF of IEC 61188-6-1:2021

SOMMAIRE

AVANT-PROPOS	34
INTRODUCTION.....	36
1 Domaine d'application	37
2 Références normatives	37
3 Termes et définitions	37
4 Exigences relatives à la conception	40
4.1 Généralités	40
4.2 Classification des produits	41
4.3 Exigences générales relatives à la pastille et à la zone de report d'un montage en surface	41
4.4 Boîtiers de composants et procédé de brasage	41
4.5 Exigences relatives à la surface de brasage	42
4.5.1 Principales techniques de brasage	42
4.5.2 Brasage par refusion	42
4.5.3 Brasage par refusion des composants équipés de sorties	43
4.5.4 Brasage tendre à la vague des composants montés en surface	43
4.5.5 Brasage tendre à la vague des composants montés par trous traversants	45
4.6 Techniques de définition des surfaces de brasage	46
4.6.1 Généralités	46
4.6.2 Pastilles définies par le métal	46
4.6.3 Pastilles définies par le masque de brasage	47
4.6.4 Comparaison des surfaces brasables définies par le masque de brasage et des surfaces brasables non définies par le masque de brasage	47
5 Classification des composants.....	47
5.1 Généralités	47
5.2 Composants équipés de sorties	47
5.3 Composants pour montage en surface	48
6 Le système de dimensionnement proportionnel	48
7 Classification des bornes.....	49
7.1 Bornes équipées de sorties.....	49
7.2 Bornes pour montage en surface	49
7.2.1 Classes de bornes	49
7.2.2 Bornes à partie basse plane	49
7.2.3 Exigences générales des pastilles pour les bornes à partie basse plane.....	50
7.2.4 Bornes à partie basse plane et face verticale.....	50
7.2.5 Exigences générales des pastilles pour les bornes à partie basse plane et face verticale	51
8 Exigences relatives aux pastilles des joints de brasure.....	51
8.1 Eléments à prendre en compte pour le dimensionnement des pastilles/plages des bornes équipées de sorties.....	51
8.2 Eléments à prendre en compte pour le dimensionnement des pastilles des bornes pour montage en surface.....	51
Annexe A (informative) Concept de dimensionnement de l'ancienne version de l'IEC 61188-5-1.....	52
A.1 Systèmes de dimensionnement.....	52

A.1.1	Généralités	52
A.1.2	Tolérancement des composants	53
A.1.3	Résolution du calcul de la dimension Z	57
A.1.4	Tolérancement des pastilles	57
A.1.5	Tolérances de fabrication	57
A.1.6	Tolérancement des ensembles	58
A.1.7	Analyse des tolérances et dimensions	59
Annexe B (informative)	Historique des normes de dimensionnement des pastilles	62
B.1	IPC-782	62
B.2	Série IEC 61188-5	62
B.3	IPC-7351	62
Bibliographie		63
Figure 1	Composant placé sur la pâte à braser	42
Figure 2	Composant collé en vue d'un brasage tendre à la vague	44
Figure 3	Composant après un brasage à la vague, équipé de dispositifs d'échantillonnage de brasage	45
Figure 4	Joint de brasure d'un composant équipé de sorties	46
Figure 5	Composant équipé de sorties – Condensateur	48
Figure 6	Composant pour montage en surface – Condensateur à puce	48
Figure 7	Sorties à partie basse plane équipées de faces de dépouille mouillables	49
Figure A.1	Méthode de tolérancement de forme	52
Figure A.2	Exemple de dimensionnement d'un condensateur 3216M pour des conditions de raccord de brasage optimales	54
Figure A.3	Dimensionnement de forme d'un SOIC à sorties en forme d'ailerons de mouette	55
Figure A.4	Pas d'un composant équipé de plusieurs sorties	61
Tableau 1	Bornes à partie basse plane	50
Tableau 2	Bornes à partie basse plane/face verticale	50
Tableau A.1	Tolérances de largeur du condensateur	58
Tableau A.2	Précision de l'emplacement de l'élément	58

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**CARTES IMPRIMÉES ET CARTES IMPRIMÉES ÉQUIPÉES –
CONCEPTION ET UTILISATION –****Partie 6-1: Conception de la zone de report – Exigences génériques pour
la zone de report sur les cartes imprimées**

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. À cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments du présent document de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets.

L'IEC 61188-6-1 a été établie par le comité d'études 91 de l'IEC: Techniques d'assemblage des composants électroniques. Il s'agit d'une Norme internationale.

Cette première édition annule et remplace la première édition de l'IEC 61188-5-1 parue en 2002 et constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

a) Le contenu a été entièrement mis à jour afin de refléter les exigences actuelles de l'industrie. Voir l'Introduction.

Le texte de cette Norme internationale est issu des documents suivants:

Projet	Rapport de vote
91/1636/CDV	91/1671/RVC

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à son approbation.

La langue employée pour l'élaboration de cette Norme internationale est l'anglais.

Ce document a été rédigé selon les Directives ISO/IEC, Partie 2, il a été développé selon les Directives ISO/IEC, Partie 1 et les Directives ISO/IEC, Supplément IEC, disponibles sous www.iec.ch/members_experts/refdocs. Les principaux types de documents développés par l'IEC sont décrits plus en détail sous www.iec.ch/standardsdev/publications.

Une liste de toutes les parties de la série IEC 61188, publiées sous le titre général *Cartes imprimées et cartes imprimées équipées – Conception et utilisation*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de ce document ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous webstore.iec.ch dans les données relatives au document recherché. À cette date, le document sera

- reconduit,
- supprimé,
- remplacé par une édition révisée, ou
- amendé.

IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de ce document indique qu'il contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer ce document en utilisant une imprimante couleur.

INTRODUCTION

Explication de la raison pour laquelle les normes suivantes sont remplacées par la nouvelle série IEC 61188-6:

IEC 61188-5-1:2002, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-1: Considérations sur les liaisons pistes-soudures – Prescriptions génériques*

IEC 61188-5-2:2003, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-2: Considérations sur les liaisons pistes-soudures – Composants discrets*

IEC 61188-5-3:2007, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-3: Considérations sur les liaisons pistes-soudures – Composants à sortie en aile de mouette sur deux côtés*

IEC 61188-5-4:2007, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-4: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur deux côtés*

IEC 61188-5-5:2007, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-5: Considérations sur les liaisons pistes-soudures – Composants à sorties en ailes de mouette sur quatre côtés*

IEC 61188-5-6:2003, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-6: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur quatre côtés*

IEC 61188-5-8:2007, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-8: Considérations sur les liaisons pastilles/joints – Composants matriciels (BGA, FBGA, CGA, LGA)*

Le contenu de ces normes est en majeure partie équivalent à l'IPC-782A, accompagnée des Amendements 1 et 2, ayant été remplacée en 2002 par l'IPC-7351. Le spectre des composants et les niveaux de pas ont considérablement augmenté depuis la publication de l'IEC 61188-5 (toutes les parties). De plus, le concept de dimensionnement ne répond plus aux exigences de montage et de brasage.

CARTES IMPRIMÉES ET CARTES IMPRIMÉES ÉQUIPÉES – CONCEPTION ET UTILISATION –

Partie 6-1: Conception de la zone de report – Exigences génériques pour la zone de report sur les cartes imprimées

1 Domaine d'application

La présente partie de l'IEC 61188 spécifie les exigences relatives aux surfaces de brasage sur les cartes imprimées. Cela comprend les pastilles et la zone de report des composants montés en surface, ainsi que les configurations des trous de brasage des composants montés par trous traversants. Ces exigences se fondent sur les exigences relatives au joint de brasure de l'IEC 61191-1, l'IEC 61191-2, l'IEC 61191-3 et l'IEC 61191-4.

2 Références normatives

Les documents suivants sont cités dans le texte de sorte qu'ils constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60194, *Conception, fabrication et assemblage des cartes imprimées – Termes et définitions*

IEC 61191-1, *Ensembles de cartes imprimées – Partie 1: Spécification générique – Exigences relatives aux ensembles électriques et électroniques brasés utilisant les techniques de montage en surface et associées*

IEC 61191-2:2017, *Ensembles de cartes imprimées – Partie 2: Spécification intermédiaire – Exigences relatives à l'assemblage par brasage pour montage en surface*

IEC 61191-3, *Ensembles de cartes imprimées – Partie 3: Spécification intermédiaire – Exigences relatives à l'assemblage par brasage de trous traversants*

IEC 61191-4, *Printed board assemblies – Part 4: Sectional specification – Requirements for terminal soldered assemblies* (disponible en anglais seulement)

IEC 61760-3, *Technique du montage en surface – Partie 3: Méthode normalisée relative à la spécification des composants pour le brasage par refusion à trous traversants (THR, Through Hole Reflow)*

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions de l'IEC 60194 ainsi que les suivants, s'appliquent.

L'ISO et l'IEC tiennent à jour des bases de données terminologiques destinées à être utilisées en normalisation, consultables aux adresses suivantes:

- IEC Electropedia: disponible à l'adresse <http://www.electropedia.org/>;
- ISO Online browsing platform: disponible à l'adresse <http://www.iso.org/obp>.

3.1

ensemble

groupe formé d'un certain nombre de pièces, de sous-ensembles ou de combinaisons desdits éléments

Note 1 à l'article: Ce terme peut être utilisé conjointement avec d'autres termes énumérés dans le présent document (par exemple "carte imprimée équipée").

[SOURCE: IEC 60194:2015, 80.1327, modifié – Le second terme "carte assemblée" a été supprimé.]

3.2

anneau circulaire

portion de matériau conducteur entourant complètement un trou

3.3

dimension de base

valeur numérique servant à décrire l'emplacement exact théorique d'un élément ou d'un trou

Note 1 à l'article: il s'agit de la base sur laquelle sont établies les variations admissibles au moyen de tolérances sur d'autres dimensions figurant dans les notes ou de symboles de contrôle d'élément.

[SOURCE: IEC 60194-1:2021, 3.2.24, modifié – En anglais, "for example a hole" a été remplacé par "or hole".]

3.4

crênelage

indentation métallisée située à l'extrémité d'un porte-puce sans sorties utilisée pour l'interconnexion d'une surface conductrice ou de plans conducteurs dans ou sur le porte-puce

[SOURCE: IEC 60194-1:2021, 3.3.17]

3.5

composant

pièce ou combinaison de pièces qui, lorsqu'elles sont réunies, assurent une ou plusieurs fonctions nominales

Note 1 à l'article: voir également "composant discret" en 3.4.17 de l'IEC 60194-2:2017.

[SOURCE: IEC 60194-2:2017, 3.3.19]

3.6

pastille

partie d'une impression conductrice servant généralement, mais pas exclusivement, à la connexion ou à la fixation de composants

3.7

zone de report

empreinte

combinaison de pastilles utilisée pour le montage, l'interconnexion et le contrôle d'un composant particulier

Note 1 à l'article: la zone de report est également désignée "empreinte".

[SOURCE: IEC 60194-1:2021, 3.12.9]

3.8

dimension nominale

dimension se situant entre les tailles maximale et minimale d'un élément (les tolérances applicables à une dimension nominale déterminent les limites de variation de taille de l'élément)

3.9**trou traversant métallisé****PTH**

trou aux parois métallisées créant une connexion électrique entre les impressions conductrices internes, externes, ou les deux, d'une carte imprimée

Note 1 à l'article: l'abréviation "PTH" est dérivée du terme anglais développé correspondant "Plated-Through Hole".

[SOURCE: IEC 60194-1]

3.10**carte imprimée****PB**

configurations de circuit imprimé et de câblage imprimé entièrement traitées

Note 1 à l'article: inclut les cartes simple face, double face et multicouches à base de matériaux rigides, souples et flexorigides.

Note 2 à l'article: "carte imprimée" est un terme générique.

Note 3 à l'article: l'abréviation "PB" est dérivée du terme anglais développé correspondant "printed board".

[SOURCE: IEC 60194-2:2017, 3.16.23, modifié – Le second terme "carte" a été supprimé, ainsi que les termes admis "carte" et "carte à circuit".]

3.11**indexation**

degré de conformité de la position d'impression, ou portion correspondante, d'un trou ou d'un autre élément à la position prévue sur un produit

[SOURCE: IEC 60194-1:2021, 3.18.28]

3.12**surface de brasage**

surfaces métallisées brasables sur les cartes imprimées

Note 1 à l'article: Cela inclut les pastilles, les anneaux circulaires et les surfaces brasables des trous traversants métallisés.

3.13**SOIC****circuit intégré de faible encombrement****technologie de montage en surface****TMS**

technologie dans laquelle la connexion électrique des composants se fait à la surface de l'impression conductrice d'une carte imprimée et non pas par des trous de liaison

Note 1 à l'article: L'abréviation "SOIC" est dérivée du terme anglais développé correspondant "small outline integrated circuit".

3.14**borne**

élément de connexion d'un composant électronique

3.15**technologie par trous traversants****THT**

processus de montage des boîtiers de composants dans lequel les sorties passent par des trous traversants renforcés (métallisés) ou non renforcés (nus) percés dans le substrat d'interconnexion

Note 1 à l'article: L'abréviation "THT" est dérivée du terme anglais développé correspondant "Through-Hole Technology".

3.16

trou de liaison

trou métallisé servant à la connexion entre couches, mais ne recevant ni sortie de composant ni matériau de renfort

Note 1 à l'article: voir également "trou borgne" et "trou enterré" aux 3.2.57 et 3.2.118 de l'IEC 60194-1:2021.

[SOURCE: IEC 60194-1:2021, 3.22.15]

4 Exigences relatives à la conception

4.1 Généralités

Bien que les surfaces de brasage aient des dimensions définies et parce que ces surfaces sont partie intégrante de la géométrie des circuits de carte imprimée, elles sont soumises aux exigences de productibilité et sont influencées par les tolérances relatives à la métallisation, à la gravure, aux ensembles ou à d'autres conditions. Les questions de productibilité ont également trait à l'utilisation d'un masque de brasage et de l'impression de marquage, ainsi qu'à l'indexation exigée entre le masque de brasage et les impressions conductrices. Plus les dimensions des composants sont petites, plus la productibilité est affectée par le masque de brasage et l'épaisseur de l'écran sérigraphique. Sur les cartes imprimées dont les boîtiers de composant sont de taille 1005M (taille impériale 0402) ou inférieure, il convient d'éviter l'impression de marquage, car cela peut avoir des effets négatifs sur l'impression de la pâte à braser.

Le présent document présume que la zone de report suit le principe selon lequel, en conditions nominales, le chevauchement de la terminaison du composant et de la pastille de brasage correspondante est complet.

Les dimensions utilisées dans les descriptions de composants doivent être issues des normes rédigées par l'industrie et/ou des organismes de normalisation. Il convient que les concepteurs se réfèrent à ces normes pour toute dimension de boîtier de composant particulière ou supplémentaire. Lorsque les boîtiers ne sont pas normalisés, le dimensionnement s'appuie sur les fiches techniques du fabricant.

NOTE 1 Pour une description exhaustive d'une carte imprimée donnée et pour obtenir les meilleurs joints de brasure possibles sur les dispositifs assemblés, les éléments de conception, outre la définition de la zone de report, sont:

- le masque de brasage;
- l'épaisseur de la feuille de cuivre;
- l'épaisseur de la métallisation;
- le pochoir de pâte à braser;
- la distance d'isolement entre des composants adjacents;
- la distance d'isolement entre la partie basse du composant et la surface de la carte imprimée, le cas échéant;
- les zones interdites, le cas échéant;
- les règles adéquates relatives aux applications de colle.

Tous ces éléments de conception sont généralement définis pour les conditions de montage. La présente norme se limite à la définition des exigences relatives aux zones de report et prodigue des recommandations pour les distances d'isolement entre des composants adjacents, ainsi que pour d'autres éléments de la conception.

NOTE 2 Les questions relatives à la dissipation thermique n'ont pas été prises en compte dans le présent document.

Les composants plus lourds (présentant une masse plus élevée par pastille) exigent des anneaux circulaires ou des pastilles d'une plus grande dimension. Dans certains cas, les

pastilles représentées dans la norme ne sont pas suffisamment grandes. Il peut alors être nécessaire de prendre en compte des mesures supplémentaires comme le collage.

Il convient de préférer une pastille de forme rectangulaire aux coins arrondis. La surface du plus petit rectangle délimité doit être égale à la surface d'une pastille aux coins droits.

4.2 Classification des produits

La norme IEC sur les exigences de brasage (voir l'IEC 61191-1) reconnaît que les ensembles électriques et électroniques sont soumis aux classifications en fonction de l'utilisation prévue du produit fini. Trois types généraux de produits finis ont été établis afin de refléter les différences au niveau de la productibilité, des exigences de performances fonctionnelles et de la fréquence des vérifications (examen/essai). Il convient d'admettre que des chevauchements d'équipements peuvent se produire entre différents types.

C'est à l'utilisateur des ensembles que revient la responsabilité de déterminer le type de performances du produit. Le contrat d'achat doit spécifier le type de produit exigé et indiquer toute exception ou exigence supplémentaire concernant les paramètres, le cas échéant.

Les produits se divisent en niveaux A, B et C selon l'IEC 61191-1.

– NIVEAU A: produits électroniques généraux

Comprend les produits de consommation, certains ordinateurs et périphériques, ainsi que le matériel informatique adapté aux applications dont l'exigence principale est la fonctionnalité de l'ensemble achevé.

– NIVEAU B: produits électroniques spécialisés

Inclut les équipements de communication, les machines de bureau perfectionnées et les instruments pour lesquels de hautes performances et une durée de vie étendue sont exigées et un fonctionnement ininterrompu est souhaité sans que cela soit pour autant obligatoire. L'environnement d'utilisation finale ne provoque généralement pas de défaillances.

– NIVEAU C: produits électroniques à hautes performances

Inclut tous les équipements pour lesquels un fonctionnement continu ou sur demande est obligatoire. Aucun temps d'arrêt des équipements ne peut être toléré, il est possible que l'environnement d'utilisation finale soit exceptionnellement difficile et que les équipements doivent fonctionner lorsque cela est exigé, comme c'est le cas pour les équipements de maintien de la vie et autres systèmes d'urgence.

4.3 Exigences générales relatives à la pastille et à la zone de report d'un montage en surface

La zone de report des composants sur des cartes imprimées est à dimensionner de sorte que, indépendamment du type de terminaison, la carte imprimée comporte une surface mouillable suffisante pour constituer un joint de brasure fiable lors du procédé de brasage et ce, quelle que soit la technique de brasage employée. Cela s'applique de même aux composants montés en surface et aux composants à connexions traversantes.

4.4 Boîtiers de composants et procédé de brasage

Le concepteur du circuit choisit les composants électroniques qui répondent aux exigences électriques du produit fini. Outre les composants, le concepteur du circuit choisit également les boîtiers de composants et les bornes permettant de connecter les composants à la carte imprimée. Le procédé de brasage possible est également déterminé selon le type de borne. Pour une bonne fabricabilité, il est très important que le concepteur du circuit connaisse le lien entre les boîtiers de composants et les méthodes de brasage possibles.

4.5 Exigences relatives à la surface de brasage

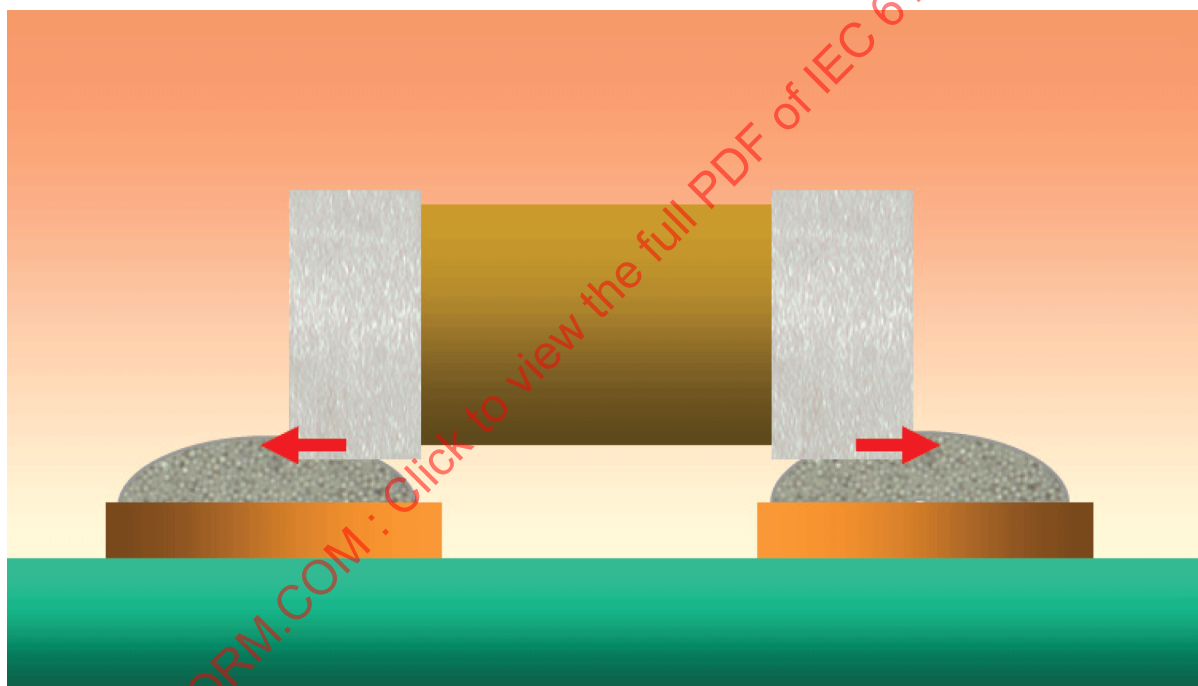
4.5.1 Principales techniques de brasage

Chaque procédé de brasage a ses propres exigences en matière de surfaces de brasage. Les deux principales techniques de brasage sont le brasage par refusion et différents types de brasages tendres à la vague. Les différences fondamentales entre ces deux méthodes sont la quantité de brasure disponible et la possibilité que les composants bougent pendant le brasage par refusion.

En raison des caractéristiques de ces deux techniques de brasage, différentes dimensions de pastilles sont exigées pour obtenir des joints de brasure fiables et un placement précis des composants après le brasage.

4.5.2 Brasage par refusion

Le brasage par refusion est la principale technique de brasage des composants montés en surface. La pâte à braser est déposée en premier lieu sur les surfaces brasables de la carte imprimée, puis après le placement des composants sur la pâte à braser. Voir Figure 1.



IEC

Figure 1 – Composant placé sur la pâte à braser

En règle générale, les composants sont uniquement fixés par l'adhésivité du flux. C'est la raison pour laquelle les composants glissent sur la brasure liquide lors du brasage et peuvent être déplacés par les forces de mouillage de la brasure.

Lors du brasage par refusion, les dimensions des surfaces de brasage sur la carte imprimée sont critiques:

- si la pastille est trop petite, la quantité de brasure peut être insuffisante pour constituer un joint de brasure fiable;
- si la pastille est trop grande, les forces de mouillage peuvent déplacer le composant dans une direction jusqu'à constituer un joint de brasure ouvert;

- si la pastille est trop grande et que les forces de mouillage sur la face verticale de la borne sont supérieures à celles sur la face inférieure, le composant peut être soulevé par le couple exercé, constituant ainsi un soudage en pont-levis et un joint de brasure ouvert.
- si les tailles des pastilles finies sur la carte imprimée diffèrent pour deux bornes du composant, ce déséquilibre peut également causer un soudage en pont-levis.

4.5.3 Brasage par refusion des composants équipés de sorties

Le procédé de brasage par refusion des composants équipés de sorties est appelé "refusion à trou traversant" ou également parfois "surfusion". Lorsque ce procédé est utilisé, des exigences spéciales doivent être satisfaites quant à la résistance à la température des composants et au volume exigé de pâte à braser. Le concepteur de la carte imprimée est tenu de choisir soigneusement les composants en fonction du type de pâte à braser employé pour le brasage par refusion. L'IEC 61760-3 doit être appliquée. Une attention toute particulière est exigée lors de l'application de la pâte à braser: celle-ci est à administrer en quantité suffisante pour remplir le trou autour des broches du composant et constituer un joint de brasure fiable.

4.5.4 Brasage tendre à la vague des composants montés en surface

Lors d'un brasage tendre à la vague, les composants montés en surface doivent être collés, car ils sont fixés sur la surface inférieure de la carte imprimée. Voir Figure 2.

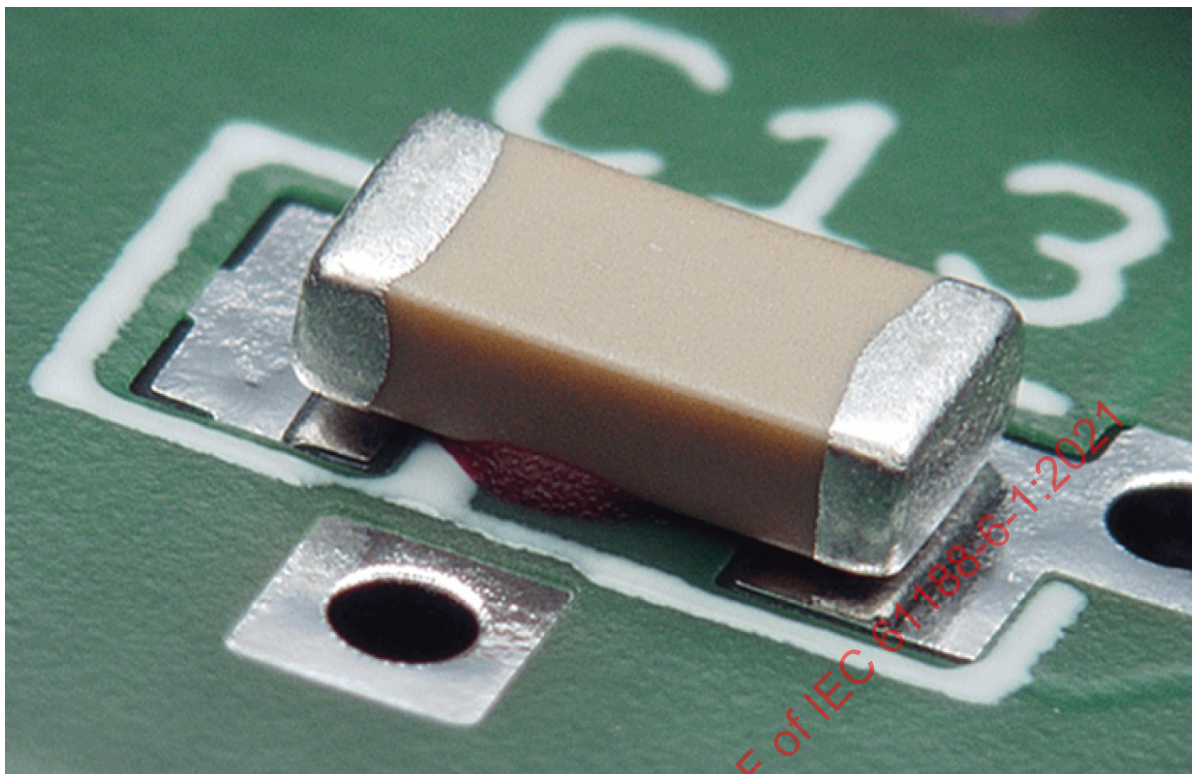
La carte est ensuite déplacée à l'envers (c'est-à-dire, sa surface inférieure orientée vers le bas) sur la vague de brasage de manière à braser les composants.

Seul un nombre restreint de boîtiers montés en surface peut faire l'objet d'un brasage tendre à la vague. Le concepteur de la carte imprimée doit vérifier les fiches techniques du fabricant pour connaître les restrictions relatives aux procédés de brasage.

Pour les composants à puce inférieurs à 1608M (dimension impériale 0603) et les circuits intégrés présentant des pas inférieurs à 1,27 mm (50 millièmes de pouce), le brasage tendre à la vague n'est pas recommandé.

Contrairement au brasage par refusion, le volume de brasure disponible par rapport au volume de brasure exigé pour constituer un joint de brasure fiable ne répond à quasiment aucune limite. De plus, puisque les composants sont collés et ne peuvent pas se déplacer, les pastilles ne peuvent en aucun cas être trop grandes.

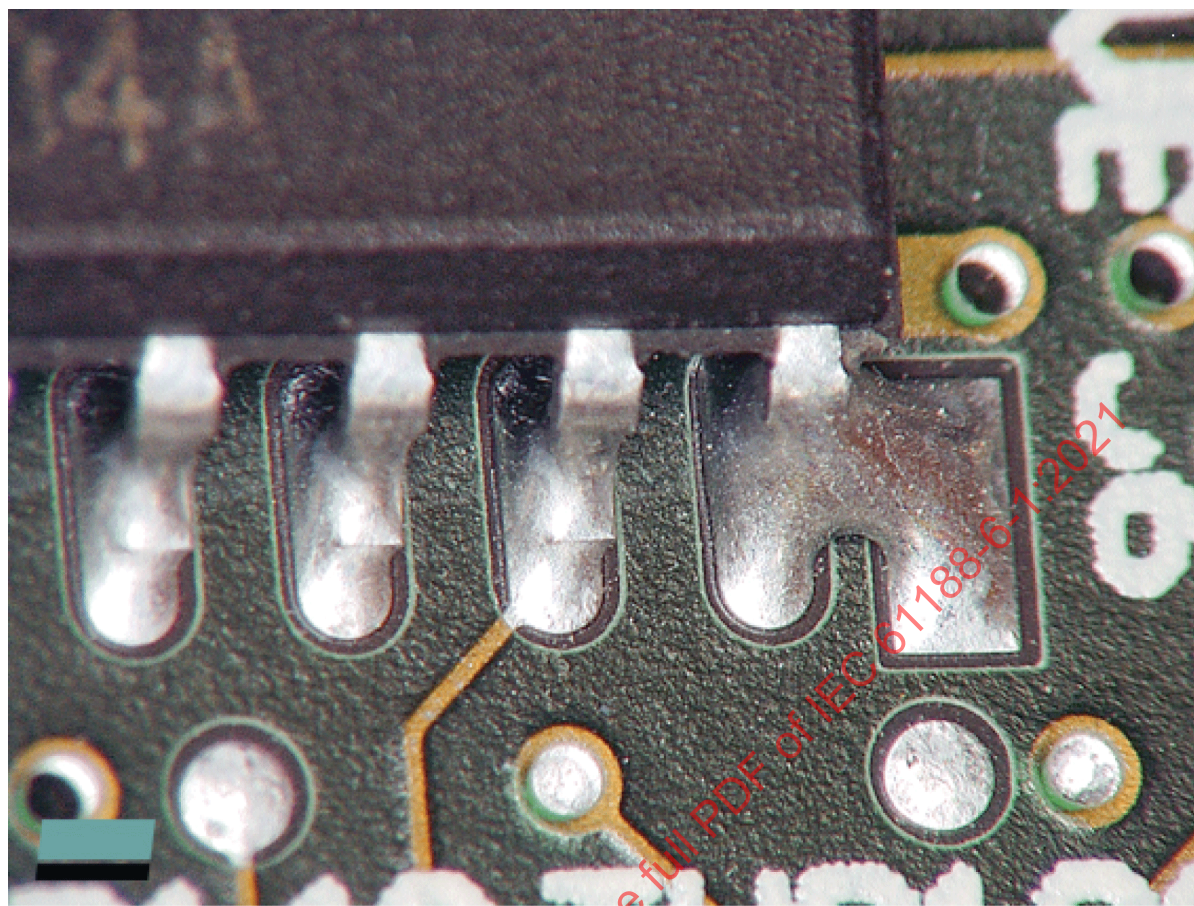
Pour éviter les ponts de brasure, les composants doivent être placés à une distance suffisante les uns des autres.



IEC

Figure 2 – Composant collé en vue d'un brasage tendre à la vague

Il convient de placer les composants à puce parallèlement à la vague de brasage. Il convient également de placer les circuits intégrés, tels que des boîtiers de faible encombrement à bornes en forme d'ailes de mouette, parallèlement au sens de déplacement de la carte et de les équiper de dispositifs d'échantillonnage de brasage. Voir Figure 3.



IEC

Figure 3 – Composant après un brasage à la vague, équipé de dispositifs d'échantillonnage de brasage

Lors du brasage tendre à la vague, les dimensions des surfaces de brasage sur la carte imprimée sont uniquement critiques:

- si les pastilles sont trop petites, car la vague de brasage peut ne pas venir en contact avec la pastille, de sorte que le joint de brasure constitué n'est pas suffisant;
- si les composants sont placés trop près les uns des autres, car un pontage de brasage se forme.

4.5.5 Brasage tendre à la vague des composants montés par trous traversants

Les composants équipés de sorties sont insérés dans les trous de la carte imprimée d'un côté de la carte, puis brasés de l'autre côté de celle-ci. La vague de brasage vient en contact avec les sorties et remplit les trous de brasure en direction du côté opposé. Voir Figure 4.

L'élément critique lors du remplissage du trou au moyen de brasure est l'espace entre la sortie et la paroi du trou métallisé:

- si le diamètre du trou est trop petit par rapport au diamètre de la sortie, le remplissage du trou au moyen de brasure est insuffisant pour constituer un joint de brasure fiable;
- cela peut également se produire si le diamètre du trou est trop grand par rapport au diamètre de la sortie.

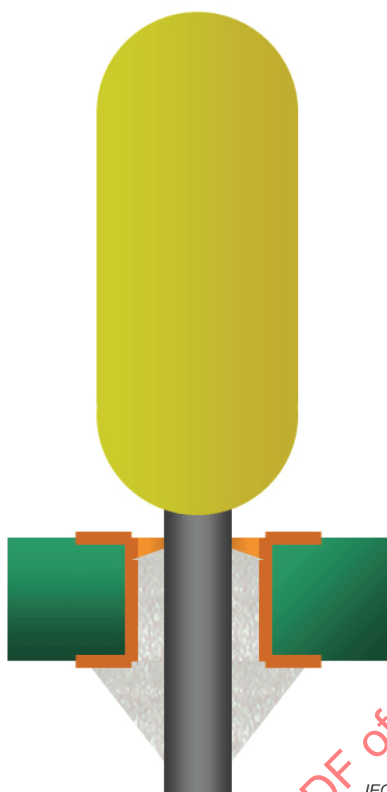


Figure 4 – Joint de brasage d'un composant équipé de sorties

Le second paramètre critique lors d'un brasage tendre à la vague est la taille de l'anneau circulaire qui influe sur l'apport de chaleur à l'intérieur du trou, et plus particulièrement pendant un brasage sélectif.

Pour un brasage tendre à la vague, sélectif et sans plomb, il convient d'optimiser tout particulièrement les dimensions de l'anneau circulaire pour un transfert thermique maximal sur le côté en contact avec la brasure et de les réduire le plus possible pour une dissipation thermique moindre sur le côté opposé.

4.6 Techniques de définition des surfaces de brasage

4.6.1 Généralités

Si la carte imprimée est recouverte d'un masque de brasage, il existe, dans les ouvrages de référence sur la conception, deux techniques différentes pour définir l'étendue des surfaces de brasage. Le concept le plus courant est celui des pastilles définies par le métal. Le second concept est celui des pastilles définies par le masque de brasage. Ces deux concepts présentent des avantages et des inconvénients décrits de 4.6.2 à 4.6.4. Il convient également de prendre en compte les recommandations particulières émises par les fabricants des composants.

4.6.2 Pastilles définies par le métal

Si la carte imprimée n'est pas équipée d'un masque de brasage et même si elle l'est, il existe, dans la plupart des cas, une distance d'isolement avec le masque de brasage autour des surfaces brasables. Cette technique est le plus souvent décrite comme "non définie par le masque de brasage" (NSMD, Non Solder Mask Defined). Elle est parfois également appelée "définie par le métal", car la partie métallique de la surface de brasage détermine sa taille.

4.6.3 Pastilles définies par le masque de brasage

Dans le cas des pastilles définies par le masque de brasage, il existe une distance d'isolement négative entre le masque de brasage et la partie métallique. Ainsi, l'ouverture du masque de brasage est plus petite que la surface métallique et détermine la surface brasable.

4.6.4 Comparaison des surfaces brasables définies par le masque de brasage et des surfaces brasables non définies par le masque de brasage

Les pastilles non définies par le masque de brasage sont déterminées par ce qui suit:

- une surface mouillable plus grande que la surface définie par un masque de brasage de même diamètre, car l'épaisseur du cuivre de la pastille augmente la surface mouillable;
- la surface mouillable dépend principalement de la surface métallique ouverte connectée à la plage ou à la pastille;
- la variation des joints de brasure d'un même type de borne peut être extrêmement forte;
- une adhésion du cuivre moindre que sur une surface brasable définie par le masque de brasage, car ce dernier accroît l'adhésion de la pastille;
- plus fréquemment, la topologie d'une carte à la surface irrégulière en fonction des circuits avoisinants avec un masque de brasage situé sur des tracés et des surfaces en cuivre.

Les pastilles définies par le masque de brasage sont déterminées par ce qui suit:

- une surface mouillable plus petite que celle des pastilles définies par le métal. Toutefois, toutes les pastilles dotées d'un même type de terminaisons possèdent une surface brasable identique. Par conséquent, la topologie des joints de brasure est très homogène pour un type de bornes donné;
- l'adhésion du cuivre est meilleure que celle des pastilles définies par le métal pour un même diamètre;
- la topologie d'une carte à la surface plane (si toutes les surfaces brasables sont définies par le masque de brasage).

5 Classification des composants

5.1 Généralités

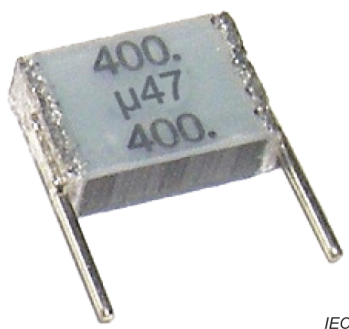
Les composants se divisent en deux classes principales, déterminées selon la construction des bornes ainsi que la technologie de montage et de fixation associée. La première classe, une classe historique, est celle des composants à bornes équipés de sorties qui sont brasés dans des trous traversants métallisés (PTH) sur la carte imprimée. La technologie de montage et de fixation de ces composants est appelée la technologie par trous traversants ou THT.

La seconde technologie, et la plus récente, regroupe les composants dont les bornes peuvent être brasées sur la surface de la carte imprimée. La technologie de montage et de fixation de ces composants est appelée la technologie du montage en surface ou TMS.

En raison des différences de forme et de taille des bornes, les exigences relatives aux pastilles et à la zone de report diffèrent également. Il est donc important, pour le concepteur de la carte imprimée, de connaître les différents types de terminaisons, les exigences en matière de joint de brasure, ainsi que le lien entre la constitution d'un joint de brasure et les dimensions des pastilles.

5.2 Composants équipés de sorties

Les composants équipés de sorties consistent en un corps doté d'un ou de plusieurs éléments fonctionnels électriques et de sorties qui permettent la connexion, au moyen d'un brasage, aux circuits adjacents de la carte imprimée. Voir Figure 5.

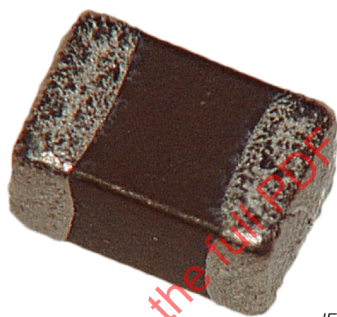


IEC

Figure 5 – Composant équipé de sorties – Condensateur

5.3 Composants pour montage en surface

Les composants pour montage en surface sont équipés de bornes qui permettent leur fixation à la surface de la carte imprimée sans utiliser de trous. Voir Figure 6. Depuis leur apparition, plusieurs types de bornes ont été mis au point.



IEC

Figure 6 – Composant pour montage en surface – Condensateur à puce

6 Le système de dimensionnement proportionnel

Le système de dimensionnement traditionnel décrit dans l'ancienne version de l'IEC 61188-5-1 ainsi que dans l'IPC 7351, se fonde sur un algorithme qui présume de valeurs constantes pour les tolérances des saillies et du procédé. Ainsi, dès lors que les composants se font plus petits, l'ensemble d'une carte imprimée pose de nombreux problèmes.

A l'inverse, le concept de dimensionnement proportionnel se fonde sur le type, les propriétés, la taille et la hauteur des bornes du composant; des éléments essentiels pour constituer un joint de brasure fiable.

La taille de la surface de brasage sur la carte imprimée des dispositifs montés en surface est calculée à partir des dimensions des bornes.

Si un type de borne exige, conformément à ses exigences en matière de joint de brasure, la présence d'une hauteur et donc d'une saillie de la surface de brasage, les dimensions de cette saillie sont calculées sous la forme d'un pourcentage de la hauteur de la brasure exigée.

Par conséquent, la surface de brasage n'est plus classée en fonction du boîtier du composant, mais du type de bornes du boîtier de composants.

7 Classification des bornes

7.1 Bornes équipées de sorties

Les bornes équipées de sorties peuvent avoir un profil rond, carré ou rectangulaire et doivent présenter une métallisation dont l'extrémité est mouillable.

7.2 Bornes pour montage en surface

7.2.1 Classes de bornes

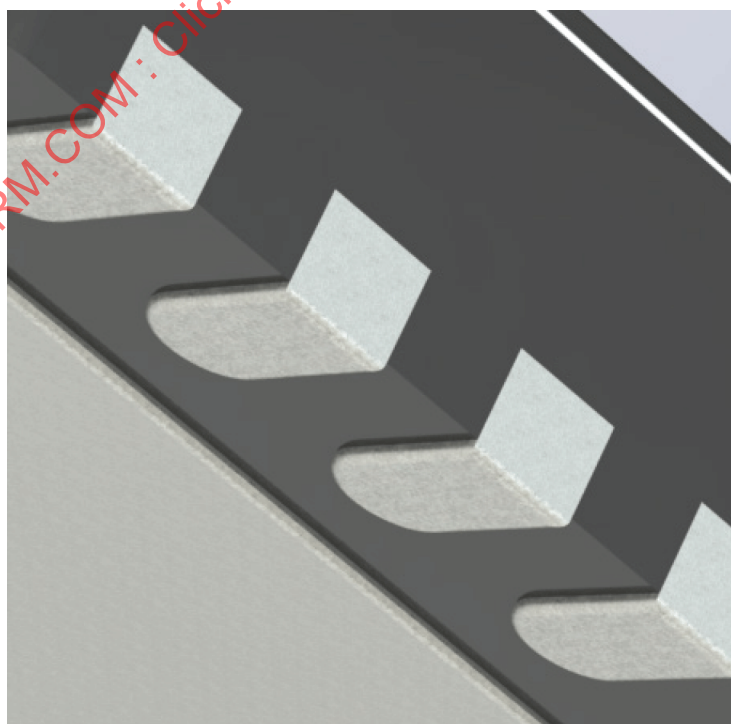
Selon les propriétés des bornes, il existe deux classes de bornes montées en surface.

La première classe est celle des bornes dont la partie basse est plane. Ces bornes possèdent des surfaces de brasage planes sur la partie basse du boîtier. Du point de vue du procédé de brasage, deux surfaces planes sont opposées l'une à l'autre: la surface de brasage plane sur la partie basse du boîtier du composant et la surface de brasage plane sur la carte imprimée. Ces deux surfaces de brasage sont connectées par le joint de brasure. Dans ce cas, aucune saillie n'est exigée.

La seconde classe est celle des bornes possédant une partie basse plane et une face verticale. Voir Figure 7. Ces bornes possèdent des surfaces de brasage planes sur leur partie basse, mais également des surfaces mouillables verticales. Dans ce cas, une saillie au niveau de la pastille est exigée. De plus, le joint de brasure est réalisé entre la partie plane opposée à la pastille de la carte imprimée, mais également entre la saillie et la partie mouillable verticale de la borne.

7.2.2 Bornes à partie basse plane

Il existe deux sous-catégories de boîtiers de composants équipés de bornes à partie basse plane qui figurent dans le Tableau 1. Il s'agit des composants à puce seulement en partie basse, des boîtiers matriciels à billes (BGA, Ball Grid Array) et des composants à terminaison en partie basse (BTC, Bottom Termination Component).



IEC

Figure 7 – Sorties à partie basse plane équipées de faces de dépouille mouillables

Les boîtiers matriciels à billes ont une fonctionnalité spéciale: ils contiennent déjà en eux le volume de brasure exigé pour la constitution d'un joint de brasure sous la forme d'une bille de brasure. Dans certains cas toutefois, une brasure supplémentaire est ajoutée lors de la constitution du joint de brasure.

Tableau 1 – Bornes à partie basse plane

IEC 61191-2:2017	Figure	Type de borne	Commentaire
6.3.8		Puce seulement en partie basse	Aucune saillie exigée
6.3.13		BGA	Aucune saillie exigée
6.3.15		BTC	Aucune saillie exigée

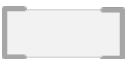
Les bornes spéciales comme les boîtiers matriciels à colonnes (CGA, Column Grid Array) ou le soudage automatisé sur bande (TAB, Tape Automated Bonding) n'entrent pas dans le champ d'application du présent document. Dans de tels cas, il convient de suivre les fiches techniques ou notes d'application du fabricant.

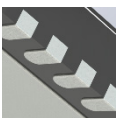
7.2.3 Exigences générales des pastilles pour les bornes à partie basse plane

La surface de brasage sur la carte imprimée, également désignée "pastille" du point de vue du procédé de placement, peut avoir la même taille que la borne du boîtier du composant. Dans le cas des BGA, il est bien connu que la fiabilité des joints de brasure contre les chocs thermiques tend à être meilleure lorsque la taille et la position de la zone de report sont identiques à celles de la borne du boîtier du composant.

7.2.4 Bornes à partie basse plane et face verticale

Tableau 2 – Bornes à partie basse plane/face verticale

IEC 61191-2:2017	Figure	Type de borne	Commentaire
6.3.3		Sorties plates en L et en aile de mouette	Saillie exigée
6.3.4		Sorties arrondies ou aplaties (forgées)	Saillie exigée
6.3.5		Sorties en J	Saillie exigée
6.3.6		Composants à extrémité rectangulaire ou carrée	Saillie exigée
6.3.7		Sorties d'extrémité cylindrique	Saillie exigée
6.3.9		Terminaisons crénelées	Saillie exigée
6.3.10		Joints en talon	Saillie exigée
6.3.11		Sorties plates en forme de L vers l'intérieur	Saillie exigée
6.3.12		Sorties à cosse plate	Saillie exigée

IEC 61191-2:2017	Figure	Type de borne	Commentaire
6.3.15		Composants à terminaison en partie basse (avec faces de dépouille mouillables)	Saillie exigée

7.2.5 Exigences générales des pastilles pour les bornes à partie basse plane et face verticale

L'IEC 61191-2 définit les exigences de hauteur relatives aux joints de brasure pour les bornes de composants équipées de faces mouillables verticales. Ces exigences de hauteur sont différentes en fonction des divers types de bornes décrits aux 6.3.3 à 6.3.7, 6.3.9 à 6.3.12 et 6.3.15 de l'IEC 61191-2:2107. En fonction des exigences de hauteur, la saillie doit être calculée conformément aux exigences de l'Article 6.

8 Exigences relatives aux pastilles des joints de brasure

8.1 Éléments à prendre en compte pour le dimensionnement des pastilles/plages des bornes équipées de sorties

Les surfaces de brasage des composants équipés de sorties consistent généralement en un trou métallisé doté d'anneaux circulaires sur les deux côtés de la carte imprimée. Pour constituer un joint de brasure fiable, il est important que la brasure puisse facilement remplir le trou pendant le procédé de brasage.

Par conséquent, il est essentiel de dimensionner le trou final après métallisation, en veillant à conserver un diamètre suffisant pour l'écoulement de la brasure. La dimension de l'anneau circulaire doit également être adaptée au diamètre de la sortie du composant et au poids de ce dernier.

Toutes les surfaces de brasage, la sortie du composant, la paroi du trou et l'anneau circulaire doivent présenter des surfaces mouillables pour constituer un joint de brasure fiable.

8.2 Éléments à prendre en compte pour le dimensionnement des pastilles des bornes pour montage en surface

Les surfaces de brasage des composants montés en surface consistent en une pastille plane métallisée sur une surface de la carte imprimée.

Les dimensions des pastilles dépendent de la classe et du type de bornes, comme spécifié à l'Article 7, dans le Tableau 1 et le Tableau 2.

Sur les cartes imprimées, il s'agit de la partie de l'image du conducteur majoritairement entourée par le masque de brasage dans le but de conserver la brasure sur la pastille. Le fini de surface doit présenter une bonne mouillabilité.

Une description détaillée de la zone de report des différents types de bornes des composants montés en surface sera présentée dans la future version de l'IEC 61188-6-2¹.

¹ En cours d'élaboration. Stade au moment de la publication: IEC RPUB 61188-6-2:2021.

Annexe A (informative)

Concept de dimensionnement de l'ancienne version de l'IEC 61188-5-1

A.1 Systèmes de dimensionnement

A.1.1 Généralités

Il est décrit en A.1.1 un ensemble de critères de dimensionnement pour les composants, les zones de report, la précision de positionnement de la capacité de placement des composants, ainsi que la possibilité de créer un joint de brasure d'une certaine taille en fonction de l'analyse des performances du produit ou de la fiabilité.

Les tolérances de forme sont utilisées dans le système de dimensionnement pour définir de façon claire la plage de tailles entre les dimensions des composants/sorties maximales et minimales. La tolérance de forme vise à contrôler tant la taille que la position de la pastille. La Figure A.1 représente la méthode de tolérancement de forme.

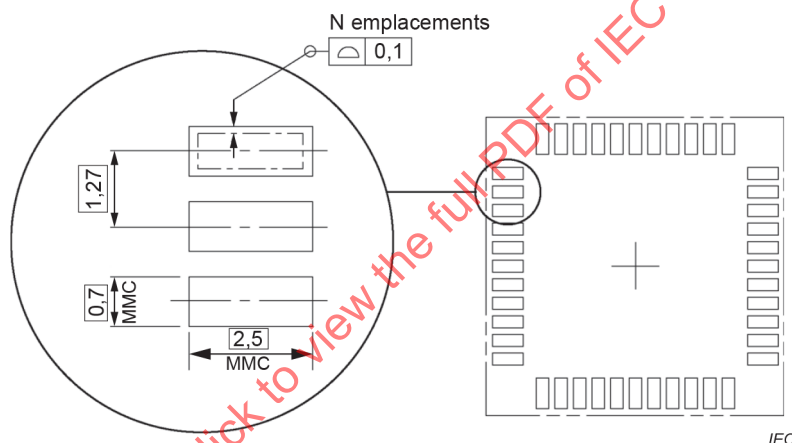


Figure A.1 – Méthode de tolérancement de forme

L'utilisation du système de dimensionnement de forme exige de comprendre les concepts correspondants. Sauf spécification contraire, il est adopté un ensemble d'exigences qui fait appel aux règles ci-dessous:

- toutes les dimensions sont les dimensions de base (valeurs nominales);
- les limites de taille contrôlent aussi bien la forme que la taille;
- une forme parfaite est exigée aux dimensions maximales;
- les données de référence et les tolérances de position s'appliquent aux dimensions maximales et dépendent de la taille de l'élément;
- les dimensions de position découlent des dimensions maximales;
- les tolérances et leurs données de référence, autres que la taille et la position, s'appliquent sans tenir compte de la taille de l'élément.

Les concepts de dimensionnement employés pour ce système d'analyse tiennent compte des exigences d'ensemble/fixation comme de leur objectif majeur. Les fiches (techniques) de spécification relatives aux composants ou aux dimensions des zones de report sur les cartes peuvent avoir recours à différents concepts de dimensionnement; toutefois, l'objectif est de combiner tous les concepts dans un seul système. Les utilisateurs sont encouragés à définir correctement le lien entre le ou les systèmes de dimensionnement qu'ils utilisent et le système de dimensionnement de forme ainsi que les concepts d'analyse spécifiés ici, pour mieux