

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Printed boards and printed board assemblies – Design and use –
Part 7: Electronic component zero orientation for CAD library construction**

**Cartes imprimées et cartes imprimées équipées – Conception et utilisation –
Partie 7: Orientation nulle des composants électroniques pour l'élaboration
d'une bibliothèque CAO**



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2009 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester.

If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de la CEI ou du Comité national de la CEI du pays du demandeur.

Si vous avez des questions sur le copyright de la CEI ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de la CEI de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland
Email: inmail@iec.ch
Web: www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

- Catalogue of IEC publications: www.iec.ch/searchpub

The IEC on-line Catalogue enables you to search by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, withdrawn and replaced publications.

- IEC Just Published: www.iec.ch/online_news/justpub

Stay up to date on all new IEC publications. Just Published details twice a month all new publications released. Available on-line and also by email.

- Electropedia: www.electropedia.org

The world's leading online dictionary of electronic and electrical terms containing more than 20 000 terms and definitions in English and French, with equivalent terms in additional languages. Also known as the International Electrotechnical Vocabulary online.

- Customer Service Centre: www.iec.ch/webstore/custserv

If you wish to give us your feedback on this publication or need further assistance, please visit the Customer Service Centre FAQ or contact us:

Email: csc@iec.ch

Tel.: +41 22 919 02 11

Fax: +41 22 919 03 00

A propos de la CEI

La Commission Electrotechnique Internationale (CEI) est la première organisation mondiale qui élabore et publie des normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications CEI

Le contenu technique des publications de la CEI est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

- Catalogue des publications de la CEI: www.iec.ch/searchpub/cur_fut-f.htm

Le Catalogue en-ligne de la CEI vous permet d'effectuer des recherches en utilisant différents critères (numéro de référence, texte, comité d'études,...). Il donne aussi des informations sur les projets et les publications retirées ou remplacées.

- Just Published CEI: www.iec.ch/online_news/justpub

Restez informé sur les nouvelles publications de la CEI. Just Published détaille deux fois par mois les nouvelles publications parues. Disponible en-ligne et aussi par email.

- Electropedia: www.electropedia.org

Le premier dictionnaire en ligne au monde de termes électroniques et électriques. Il contient plus de 20 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans les langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International en ligne.

- Service Clients: www.iec.ch/webstore/custserv/custserv_entry-f.htm

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions, visitez le FAQ du Service clients ou contactez-nous:

Email: csc@iec.ch

Tél.: +41 22 919 02 11

Fax: +41 22 919 03 00

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Printed boards and printed board assemblies – Design and use –
Part 7: Electronic component zero orientation for CAD library construction**

**Cartes imprimées et cartes imprimées équipées – Conception et utilisation –
Partie 7: Orientation nulle des composants électroniques pour l'élaboration
d'une bibliothèque CAO**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

PRICE CODE
CODE PRIX

R

ICS 31.180

ISBN 978-2-88910-438-3

CONTENTS

FOREWORD.....	3
INTRODUCTION.....	5
1 Scope.....	6
2 Normative references	6
3 Basic rules	6
3.1 Common rules	6
3.2 General basic rules	7
3.3 Level A basic rule.....	7
3.4 Level B basic rules	7
3.5 File description definition.....	7
3.6 Component orientations	8
4 Origin point of land-pattern	16
4.1 General.....	16
4.2 Surface mount components	16
4.3 Through-hole leaded components.....	17
5 Land pattern to foot print comparison	18
6 Components with one terminal.....	18
6.1 Surface mount components	18
6.2 Through-hole leaded components.....	18
Figure 1 – Example of Level A orientation concepts.....	8
Figure 2 – Connector and switch library symbol examples	17
Figure 3 – Through-hole components with terminal point of origin orientation	17
Figure 4 – Circular or square one terminal component	18
Figure 5 – Rectangular or oval one terminal component.....	18
Figure 6 – Surface mount components with one lead offset.....	18
Table 1 – Discrete component land pattern conventions	9
Table 2 – Diode and transistor land pattern conventions	10
Table 3 – Transistor and IC land pattern conventions	11
Table 4 – Integrated circuit packages land pattern conventions	12
Table 5 – Integrated circuit packages land pattern conventions	13
Table 6 – BGA land pattern conventions	14
Table 7 – Resistor array and connector land pattern conventions	15
Table 8 – Level A land pattern convention summary	15
Table 9 – Level B land pattern convention summary	16

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**PRINTED BOARDS AND PRINTED BOARD ASSEMBLIES –
DESIGN AND USE –****Part 7: Electronic component zero orientation
for CAD library construction**

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 61188-7 has been prepared by IEC technical committee 91: Electronics assembly technology.

This bilingual version, published in 2009-10 corresponds to the English version.

The text of this standard is based on the following documents:

FDIS	Report on voting
91/854/FDIS	91/866/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

The French version of this standard has not been voted upon.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts of the IEC 61188 series, under the general title *Printed boards and printed board assemblies – Design and use*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the maintenance result date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

The contents of the corrigendum of July 2009 have been included in this copy.

IMPORTANT – The “colour inside” logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this publication using a colour printer.

INTRODUCTION

One of the factors of establishing a CAD library component description and land pattern standard is to adopt a fixed zero component orientation so that all CAD images are built with the same rotation for the purpose of assembly machine automation.

The land pattern standards clearly define all the properties necessary for standardization and acceptability of a one world CAD library. The main objective in defining a one world CAD library is to achieve the highest level of electronic product development automation. This encompasses all the processes involved from engineering to PCB layout to fabrication, assembly and test. The data format standards need this type of consistency in order to meet the efficiency that electronic data transfer can bring to the industry.

Many large firms have spent millions of dollars creating and implementing their own unique standards for their own electronic product development automation. These standards are proprietary to each firm and are not openly shared with the rest of the industry. This has resulted in massive duplication of effort costing the industry millions of man hours in waste and creating industry chaos and global non-standardization.

The industry associations responsible for component descriptions and tape and reel orientation have tried valiantly to influence the industry by making good standards that describe the component outlines and how they should be positioned in the delivery system to the equipment on the manufacturing floor. Suppliers of parts have either not adhered to the recommendations or have misunderstood the intent and provided their products in different orientations.

The Land pattern standards (IEC 61188-5-1, IEC 61188-5-2, IEC 61188-5-3, IEC 61188-5-4, IEC 61188-5-5, IEC 61188-5-6 and IEC 61188-5-8) put an end to the proprietary intellectual property and introduce a world standard so every electronics firm can benefit from electronic product development automation. The data format standards (IPC-2581 and IEC 61182-2) are an open database XML software code that is neutral to all the various CAD ASCII formats. For true machine automation to exist, the world desperately needs a neutral CAD database format that all PCB manufacturing machines can read.

The main purpose of creating the land pattern standards is to achieve reliable solder joint formation platforms; the reason for developing the data transfer structure is to improve the efficiency with which engineering intelligence is converted to manufacturing reality. Even if the neutral CAD format can drive all the manufacturing machines, it would be meaningless unless the component description standard for CAD land patterns was implemented with some consistency. Zero component orientation has a key role in machine automation.

The obvious choice for global standardization for EE hardware engineering, PCB design layout, manufacturing, assembly and testing processes is to incorporate the standard land pattern conventions. Any other option continues the confusion and additional manual hours of intervention in order to achieve the goals of automation. In addition, the ease of having one system export a file so that another system can accomplish the work may require unnecessary manipulation of the neutral format in order to meet the object of clear, unambiguous software code.

The design of any assembly will continue to permit arrangement and orientation of components at any orientation consistent with design standards. Starting from a commonly understood data capture concept will benefit the entire supply chain.

This standard defines angle and origin point of land-pattern for land-pattern designing.

PRINTED BOARDS AND PRINTED BOARD ASSEMBLIES – DESIGN AND USE –

Part 7: Electronic component zero orientation for CAD library construction

1 Scope

This part of IEC 61188 establishes a consistent technique for the description of electronic component orientation, and their land pattern geometries. This facilitates and encourages a common data capture and transfer methodology amongst and between global trading partners.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 61182-2, *Printed board assembly products – Manufacturing description data and transfer methodology – Part 2: Generic requirements* (available in English only)

IEC 61188-5-1, *Printed boards and printed board assemblies – Design and use – Part 5-1: Attachment (land/joint) considerations – Generic requirements*

IEC 61188-5-2, *Printed boards and printed board assemblies – Design and use – Part 5-2: Attachment (land/joint) considerations – Discrete components*

IEC 61188-5-3, *Printed boards and printed board assemblies – Design and use – Part 5-3: Attachment (land/joint) considerations – Components with gull-wing leads on two sides*

IEC 61188-5-4, *Printed boards and printed board assemblies – Design and use – Part 5-4: Attachment (land/joint) considerations – Components with J-leads on two sides*

IEC 61188-5-5, *Printed boards and printed board assemblies – Design and use – Part 5-5: Attachment (land/joint) considerations – Components with gull-wing leads on four sides*

IEC 61188-5-6, *Printed boards and printed board assemblies – Design and use – Part 5-6: Attachment (land/joint) considerations – Chip carriers with J-leads on four sides*

IEC 61188-5-8, *Printed boards and printed board assemblies – Design and use – Part 5-8: Attachment (land/joint) considerations – Area array components (BGA, FBGA, CGA, LGA)* (available in English only)

3 Basic rules

3.1 Common rules

Common rules are divided into two groups; level A and level B. The main difference between the rules is the original orientation within the CAD system library. This orientation may be any version that the designers finds useful including his own version, however when the information is transferred to an assembler the orientation shall be properly defined without

ambiguity or shall be corrected in order that any variation between the different systems are properly matched. This conversion of the CAD data to manufacturing information may include the datum of the board, fabrication panel or assembly array panel and will have the proper orientation of all components on the board no matter what library was used as the original input.

3.2 General basic rules

The following basic rules apply.

- Components and land-patterns are drawn in top view.
- The component point of origin is shown by + or x.
- The origin point of land-patterns may be different from the origin point of the placement.
- A circumscribing rectangle which contains the component body and land patterns (in top view) should be a part of the library component description. This rectangle is the courtyard that provides a minimum electrical and physical clearance for the part and the land pattern. The point of origin of the description should match that of the component and land pattern.
- The arrangement of land-patterns is fixed uniformly by the classification and the shape of components and is described in IEC 61188-5-1 through IEC 61188-5-8. The information for the land-patterns is independent from the angle in the component delivery system (tape, tray, tube etc.). The location of pin one in the land pattern or component description shall be identical with any polarization mark on the component. If other descriptions are used on the component data, (e.g., cathode, anode, base, emitter, collector, etc.) the library description shall assign an appropriate pin one designation.
- The component orientation shall position pin one as being on the left hand side of the component description.
- The component, land pattern and circumscribing rectangle descriptions, shall be identical in the computer library with each description using the same point of origin coordinates. It is recommended that the point of origin is the same as the way the component is positioned on the final design of the board which is normally by the centroid of the component body. Only the component rotation shall be altered to match the rules for level A or level B descriptions for components with more than two pins.

3.3 Level A basic rule

For level A the following basic rule applies.

- For level A type component descriptions for multiple leaded parts, pin one shall be left oriented as indicated in the basic rules, however, pin one shall be located at the upper or upper-left position.

3.4 Level B basic rules

For level B the following basic rule applies.

- For level B type component descriptions for multiple leaded parts, pin one shall be left oriented per the basic rules however, pin one shall be located at the left or lower-left position.

3.5 File description definition

Since the basic rules allow two variations of levels in the description of the CAD system library, it is a mandatory requirement to define which level was used (level A or Level B) for the component descriptions in the data file. This information is a mandatory requirement in the Header of any file that incorporates land patterns using these principles of zero-based orientation. See Figure 1.

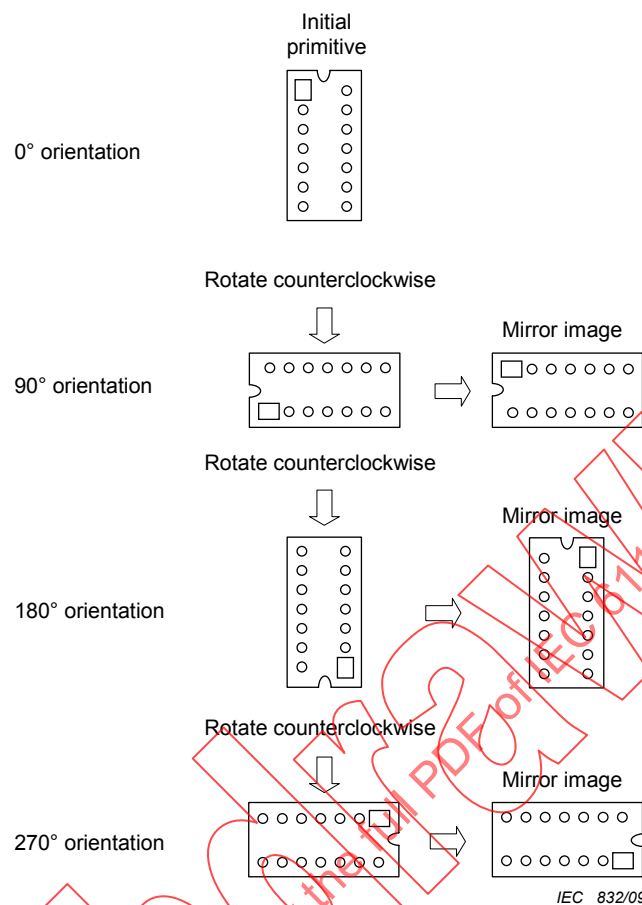


Figure 1 – Example of Level A orientation concepts

3.6 Component orientations

The zero component orientations expressed in this standard are defined in terms of the standard component CAD library with respect to a given PCB design. Recognizing that a single land pattern may be used for the same component part from different suppliers and that each component supplier may have different orientations on their reels or that the components may come in trays, there exists the possibility that the PCB designer loses the ability to reference a single land pattern if the zero rotation of a part is according to the method the component is delivered to the assembly machine.

Since the CAD library contains a single land pattern, the zero component rotation is thus defined according to the CAD library. Subsequently, component suppliers can identify the orientation of the parts on the reels by associating the placement of the part on the reel to zero orientations defined in IEC 61188-7. If pin 1 is at the lower left as defined by the pick and place machine tape and reel, for example, then the component on the reel is rotated 90° counterclockwise from the zero rotation given in IEC 61188-7. Standardizing the orientation of components for the installation and utilization of various packaging methods, such as tubes, trays or tapes and reels, among the variations of automated assembly equipment existing today is outside the scope of this document.

Table 1 through Table 7 show zero component rotations using the basic rules and rules for level A and level B component descriptions.

Table 1 – Discrete component land pattern conventions

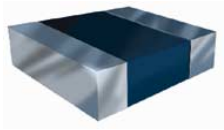
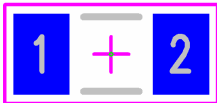
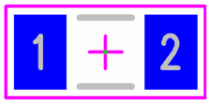
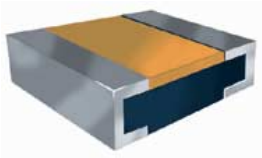
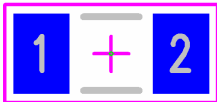
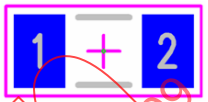
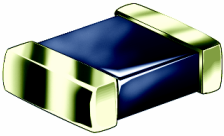
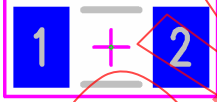
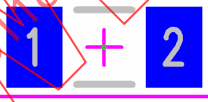
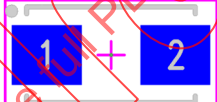
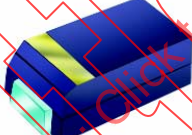
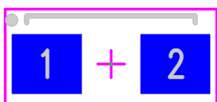
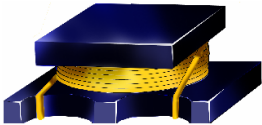
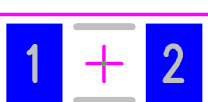
Package type	Component example	Level A	Level B
Chip capacitor			
Chip resistor			
Chip inductor			
Molded capacitor			
Molded diode			
Molded inductor			
Precision wirewound			

Table 2 – Diode and transistor land pattern conventions

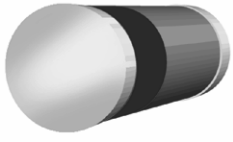
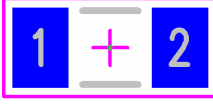
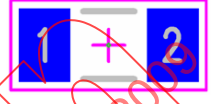
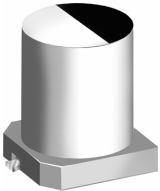
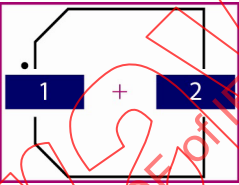
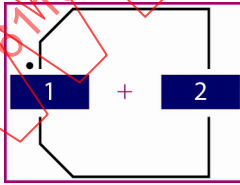
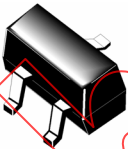
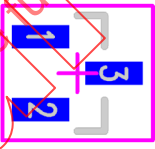
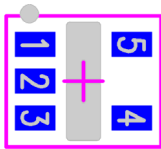
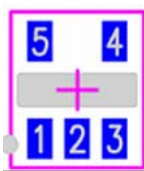
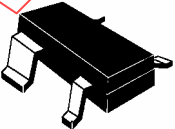
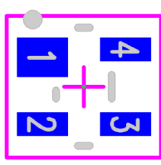
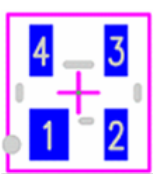
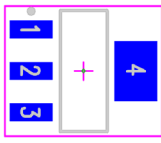
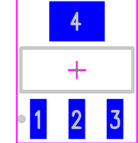
Package type	Component example	Level A	Level B
Diode (MELF)			
Resistor (MELF)			
Aluminum electrolytic capacitor			
SOT23-3			
SOT23-5			
SOT343			
SOT223			

Table 3 – Transistor and IC land pattern conventions

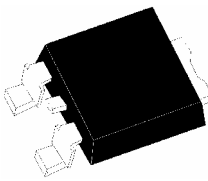
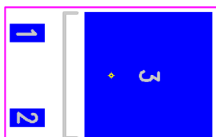
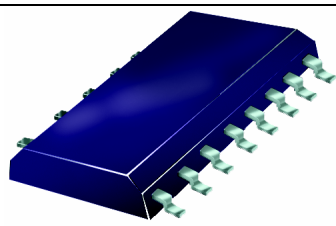
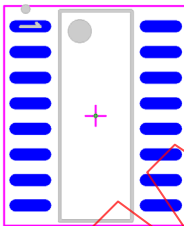
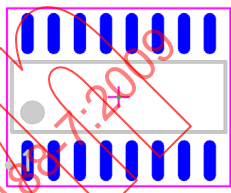
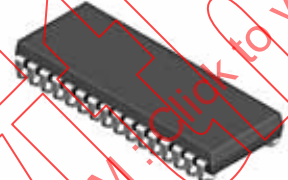
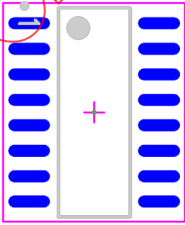
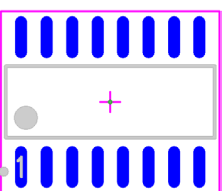
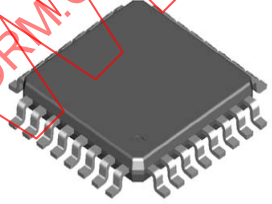
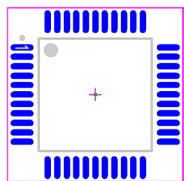
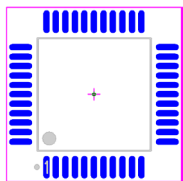
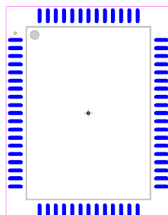
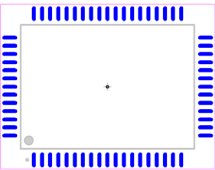
Package type	Component example	Level A	Level B
TO252 (DPAK)			
SOIC, SOP, and SSOP			
TSSOP			
SOJ			
Square QFP Pin 1 in corner			
Rectangular QFP Pin 1 in corner			

Table 4 – Integrated circuit packages land pattern conventions

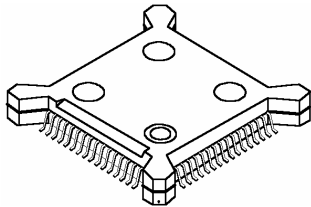
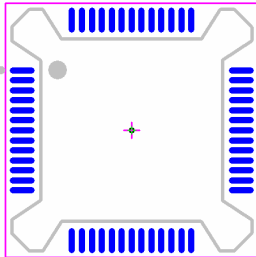
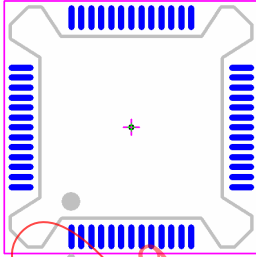
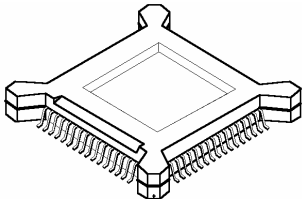
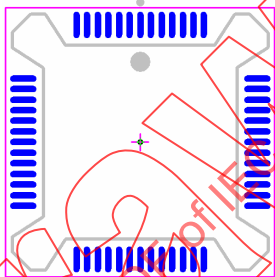
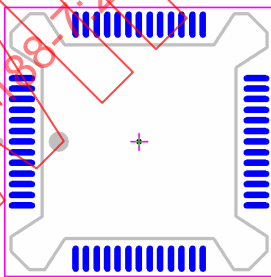
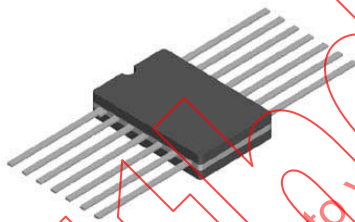
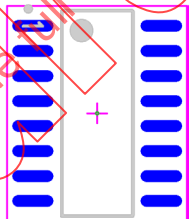
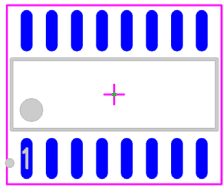
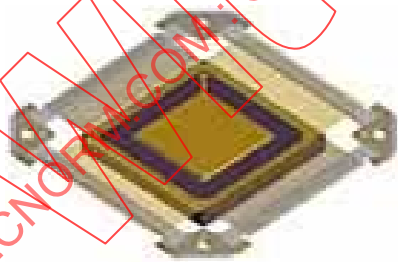
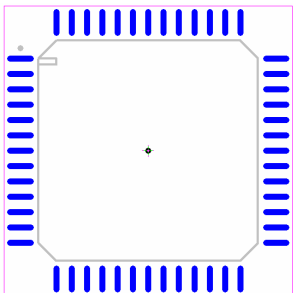
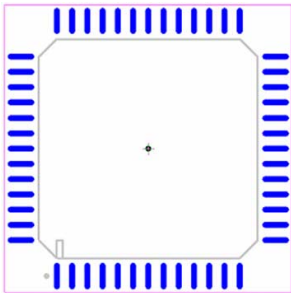
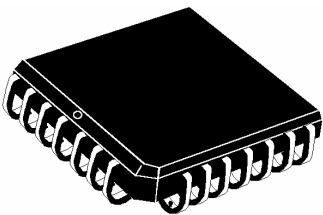
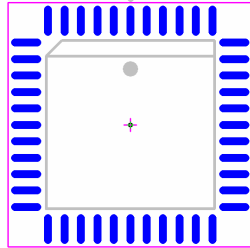
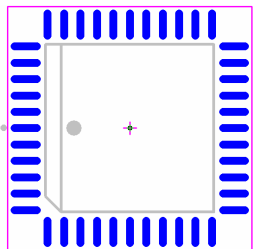
Package Type	Component Example	Level A	Level B
Bump QFP Pin 1 in corner			
Bump QFP Pin 1 in middle			
Ceramic flat package			
CQFP (ceramic quad flat package)			
PLCC (QFJ) square J leaded Pin 1 in middle			

Table 5 – Integrated circuit packages land pattern conventions

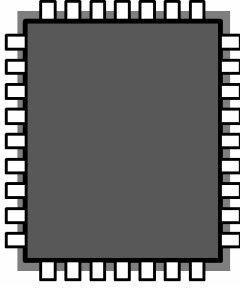
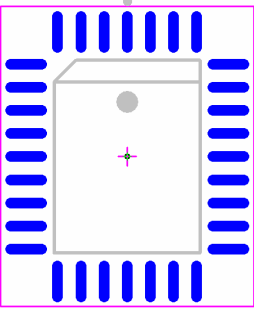
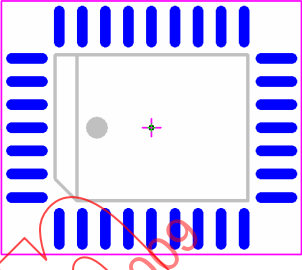
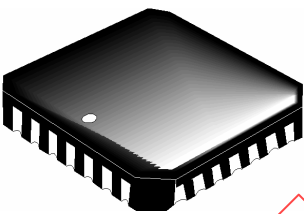
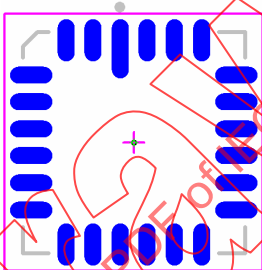
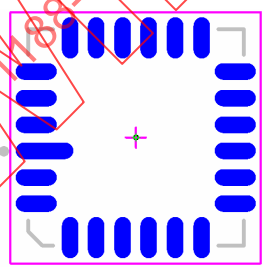
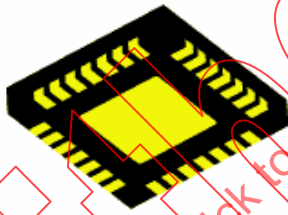
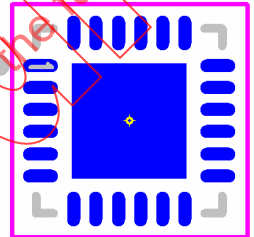
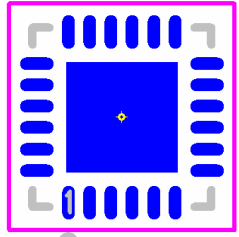
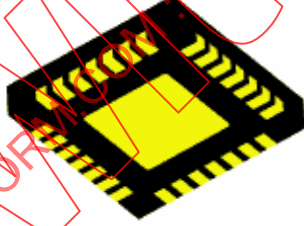
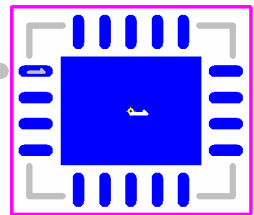
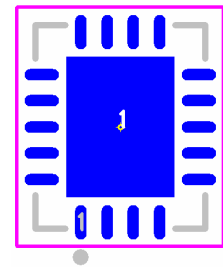
Package Type	Component Example	Level A	Level B
PLCC (QFJ) rectangular J leaded Pin 1 in middle			
LCC square Pin 1 in middle			
QFN square			
QFN rectangular			

Table 6 – BGA land pattern conventions

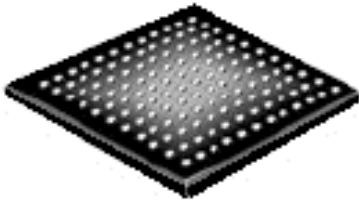
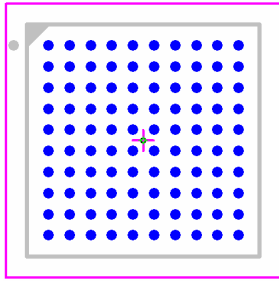
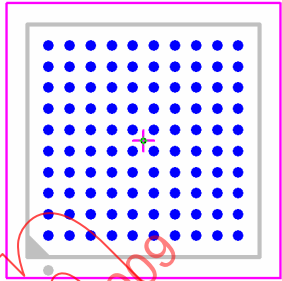
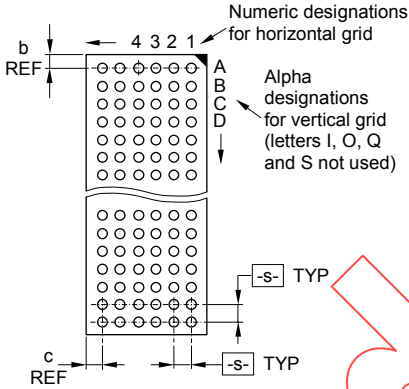
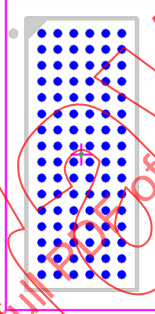
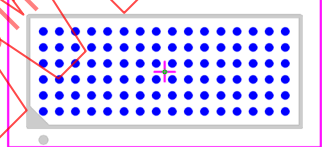
Package type	Component example	Level A	Level B
BGA square			
BGA rectangular	 Numeric designations for horizontal grid Alpha designations for vertical grid (letters I, O, Q and S not used) -S- TYP -S- TYP		

Table 7 – Resistor array and connector land pattern conventions

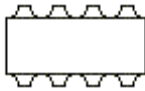
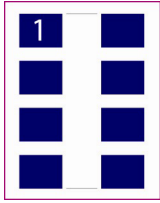
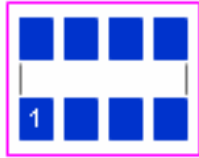
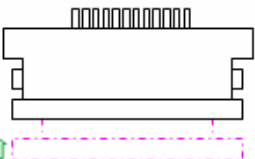
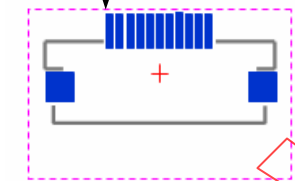
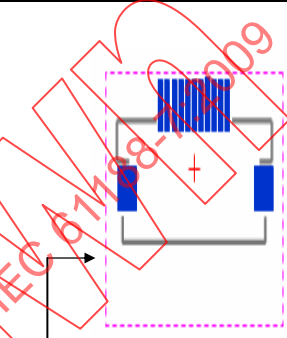
Package type	Component example	Level A	Level B
Resistor array			
SMT connector			

Table 8 provides a summary of the land pattern conventions for level A library concepts.

Table 8 – Level A land pattern convention summary

Level A summary – Component marking identifies pin 1 of land pattern	
1)	Chip capacitors, resistors and inductors (RES, CAP and IND) – Pin 1 of land pattern on left
2)	Molded Inductors (INDM), resistors (RESM) and tantalum capacitors (CAPT) – Pin 1 of land pattern on left
3)	Precision wire-wound Inductors (INDP) – Pin 1 of land pattern on left
4)	MELF diodes – Pin 1 of land pattern on left
5)	Aluminum electrolytic capacitors (CAPAE) – Pin 1 of land pattern on left
6)	SOT Devices (SOT23, SOT23-5, SOT223, SOT89, SOT143, etc.) – Pin 1 of land pattern on upper left
7)	TO252 & TO263 (DPAK Type) devices – Pin 1 of land pattern on upper left
8)	Small outline gullwing ICs (SOIC, SOP, TSOP, SSOP, TSSOP) – Pin 1 of land pattern on upper left
9)	Ceramic flat packs (CFP) – Pin 1 of land pattern on upper left
10)	Small outline J lead ICs (SOJ) – Pin 1 of land pattern on upper left
11)	Quad flat pack ICs (PQFP, SQFP) – Pin 1 of land pattern on upper left
12)	Ceramic quad flat packs (CQFP) – Pin 1 of land pattern on upper left
13)	Bumper quad flat pack ICs (BQFP Pin 1 center) – Pin 1 of land pattern on top center
14)	Plastic leaded chip carriers (PLCC) – Pin 1 of land pattern on top center
15)	Leadless chip carriers (LCC) – Pin 1 of land pattern on top center
16)	Quad flat no-lead ICs (QFN) QFNS, QFN RV, QFN RH – Pin 1 of land pattern on upper left
17)	Ball grid arrays (BGA) – Pin A1 of land pattern on upper left
18)	Resistor array – Pin 1 of land pattern on upper left
19)	SMT connector – Pin 1 of land pattern on upper left

Table 9 provides a summary of the land pattern conventions for level B library concepts.

Table 9 – Level B land pattern convention summary

Level B summary – Component marking identifies pin 1 of land pattern	
1)	Chip capacitors, resistors and inductors (RES, CAP and IND) – Pin 1 of land pattern on left
2)	Molded inductors (INDM), resistors (RESM) and tantalum capacitors (CAPT) – Pin 1 of land pattern on left
3)	Precision wire-wound inductors (INDP) – Pin 1 of land pattern on left
4)	MELF diodes – Pin 1 of land pattern on left
5)	Aluminum electrolytic capacitors (CAPAE) – Pin 1 of land pattern on left
6)	SOT devices (SOT23, SOT23-5, SOT223, SOT89, SOT143, etc.) – Pin 1 of land pattern on lower left
7)	TO252 & TO263 (DPAK Type) devices – Pin 1 of land pattern on lower left
8)	Small outline gullwing ICs (SOIC, SOP, TSOP, SSOP, TSSOP) – Pin 1 of land pattern on lower left
9)	Ceramic flat packs (CFP) – Pin 1 of land pattern on lower left
10)	Small outline J lead ICs (SOJ) – Pin 1 of land pattern on lower left
11)	Quad flat pack ICs (PQFP, SQFP) – Pin 1 of land pattern on lower left
12)	Ceramic quad flat packs (CQFP) – Pin 1 of land pattern on lower left
13)	Bumper quad flat pack ICs (BQFP Pin 1 Center) – Pin 1 of land pattern on left center
14)	Plastic leaded chip carriers (PLCC) – Pin 1 of land pattern on left center
15)	Leadless chip carriers (LCC) – Pin 1 of land pattern on left center
16)	Quad flat no-lead ICs (QFN) QFNS, QFN RV, QFN RH – Pin 1 of land pattern on left/lower left
17)	Ball grid arrays (BGA) – Pin 1 of land pattern on lower left
18)	Resistor array – Pin 1 of land pattern on lower left
19)	SMT connector – Pin 1 of land pattern on lower left

4 Origin point of land pattern

4.1 General

Many variations can exist on the method used within CAD systems in order to develop a computer library for land patterns. In addition, component suppliers use many different delivery systems for providing the components to the machines used for insertion or attachment. Although an attempt is made in this standard to establish a set of rules that create library uniformity, it is important for every assembly company to evaluate the method and relationship between the component position by the CAD system and the component supplier's delivery orientation.

4.2 Surface mount components

In general, the point of origin is defined as the central position (centroid) of the circumscribing rectangle (courtyard) which is the most external rectangular surrounding the land pattern and component body description. A variation of the basic rules might be required for such components as connectors and components with moving parts. These shall meet the following conditions.

- In case of connectors with lock function, the point of origin is calculated on locked position.
- In case of components with moving part, the point of origin is calculated in the condition of delivery.

Figure 2 is an example of the point of origin of library symbols for connectors and moving part switches.

If a part has a lead that protrudes from component body and is not physically attached to the circuitry, it shall be included in the part outline even though that lead is not attached to the board surface.

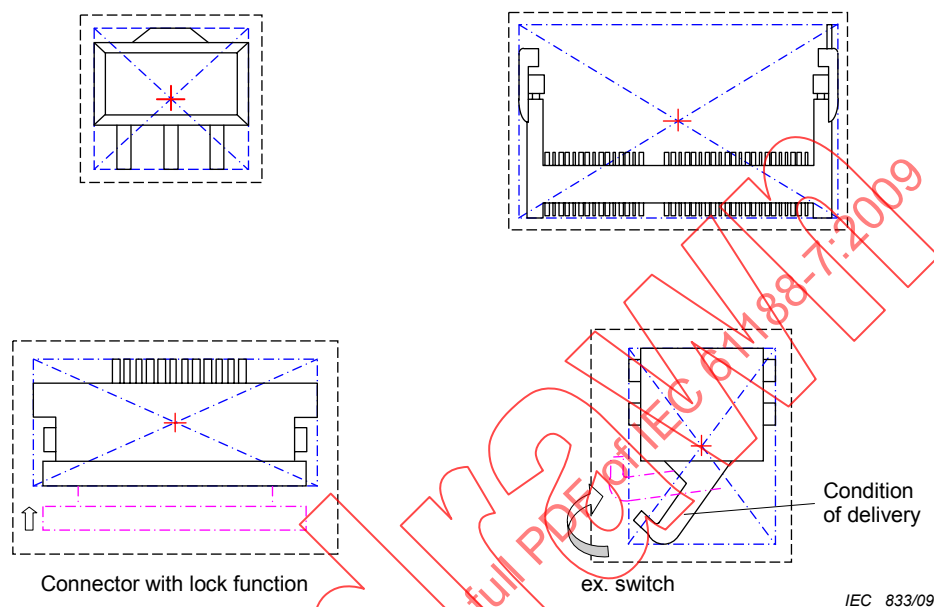
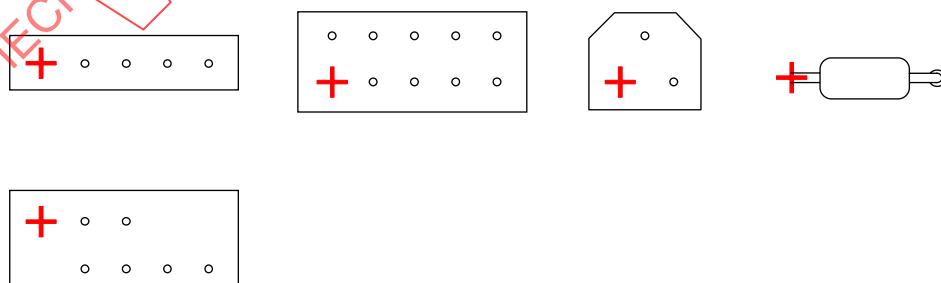


Figure 2 – Connector and switch library symbol examples

4.3 Through-hole leaded components

Through-hole components are identified in the CAD library looking down on the top of the component. The point of origin is defined as a terminal or the centroid. If the terminal is used as the point of origin, it becomes the center of the left most terminal when the components are shown in a horizontal position. The point of origin is independent from the function of the terminal.

Figure 3 shows examples of components orientation using their terminals as the point of origin.



IEC 834/09

Figure 3 – Through-hole components with terminal point of origin orientation

If a part has a lead that protrudes from component body, but is not to be connected to the circuitry, it shall be included in the part outline even though that lead is not attached to a through-hole in the board.

5 Land pattern to foot print comparison

The land pattern, as viewed by the CAD system, represents the conductive pattern to which the component is attached. It is viewed from the primary side of the printed board, facing the designer. The primary side normally represents layer 1 of the component pattern for double-sided and multi-layer boards. The secondary side land patterns are viewed looking through the board. In order to have component orientation match the land pattern image, the library condition views the component facing toward the board surface of the primary side. Positioning a component on the secondary side requires taking the component in a mirror image condition and rotating it 180° to match the circuit configuration.

The definition of the total number of terminals is basically the number of contacts that the component makes with the interconnecting system. Leads are normally placed in holes with land patterns circumscribing the hole. Surface mount parts are normally attached to the surface mount land pattern of either the primary side or secondary side of the printed board.

6 Components with one terminal

6.1 Surface mount components

When components may be circular or square, the point of origin is the center of the terminal and their figures are shown in Figure 4. If there is an orientation to the one terminal component such as a tuning or adjustment feature, it shall be identified as the left hand side.

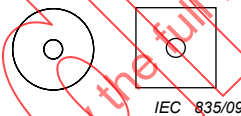


Figure 4 – Circular or square one terminal component

When component figures are oval or rectangular, and the terminal is in the center, they shall be represented in the CAD library in a horizontal condition. The center of the component is the point of origin as shown in Figure 5.

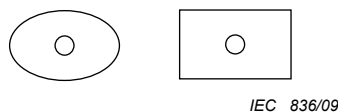


Figure 5 – Rectangular or oval one terminal component

When surface mount components have their single terminal not in the center, the component is described with the terminal on the upper left side. The point of origin is the center of the component. See Figure 6.

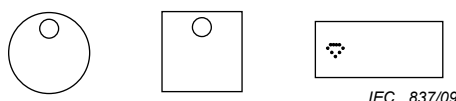


Figure 6 – Surface mount components with one lead offset

6.2 Through-hole leaded components

Through-hole leaded components shall be configured in the CAD library with their leads facing away from the component. The point of origin will be the single lead.

IECNORM.COM :: Click to view the full PDF of IEC 61188-7:2009

SOMMAIRE

AVANT-PROPOS	21
INTRODUCTION	23
1 Domaine d'application	25
2 Références normatives	25
3 Règles de base	26
3.1 Règles communes	26
3.2 Règles de base générales	26
3.3 Règle de base pour le niveau A	26
3.4 Règles de base pour le niveau B	26
3.5 Définition de la description de fichier	27
3.6 Orientations des composants	27
4 Point d'origine de la zone de report	37
4.1 Généralité	37
4.2 Composants pour montage en surface	37
4.3 Composants à sorties à trous traversant	38
5 Comparaison entre zone de report et empreinte	39
6 Composants à une broche	39
6.1 Composants pour montage en surface	39
6.2 Composants à sorties à trous traversant	40
Figure 1 – Exemple de concepts d'orientation de Niveau A	27
Figure 2 – Exemples de symboles de bibliothèque de connecteurs et de commutateurs	38
Figure 3 – Composants à trous traversant dont le point d'origine est une broche	39
Figure 4 – Composant rond ou carré à une broche	39
Figure 5 – Composant ovale ou rectangulaire à une broche	40
Figure 6 – Composants avec une broche excentrée pour montage en surface	40
Tableau 1 – Conventions pour les zones de report des composants discrets	29
Tableau 2 – Conventions pour les zones de report des diodes et des transistors	30
Tableau 3 – Conventions pour les zones de report des circuits intégrés et des transistors	31
Tableau 4 – Conventions pour les zones de report des boîtiers de circuits intégrés	32
Tableau 5 – Conventions pour les zones de report des boîtiers de circuits intégrés	33
Tableau 6 – Conventions pour les zones de report des BGA	34
Tableau 7 – Conventions pour les zones de report des réseaux de résistances et des connecteurs	35
Tableau 8 – Résumé des conventions des zones de report de niveau A	36
Tableau 9 – Résumé des conventions des zones de report de niveau B	37

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**CARTES IMPRIMÉES ET CARTES IMPRIMÉES ÉQUIPÉES –
CONCEPTION ET UTILISATION –****Partie 7: Orientation nulle des composants électroniques
pour l'élaboration d'une bibliothèque CAO**

AVANT-PROPOS

- 1) La CEI (Commission Électrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes Internationales, des Spécifications Techniques, des Rapports Techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités Nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les publications CEI se présentent sous la forme de recommandations internationales et elles sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications ; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'unification internationale, les Comités Nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de la CEI. La CEI n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références Normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 61188-7 a été établie par le Comité d'Etudes 91 de la CEI: Techniques d'assemblage des composants électroniques.

La présente version bilingue, publiée en 2009-10, correspond à la version anglaise.

Le texte anglais de cette norme est issu des documents 91/854/FDIS et 91/866/RVD.

Le rapport de vote 91/866/RVD donne toute information sur le vote ayant abouti à l'approbation de cette norme.

La version française de cette norme n'a pas été soumise au vote.

La présente publication a été rédigée selon les Directives ISO/CEI, Partie 2.

Une liste de toutes les parties de la série CEI 61188, publiée sous le titre général *Cartes imprimées et cartes imprimées équipées – Conception et utilisation*, peut être consultée sur le site internet de la CEI.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date du résultat de la maintenance indiquée sur le site web de la CEI à l'adresse suivante: "<http://webstore.iec.ch>", dans les données liées à la publication spécifique. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "*colour inside*" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

INTRODUCTION

Une des raisons de l'établissement d'une norme sur les zones de report et sur la description des composants dans une bibliothèque CAO est de définir une orientation nulle fixe du composant afin que toutes les images CAO soient créées avec la même rotation dans le cadre de l'automatisation des machines d'assemblage.

Les normes sur les zones de report définissent clairement toutes les propriétés nécessaires à la normalisation et à l'acceptabilité d'une bibliothèque CAO universelle. Le principal objectif d'une telle bibliothèque CAO universelle est d'obtenir le niveau le plus élevé d'automatisation du développement de produits électroniques. Cela englobe tous les processus impliqués, c'est-à-dire l'ingénierie, la disposition de la carte à circuit imprimée (PCB), la fabrication, le montage et les essais. Les normes sur le format des données nécessitent ce type de cohérence afin de satisfaire à l'efficacité qu'apporte ce transfert de données électroniques à l'industrie.

De nombreuses grandes entreprises ont consacré des millions de dollars pour créer et mettre en œuvre leurs propres normes destinées à l'automatisation du développement de produits électroniques propres à leur entreprise. Chaque entreprise est propriétaire de ses normes et ne les partage pas avec d'autres entreprises industrielles. Cette pratique génère des millions d'heures de travail inutiles, mais aussi un véritable chaos industriel et n'offre pas l'homogénéité des normes internationales.

Les associations industrielles chargées de la description des composants et de l'orientation des bobines et des bandes ont couragement tenté d'exercer leur influence sur le monde de l'industrie en établissant des normes qui décrivent les contours des composants et la façon dont il convient de les positionner sur un système de distribution de composants vers les équipements de l'aire de fabrication. Les fournisseurs de composants n'ont pas adhéré aux recommandations ou ont mal compris l'objectif de cette démarche et ont livré leurs produits dans des orientations différentes.

Les normes sur les zones de report (CEI 61188-5-1, CEI 61188-5-2, CEI 61188-5-3, CEI 61188-5-4, CEI 61188-5-5, CEI 61188-5-6 et CEI 61188-5-8) mettent fin à cette «propriété intellectuelle» et introduisent une norme internationale afin que chaque entreprise du secteur des composants électroniques puisse tirer profit de l'automatisation du développement des produits électroniques. Les normes sur le format de données (IPC-2581 et CEI 61182-2) reposent sur un code logiciel XML possédant une base de données ouverte et neutre par rapport aux différents formats ASCII CAO. Pour l'automatisation des futures machines, le monde de l'électronique attend désespérément un format de base de données neutre pour la CAO pouvant être lu par toutes les machines de fabrication de cartes à circuit imprimé.

L'établissement de normes sur les zones de report sert principalement à obtenir des plates-formes de formation de joints de brasure fiables ; la structure de transfert de données est développée pour améliorer l'efficacité de la conversion de l'intelligence scientifique en fabrication concrète. Même si le format CAO neutre peut être utilisé sur toutes les machines de fabrication, il n'a de sens que si la norme de description des composants pour les zones de report en CAO est mise en œuvre de manière cohérente. L'orientation nulle des composants électroniques joue un rôle clé dans l'automatisation des machines.

Le choix logique pour une normalisation globale destinée à l'ingénierie des matériels pour équipements électroniques, la disposition des cartes à circuit imprimé, la fabrication, le montage et les processus d'essai, consiste à intégrer les conventions normales des zones de report. Tout autre choix entretient la confusion et ne réduit pas les heures de travail nécessaires pour atteindre les objectifs de l'automatisation. En outre, le fait d'avoir un système qui exporte un fichier afin qu'un autre système puisse accomplir la tâche, peut engendrer des manipulations inutiles du format neutre pour rester conforme au code logiciel clair et sans ambiguïté.

La conception de tout assemblage continuera à permettre de disposer et d'orienter les composants suivant n'importe quelle orientation conforme aux normes de conception. Un concept compréhensible de capture de données sera bénéfique à toute la chaîne d'approvisionnement.

La présente norme définit un angle et un point d'origine des zones de report pour la conception des zones de report.

IECNORM.COM: Click to view the full PDF of IEC 61188-7:2009

CARTES IMPRIMÉES ET CARTES IMPRIMÉES ÉQUIPÉES – CONCEPTION ET UTILISATION –

Partie 7: Orientation nulle des composants électroniques pour l'élaboration d'une bibliothèque CAO

1 Domaine d'application

La présente partie de la CEI 61188 établit une technique cohérente pour décrire l'orientation des composants électroniques, ainsi que les géométries de leurs zones de report. Cela facilite et encourage une méthodologie commune de saisie et de transfert des données parmi et entre les partenaires commerciaux mondiaux.

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 61182-2, *Printed board assembly products – Manufacturing description data and transfer methodology – Part 2: Generic requirements* (disponible en anglais seulement)

CEI 61188-5-1, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-1: Considérations sur les liaisons pistes-soudures – Prescriptions génériques*

CEI 61188-5-2, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-2: Considérations sur les liaisons pistes-soudures – Composants discrets*

CEI 61188-5-3, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-3: Considérations sur les liaisons pistes-soudures – Composants à sorties en aile de mouette sur deux côtés*

CEI 61188-5-4, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-4: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur deux côtés*

CEI 61188-5-5, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-5: Considérations sur les liaisons pistes-soudures – Composants à sorties en aile de mouette sur quatre côtés*¹

CEI 61188-5-6, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-6: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur quatre côtés*

CEI 61188-5-8, *Printed boards and printed board assemblies – Design and use – Part 5-8: Attachment (land/joint) considerations – Area array components (BGA, FBGA, CGA, LGA)* (disponible en anglais seulement)

¹ A paraître.

3 Règles de base

3.1 Règles communes

Les règles communes sont divisées en deux groupes ; le niveau A et le niveau B. La principale différence entre les règles est l'orientation initiale dans la bibliothèque du système CAO. Cette orientation peut être n'importe quelle version jugée utile par les concepteurs, y compris leur version personnelle, toutefois, lorsque les informations sont transférées à un assembleur, l'orientation doit être correctement définie et ne pas présenter d'ambiguïté ou elle doit être corrigée afin que toutes les variations entre les différents systèmes soient prises en compte. Cette conversion des données CAO en informations de fabrication peut inclure les données de la carte, du panneau de fabrication ou du panneau de réseau d'assemblage et elle donnera la bonne orientation de tous les composants sur la carte quelle que soit la bibliothèque utilisée initialement en entrée.

3.2 Règles de base générales

Les règles de base suivantes s'appliquent.

- Les composants et les zones de report sont dessinés vus de dessus.
- Le point d'origine du composant est représenté par le symbole + ou x.
- Le point d'origine des zones de report peut être différent du point d'origine de placement.
- Il convient qu'un rectangle de contour contenant le corps du composant et les zones de report (vus de dessus) soit inclus dans la description des composants de la bibliothèque. Ce rectangle est la surface offrant l'espace électrique et physique minimum pour le composant et les zones de report. Il convient que le point d'origine de la description corresponde à celui du composant et de la zone de report.
- La disposition des zones de report est fixée uniformément par la classification et la forme des composants et elle est décrite dans les normes CEI 61188-5-1 à CEI 61188-5-8. Les informations sur les zones de report sont indépendantes de l'angle dans le système d'approvisionnement des composants (bandes, bacs, tubes, etc.). L'emplacement de la broche 1 sur la zone de report ou sur la description du composant doit être identique quelle que soit la marque de polarisation sur le composant. Si les données sur les composants présentent d'autres descriptions (par exemple, la cathode, l'anode, la base, l'émetteur, le collecteur, etc.), la description de la bibliothèque doit attribuer une désignation appropriée à la broche 1.
- L'orientation du composant doit être telle que la broche 1 soit située à gauche de la description du composant.
- Les descriptions des composants, des zones de report et des rectangles de contour doivent être identiques dans la bibliothèque informatisée avec chaque description utilisant les mêmes coordonnées du point d'origine. Il est recommandé que le point d'origine représente la façon dont le composant est positionné sur le dessin final de la carte, qui est normalement le centre du corps du composant. Seule la rotation du composant doit être changée pour correspondre aux règles de descriptions du niveau A et du niveau B pour les composants comportant plus de deux broches.

3.3 Règle de base pour le niveau A

Pour le niveau A, la règle de base suivante s'applique.

- Pour les descriptions de composants de niveau A à plusieurs sorties, la broche 1 doit être orientée vers la gauche comme indiqué dans les règles de base, toutefois, la broche 1 doit être située en haut ou en haut à gauche.

3.4 Règles de base pour le niveau B

Pour le niveau B, la règle de base suivante s'applique.

- Pour les descriptions de composants à plusieurs sorties de niveau B, la broche 1 doit être orientée vers la gauche comme indiqué dans les règles de base, toutefois, la broche 1 doit être située à gauche ou en bas à gauche.

3.5 Définition de la description de fichier

Étant donné que les règles de base permettent deux variations de niveaux dans la description de la bibliothèque du système CAO, il est d'une exigence obligatoire de définir quel niveau a été utilisé (Niveau A ou Niveau B) pour les descriptions de composants dans le fichier de données. Ces informations constituent une exigence obligatoire dans l'en-tête de tout fichier qui incorpore des zones de report utilisant ces principes d'orientation nulle. Voir Figure 1.

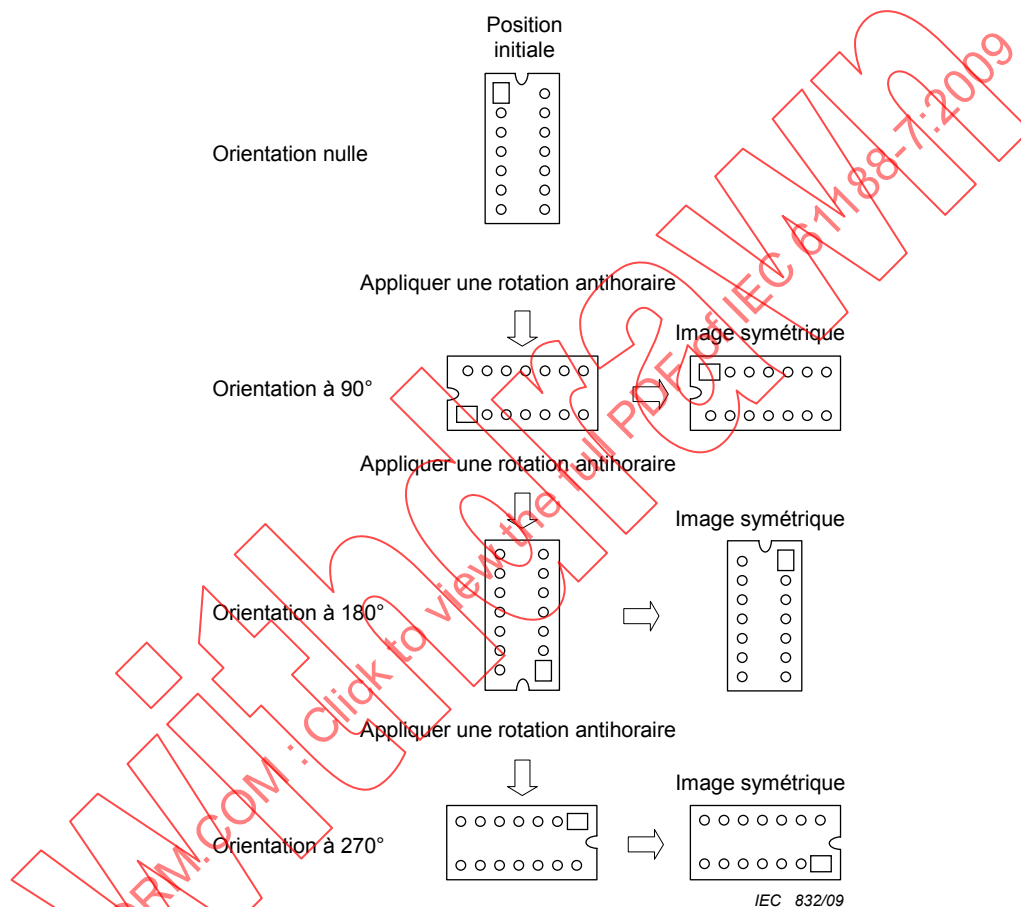


Figure 1 – Exemple de concepts d'orientation de Niveau A

3.6 Orientations des composants

L'orientation nulle des composants exprimée dans la présente norme est définie selon la bibliothèque CAO de composants normalisée pour un modèle donné de carte à circuit imprimé. Puisqu'une seule zone de report peut être utilisée pour un même composant fourni par différents fournisseurs et étant donné que chaque fournisseur peut utiliser différentes orientations sur ses bobines ou les composants peuvent être livrés dans des bacs, il est possible que le concepteur de la carte à circuit imprimé ne puisse plus référencer une seule zone de report si la rotation nulle d'une pièce est conforme à la méthode selon laquelle le composant est distribué sur la machine d'assemblage.

Puisque la bibliothèque CAO contient une unique zone de report, la rotation nulle du composant est donc définie conformément à la bibliothèque CAO. Les fournisseurs de composants peuvent ainsi identifier l'orientation des pièces sur les bobines en associant le placement d'une pièce sur la bobine aux orientations nulles définies dans la CEI 61188-7. Si la broche 1 est située en bas à gauche comme cela est défini par exemple par la bande et la bobine de la machine de placement, alors le composant sur la bobine subit par exemple une

rotation de 90° dans le sens antihoraire par rapport à la rotation nulle donnée dans la CEI 61188-7. La normalisation de l'orientation des composants pour l'installation et l'utilisation de différentes méthodes d'emballage, par exemple les tubes, les bacs ou les bandes et les bobines, parmi les différents équipements d'assemblage automatisés actuels, ne fait pas partie du domaine d'application du présent document.

Les Tableaux 1 à 7 indiquent la rotation nulle des composants utilisant les règles de base et les règles de descriptions des composants des niveaux A et B.

IECNORM.COM: Click to view the full PDF of IEC 61188-7:2009

Tableau 1 – Conventions pour les zones de report des composants discrets

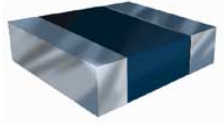
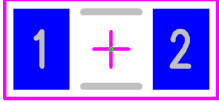
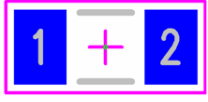
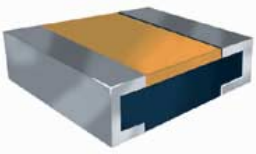
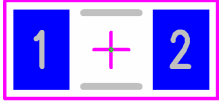
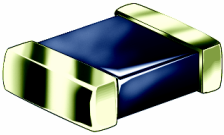
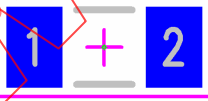
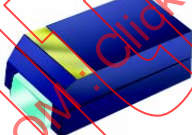
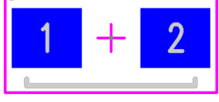
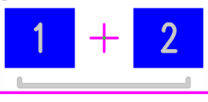
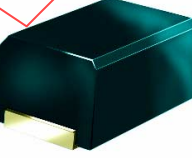
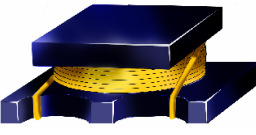
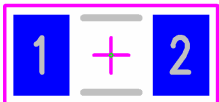
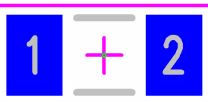
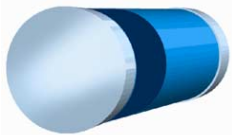
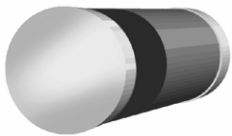
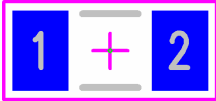
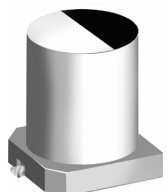
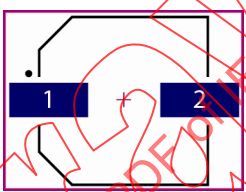
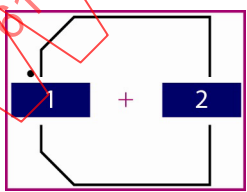
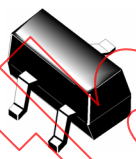
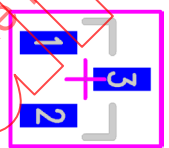
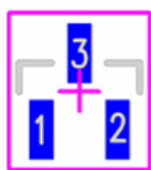
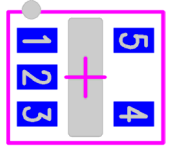
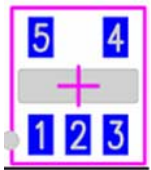
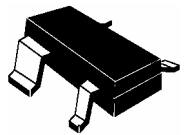
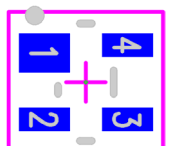
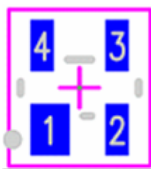
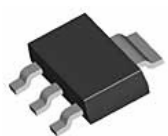
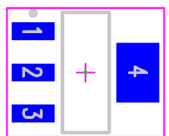
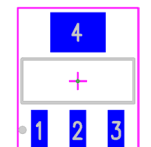
Type de boîtier	Exemple de composant	Niveau A	Niveau B
Condensateur chipse			
Résistance chipse			
Inductance chipse			
Condensateur moulé			
Diode moulée			
Inductance moulée			
Bobine de précision			

Tableau 2 – Conventions pour les zones de report des diodes et des transistors

Type de boîtier	Exemple de composant	Niveau A	Niveau B
Diode (MELF)			
Résistance (MELF)			
Condensateur électrolytique en aluminium			
SOT23-3			
SOT23-5			
SOT343			
SOT223			

**Tableau 3 – Conventions pour les zones de report
des circuits intégrés et des transistors**

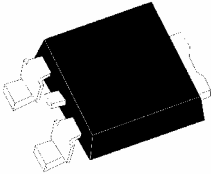
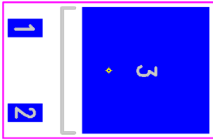
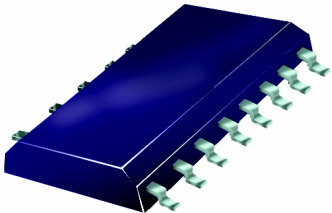
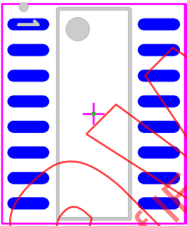
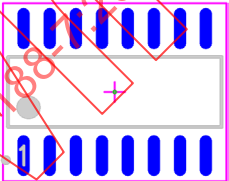
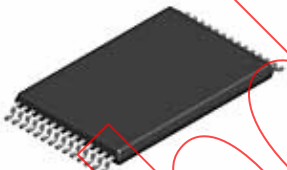
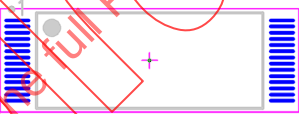
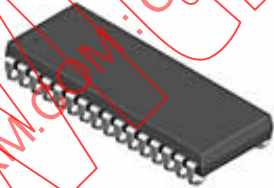
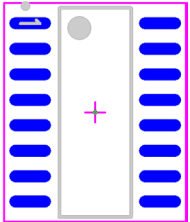
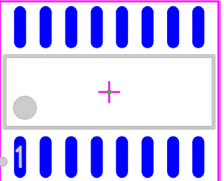
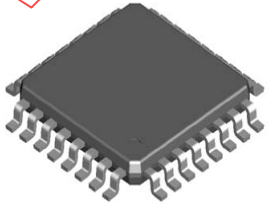
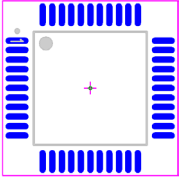
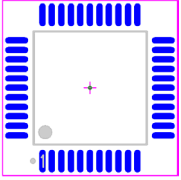
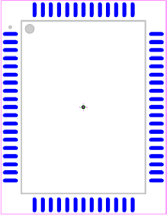
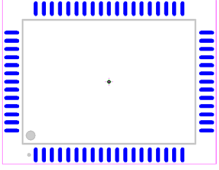
Type de boîtier	Exemple de composant	Niveau A	Niveau B
TO252 (DPAK)			
SOIC, SOP et SSOP			
TSSOP			
SOJ			
QFP carré, broche 1 dans le coin			
QFP rectangulaire, broche 1 dans le coin			

Tableau 4 – Conventions pour les zones de report des boîtiers de circuits intégrés

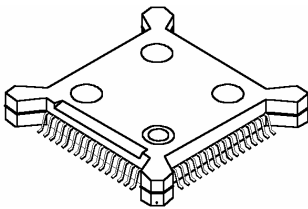
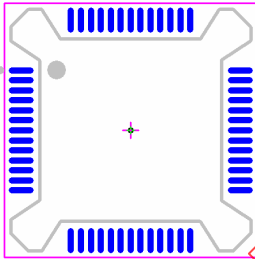
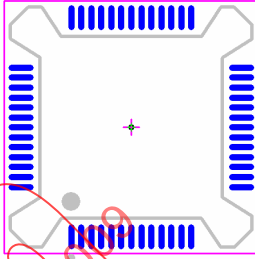
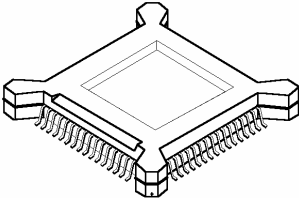
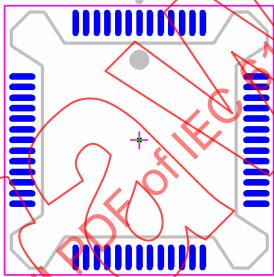
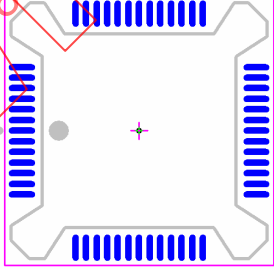
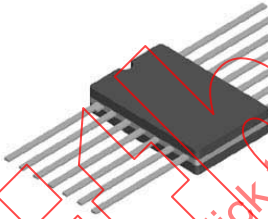
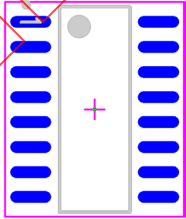
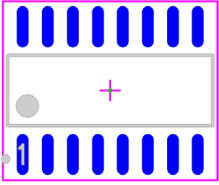
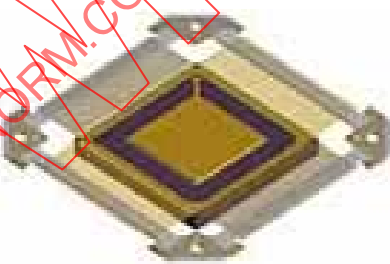
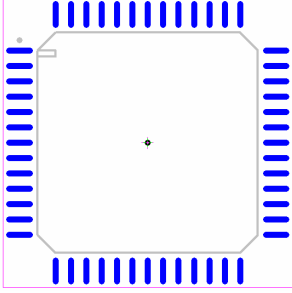
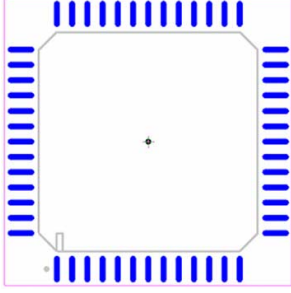
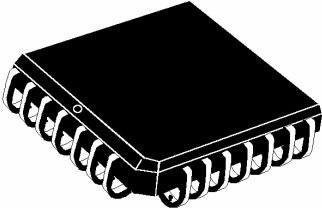
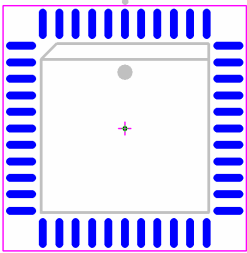
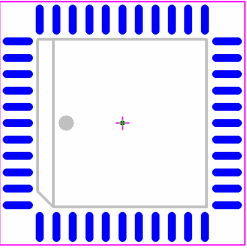
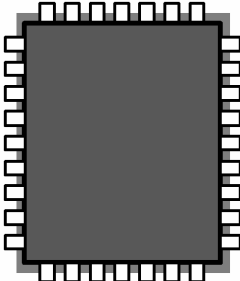
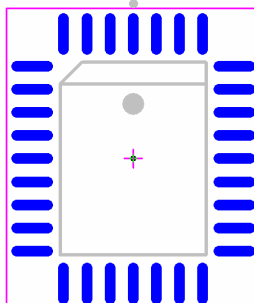
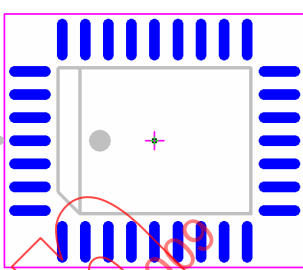
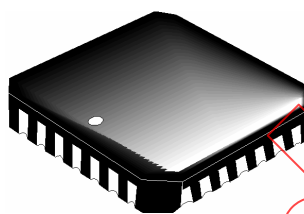
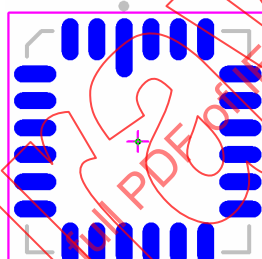
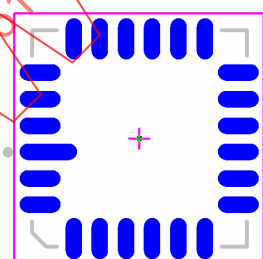
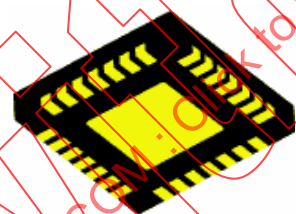
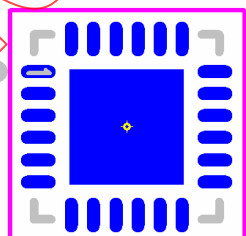
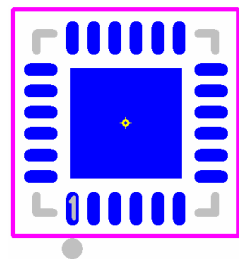
Type de boîtier	Exemple de composant	Niveau A	Niveau B
QFP surélevé, broche 1 dans le coin			
QFP surélevé, broche 1 au milieu			
Boîtier plat céramique			
CQFP (boîtier plat céramique quadrangulaire)			
PLCC carré (QFJ) Sortie en J Broche 1 au milieu			

Tableau 5 – Conventions pour les zones de report des boîtiers de circuits intégrés

Type de boîtier	Exemple de composant	Niveau A	Niveau B
PLCC rectangulaire (QFJ) sorties en J Broche 1 au milieu			
LCC carré Broche 1 au milieu			
QFN carré			
QFN rectangulaire	