

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Integrated circuit – EMC evaluation of transceivers –
Part 6: PSI5 transceivers**

**Circuits intégrés – Évaluation de la CEM des émetteurs-récepteurs –
Partie 6: Émetteurs-récepteurs PSI5**

IECNORM.COM : Click to view the full PDF of IEC 62228-6:2022



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2022 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Secretariat
3, rue de Varembe
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
info@iec.ch
www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigendum or an amendment might have been published.

IEC publications search - webstore.iec.ch/advsearchform

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee, ...). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and once a month by email.

IEC Customer Service Centre - webstore.iec.ch/csc

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: sales@iec.ch.

IEC Products & Services Portal - products.iec.ch

Discover our powerful search engine and read freely all the publications previews. With a subscription you will always have access to up to date content tailored to your needs.

Electropedia - www.electropedia.org

The world's leading online dictionary on electrotechnology, containing more than 22 300 terminological entries in English and French, with equivalent terms in 19 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Recherche de publications IEC -

webstore.iec.ch/advsearchform

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études, ...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et une fois par mois par email.

Service Clients - webstore.iec.ch/csc

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: sales@iec.ch.

IEC Products & Services Portal - products.iec.ch

Découvrez notre puissant moteur de recherche et consultez gratuitement tous les aperçus des publications. Avec un abonnement, vous aurez toujours accès à un contenu à jour adapté à vos besoins.

Electropedia - www.electropedia.org

Le premier dictionnaire d'électrotechnologie en ligne au monde, avec plus de 22 300 articles terminologiques en anglais et en français, ainsi que les termes équivalents dans 19 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Integrated circuit – EMC evaluation of transceivers –
Part 6: PSI5 transceivers**

**Circuits intégrés – Évaluation de la CEM des émetteurs-récepteurs –
Partie 6: Émetteurs-récepteurs PSI5**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.200

ISBN 978-2-8322-6028-9

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

CONTENTS

FOREWORD.....	5
1 Scope.....	7
2 Normative references	7
3 Terms, definitions and abbreviated terms	8
3.1 Terms and definitions.....	8
3.2 Abbreviated terms.....	8
4 General	8
5 Test and operating conditions.....	11
5.1 Supply and ambient conditions.....	11
5.2 Test operation modes	11
5.3 Test configuration	13
5.3.1 General test configuration for functional test.....	13
5.3.2 General test configuration for unpowered ESD test.....	14
5.3.3 Coupling ports for functional tests.....	14
5.3.4 Coupling ports for unpowered ESD tests.....	16
5.4 Test signals	17
5.4.1 General	17
5.4.2 Test signals for Asynchronous mode	17
5.4.3 Test signal for Synchronous parallel bus mode	20
5.5 Evaluation criteria	21
5.5.1 General	21
5.5.2 Evaluation criteria in functional operation modes during exposure to disturbances	22
5.5.3 Evaluation criteria in unpowered condition after exposure to disturbances	22
6 Test and measurement	23
6.1 Emission of RF disturbances.....	23
6.1.1 Test method.....	23
6.1.2 Test setup	23
6.1.3 Test procedure and parameters	25
6.2 Immunity to RF disturbances.....	25
6.2.1 Test method	25
6.2.2 Test setup	25
6.2.3 Test procedure and parameters	27
6.3 Immunity to impulses	29
6.3.1 Test method	29
6.3.2 Test setup	29
6.3.3 Test procedure and parameters	30
6.4 Electrostatic discharge (ESD)	32
6.4.1 Test method	32
6.4.2 Test setup	32
6.4.3 Test procedure and parameters	34
7 Test report.....	35
Annex A (normative) PSI5 test circuits	36
A.1 General.....	36
A.2 Test circuit for emission and immunity tests on a PSI5 ECU IC	36
A.3 Test circuit for emission and immunity tests on a PSI5 satellite IC	39

A.4	Test circuit for an unpowered ESD test on a PSI5 IC	41
Annex B (normative)	Test circuit boards.....	43
B.1	Test circuit board for emission and immunity tests	43
B.2	ESD test	43
Annex C (informative)	Examples of test limits for PSI5 transceiver in automotive applications	44
C.1	General.....	44
C.2	Emission of RF disturbances.....	44
C.3	Immunity to RF disturbances.....	45
C.4	Immunity to Impulses	48
C.5	ESD	48
Bibliography		49
Figure 1	– PSI5 system overview	9
Figure 2	– Example PSI5 wiring diagram with a single sensor and equivalent model.....	10
Figure 3	– PSI5-A configuration with a single sensor connection with two wires	12
Figure 4	– PSI5-P configuration with two sensor connection	12
Figure 5	– General test configuration for tests in functional operation modes	13
Figure 6	– General test configuration for unpowered ESD test of an ECU IC.....	14
Figure 7	– General test configuration for unpowered ESD test of a satellite IC.....	14
Figure 8	– Coupling ports for transceiver emission and immunity tests.....	15
Figure 9	– Coupling ports for unpowered ESD tests	16
Figure 10	– Example drawing of the maximum deviation on an I-V characteristic	23
Figure 11	– Test setup for measurement of RF disturbances.....	24
Figure 12	– Test setup for DPI tests.....	26
Figure 13	– Test setup for impulse immunity tests.....	29
Figure 14	– Test setup for direct ESD tests.....	33
Figure A.1	– General circuit diagram of the PSI5 test network for emission and immunity tests on ECU IC	38
Figure A.2	– General circuit diagram of the PSI5 test network for emission and immunity tests on Satellite IC.....	40
Figure A.3	– General circuit diagram of the PSI5 ECU IC for testing of direct ESD in unpowered mode	41
Figure A.4	– General circuit diagram of the PSI5 sensor IC for testing of direct ESD in unpowered mode	42
Figure C.1	– Example of limits for RF emission – PSI5 pins	44
Figure C.2	– Example of limits for RF emission – Other global pins	45
Figure C.3	– Example of limits for RF immunity for functional status class A _{IC} – PSI5 pins	46
Figure C.4	– Example of limits for RF immunity for functional status class A _{IC} – Other global pins	46
Figure C.5	– Example of limits for RF immunity for functional status class C _{IC} or D _{IC} – PSI5 pins	47
Figure C.6	– Example of limits for RF immunity for functional status class C _{IC} or D _{IC} – Other global pins	47

Table 1 – PSI5 physical layer electrical characteristics	9
Table 2 – Overview of required measurements and tests	10
Table 3 – Supply and ambient conditions for functional operation	11
Table 4 – Sensor sink current specification	13
Table 5 – Definitions for component values of coupling ports for transceiver emission and immunity tests	15
Table 6 – Definitions of coupling ports for unpowered ESD tests	17
Table 7 – Communication test signal TX1 for Asynchronous mode (125 kbps)	18
Table 8 – Communication test signal TX2 for Asynchronous mode (189 kbps)	19
Table 9 – Communication test signal TX3 for Asynchronous low-power mode	20
Table 10 – Communication test signal TX4 for Synchronous parallel bus mode	21
Table 11 – Communication test signal TX5 for Synchronous parallel bus mode	21
Table 12 – Evaluation criteria for standalone and embedded PSI5 transceiver IC in functional operation modes	22
Table 13 – Parameters for emission measurements	25
Table 14 – Settings of the RF measurement equipment	25
Table 15 – Specifications for DPI tests	27
Table 16 – Required DPI tests for functional status class A _{IC} evaluation of Standard PSI5 transceiver ICs and embedded PSI5 transceiver ICs	28
Table 17 – Required DPI tests for functional status class C _{IC} or D _{IC} evaluation of standard PSI5 transceiver ICs and ICs with embedded PSI5 transceiver	28
Table 18 – Specifications for impulse immunity tests	30
Table 19 – Parameters for impulse immunity test	31
Table 20 – Required impulse immunity tests for functional status class A _{IC} evaluation of standard and embedded PSI5 transceiver ICs	31
Table 21 – Required impulse immunity tests for functional status class C _{IC} or D _{IC} evaluation of Standard PSI5 transceiver ICs and ICs with embedded PSI transceiver	31
Table 22 – Specifications for direct ESD tests	35
Table B.1 – Parameter ESD test circuit board	43
Table C.1 – Example of limits for impulse immunity for functional status class C _{IC} or D _{IC}	48

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**INTEGRATED CIRCUIT –
EMC EVALUATION OF TRANSCEIVERS –****Part 6: PSI5 transceivers****FOREWORD**

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

IEC 62228-6 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices. It is an International Standard.

The text of this International Standard is based on the following documents:

Draft	Report on voting
47A/1145/FDIS	47A/1147/RVD

Full information on the voting for its approval can be found in the report on voting indicated in the above table.

The language used for the development of this International Standard is English.

This document was drafted in accordance with ISO/IEC Directives, Part 2, and developed in accordance with ISO/IEC Directives, Part 1 and ISO/IEC Directives, IEC Supplement, available at www.iec.ch/members_experts/refdocs. The main document types developed by IEC are described in greater detail at www.iec.ch/publications.

A list of all parts in the IEC 62228 series, published under the general title *Integrated circuit – EMC evaluation of transceivers*, can be found on the IEC website.

The committee has decided that the contents of this document will remain unchanged until the stability date indicated on the IEC website under webstore.iec.ch in the data related to the specific document. At this date, the document will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The "colour inside" logo on the cover page of this document indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

IECNORM.COM : Click to view the full PDF of IEC 62228-6:2022

INTEGRATED CIRCUIT – EMC EVALUATION OF TRANSCEIVERS –

Part 6: PSI5 transceivers

1 Scope

This part of IEC 62228 specifies test and measurement methods for EMC evaluation of peripheral sensor interface 5 (PSI5) transceiver integrated circuits (ICs) under network condition. It defines test configurations, test conditions, test signals, failure criteria, test procedures, test setups and test boards. It is applicable for PSI5 satellite ICs (e.g. sensors) and ICs with embedded PSI5 transceivers (e.g. PSI5 electronic control unit IC). The document covers

- the emission of RF disturbances,
- the immunity against RF disturbances,
- the immunity against impulses, and
- the immunity against electrostatic discharges (ESD).

2 Normative references

The following documents are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 61967-1, *Integrated circuits – Measurement of electromagnetic emissions – Part 1: General conditions and definitions*

IEC 61967-4, *Integrated circuits – Measurement of electromagnetic emissions – Part 4: Measurement of conducted emissions – 1 Ω / 150 Ω direct coupling method*

IEC 62132-1, *Integrated circuits – Measurement of electromagnetic immunity – Part 1: General conditions and definitions*

IEC 62132-4, *Integrated circuits – Measurement of electromagnetic immunity 150 kHz to 1 GHz – Part 4: Direct RF power injection method*

IEC 62215-3, *Integrated circuits – Measurement of impulse immunity – Part 3: Non-synchronous transient injection method*

IEC 62228-1, *Integrated circuits – EMC evaluation of transceivers – Part 1: General conditions and definitions*

ISO 7637-2, *Road vehicles – Electrical disturbances from conduction and coupling – Part 2: Electrical transient conduction along supply lines only*

ISO 10605, *Road vehicles – Test methods for electrical disturbances from electrostatic discharge*

3 Terms, definitions and abbreviated terms

For the purposes of this document, the terms and definitions given in IEC 61967-1, IEC 62132-1, IEC 62228-1, as well as the following apply.

ISO and IEC maintain terminology databases for use in standardization at the following addresses:

- IEC Electropedia: available at <https://www.electropedia.org/>
- ISO Online browsing platform: available at <https://www.iso.org/obp>

3.1 Terms and definitions

3.1.1

global pin

pin which carries a signal or power, which enters or leaves the application board without any active component in between

3.1.2

mandatory components, pl

components needed for proper function and/or technical requirements of IC as specified by the IC manufacturer

3.1.3

PSI5 satellite IC

PSI5 satellite or sensor transceiver with access to PSI5 signal

Note 1 to entry: A PSI5 satellite IC is a sensor device.

3.1.4

IC with embedded PSI5 transceiver

IC with integrated PSI5 transceiver cell and PSI5 protocol handler with access to PSI5 signal

Note 1 to entry: An IC with an embedded PSI5 is an ECU device.

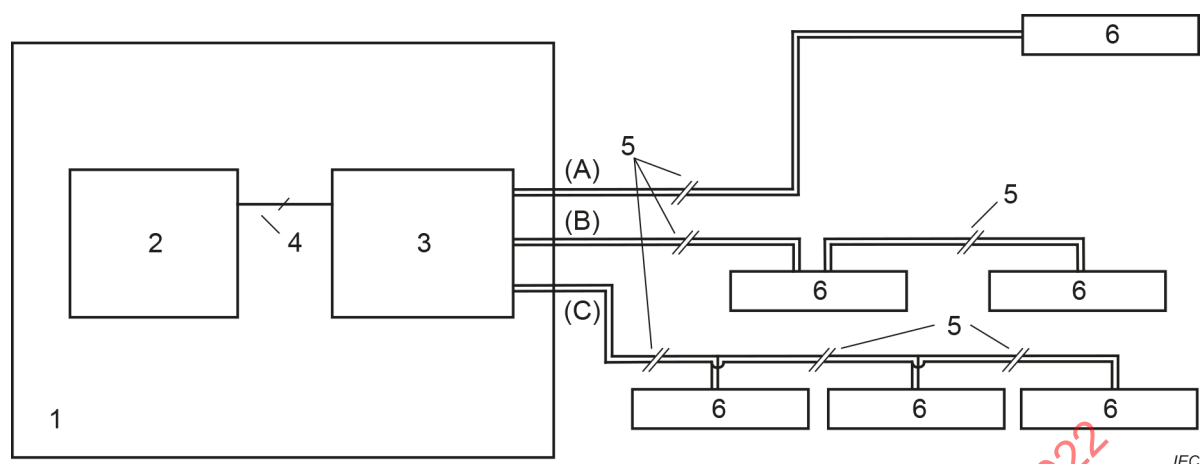
3.2 Abbreviated terms

ASIC	application specific integrated circuit
DPI	direct RF power injection
DUT	device under test
ECU	electronic control unit
PCB	printed circuit board
PSI5	peripheral sensor interface 5
TDMA	time division multiple access

4 General

The intention of this document is to evaluate the EMC performance of PSI5 transceiver ICs under application in minimal operating conditions (or in a minimal network). PSI5 transceiver ICs are in general available in two types: PSI5 satellite IC and IC with embedded PSI5 transceiver.

PSI5 transceiver system overview is shown in Figure 1.

**Key**

- 1 electronic control unit (ECU)
 2 microcontroller
 3 IC with embedded PSI5
 4 digital interface
 5 two wire current interface (PSI5)

- 6 PSI5 Sensor ICs
 (A) point-to-point topology
 (B) daisy-chain topology
 (C) bus topology

Figure 1 – PSI5 system overview

The sensors are connected to the ECU with two wires, using the same lines for power supply and data transmission. The IC with embedded PSI5 (e.g. transceiver ASIC in the ECU) provides a pre-regulated voltage to the sensors and reads in the transmitted sensor data.

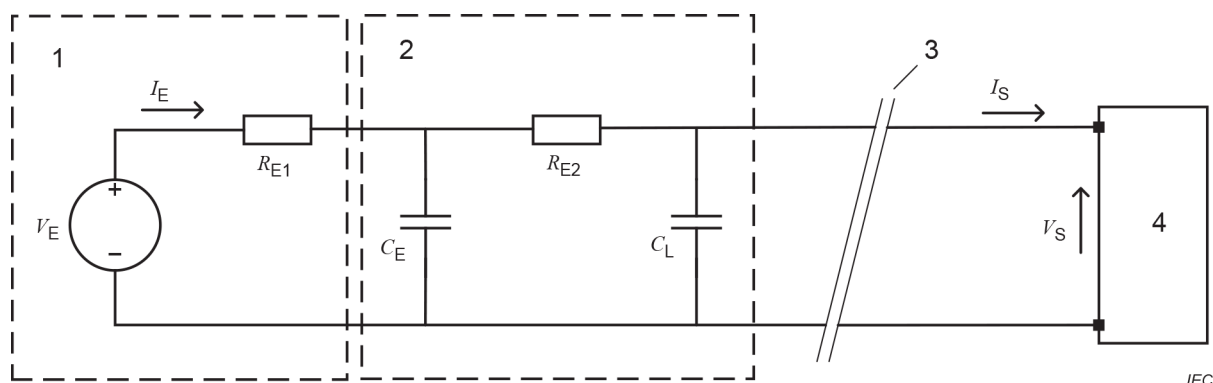
The physical layer of PSI5 for EMC evaluation shall have the following characteristics, as shown in Table 1.

Table 1 – PSI5 physical layer electrical characteristics

No.	Parameter	Variable	Minimum	Typical	Maximum	Unit
1	Supply voltage	V_{SSmax}, V_{CEmax}	4		16,5	V
2	Reverse polarity protection (standard)	$t < 80 \text{ ms}$	–105			mA
3	Reverse polarity protection (extended)	$t < 50 \text{ ms}$	–130			mA
4	Internal ECU resistance	R_{E1}	9		10	Ω
5	PSI5 ECU filter capacitor ^a	C_E	9	10	11	nF
6	PSI5 ECU filter resistor	R_{E2}	2	2,2	2,5	Ω
7	PSI5 ECU filter capacitor ^a	C_L	9	10	11	nF

^a Symmetrical values for C_E and C_L are proposed to have a balanced filter on PSI5.

An example of the typical PSI5 network, with a single sensor and the equivalent model, is shown in Figure 2. Most implementations will have a mandatory PSI5 ECU filter (PSI5 bus filter) used on the ECU side as shown in Figure 2. Sensor side may also have additional filter components as per the IC manufacturer specifications.



Key

- 1 PSI5 ECU IC
- 2 PSI5 ECU filter (PSI5 bus filter)
- 3 two-wire PSI5 interface
- 4 PSI5 satellite IC/sensor

Figure 2 – Example PSI5 wiring diagram with a single sensor and equivalent model

The evaluation of the EMC characteristics of PSI5 transceivers shall be performed in functional operation modes for RF emission, RF immunity and impulse immunity tests and on a single unpowered transceiver IC for electrostatic discharge tests.

The approach of these tests is to determine the EMC performance on dedicated global pins of the PSI5 transceiver which are considered as EMC relevant in the application. For a PSI5 satellite IC or for an embedded PSI5 transceiver IC, these pins are at least PSI+ (PSI_DATA), PSI- (PSI_GND) and V_{BAT} , if available.

The test methods used for the EMC characterization are based on the international standards for IC EMC tests and are described in Table 2.

Table 2 – Overview of required measurements and tests

Transceiver mode	Required test	Test method	Evaluation	Functional operation mode
Functional (powered)	RF emission	150 Ω direct coupling (IEC 61967-4)	Spectrum	Asynchronous
				Synchronous parallel bus ^a
	RF immunity	DPI (IEC 62132-4)	Function	Synchronous parallel bus ^a
				Asynchronous low-power ^b
	Impulse immunity	Non-synchronous transient injection (IEC 62215-3)	Function	Synchronous parallel bus ^a
				Asynchronous low-power ^b
Passive (unpowered)	ESD	Contact discharge (ISO 10605)	Damage	Off
^a If the PSI5 transceiver under test does not support Synchronous parallel bus mode, Asynchronous mode shall be used.				
^b The test with Asynchronous low-power mode is recommended with the motivation to evaluate the RF and impulse immunity performance with lower power supply levels on the interface. If the PSI5 transceiver does not support low-power mode, the test can be omitted.				

The 150 Ω direct coupling, DPI and impulse immunity test methods are chosen for the evaluation of the EMC characteristic of transceivers in functional modes. These three test methods are based on the same approach using conductive coupling. Therefore, it is possible to use the same test board for all tests in functional operation mode, which reduces the effort and increases the reproducibility and comparability of test results.

The ESD test is performed on a passive transceiver IC on a separate test board.

It is recommended to perform all measurements and tests with soldered transceivers on special test boards to ensure application like conditions and to avoid setup effects due to sockets. Test circuits and board design requirements for emission, immunity and ESD tests are described in Annex A and Annex B respectively.

Since PSI5 transceivers are mostly implemented with PSI5 ECU filter (PSI5 bus filter), the EMC performance of the PSI5 transceiver is evaluated with a bus filter at the PSI+/PSI- pins. In consequence, the frequency characteristics of these filter elements should be taken into account for the interpretation of the test results. Annex C provides example test limits and levels for PSI5 transceivers in automotive application.

5 Test and operating conditions

5.1 Supply and ambient conditions

For all tests and measurements under operating conditions the settings are based on systems with 12 V power supply, which is the main application of PSI5 transceivers. If a transceiver is designed or targeted for higher power supply voltages the test conditions and test targets shall be adapted and documented accordingly. The defined supply and ambient conditions for functional operation are given in Table 3.

Table 3 – Supply and ambient conditions for functional operation

Parameter	Value	Comment
Voltage supply $V_{BAT\ ext}$	$(14 \pm 0,2)$ V (default)	PSI5 ECU IC supply voltage
Test temperature	(23 ± 5) °C	
$V_{DD\ ext}$	$(3,3 \pm 0,1)$ V (transceiver dependent)	Digital/analog supply voltage for embedded PSI5 transceiver. Does not connect to the PSI5 bus.

For RF emission measurements, the ambient noise floor shall be at least 6 dB below the applied target limit and documented in the test report.

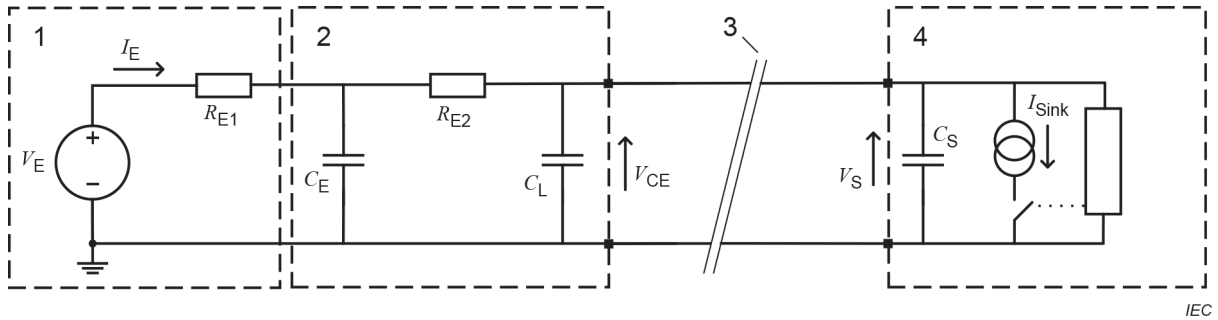
Unpowered ESD tests shall be carried out without any supply voltage and the requirements of ISO 10605 climatic environmental conditions shall be applied.

5.2 Test operation modes

The PSI5 transceiver ICs shall be tested in powered functional operation modes and in unpowered mode. Functional operation modes are Asynchronous mode (PSI5-A), Synchronous parallel bus mode (PSI5-P) and Asynchronous low-power mode.

- Asynchronous mode (PSI5-A): point-to-point connection for unidirectional, asynchronous data transmission between PSI5 ECU transceiver IC and a single PSI5 satellite IC (sensor). Figure 3 illustrates an example of this topology.
- Synchronous parallel bus mode (PSI5-P): bus network connection for bidirectional synchronous data transmission between PSI5 transceiver and one or more sensors, according to the TDMA method. An example with two (2) sensors is shown in Figure 4.

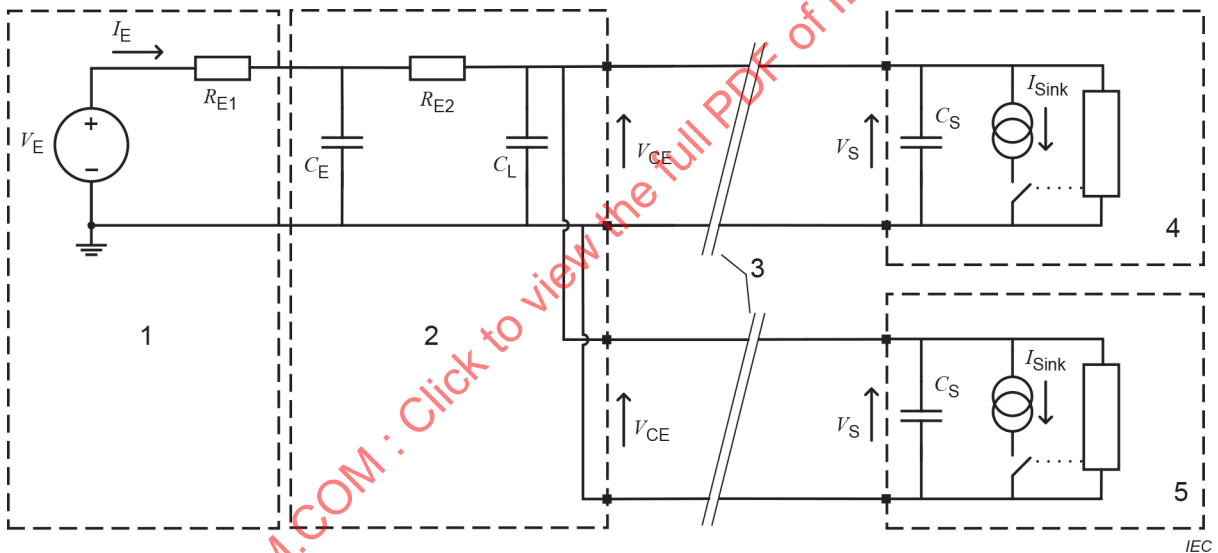
- Asynchronous low-power mode: mode with reduced sink current (I_{Sink}) in PSI5-A mode.



Key

- PSI5 ECU IC
- PSI5 ECU filter (PSI5 bus filter)
- two-wire PSI5 interface
- PSI5 satellite IC/sensor

Figure 3 – PSI5-A configuration with a single sensor connection with two wires



Key

- PSI5 ECU IC
- PSI5 ECU filter (PSI5 bus filter)
- two-wire PSI5 interface
- PSI5 satellite IC/sensor 1
- PSI5 satellite IC/sensor 2

Figure 4 – PSI5-P configuration with two sensor connection

Table 4 shows the sensor sink current specifications as a function of the operating mode.

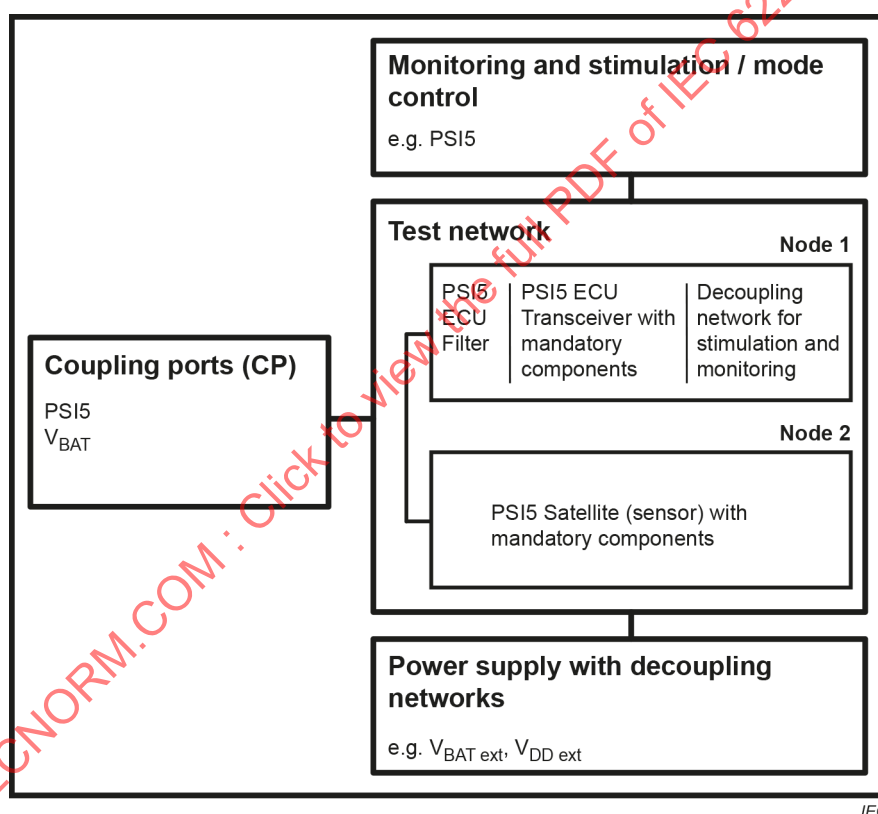
Table 4 – Sensor sink current specification

Operation mode	Sink current mA		
	Minimum	Typical	Maximum
Asynchronous mode (PSI5-A) and Synchronous parallel bus mode (PSI5-P)	22	26	30
Asynchronous low-power mode	11	13	15

5.3 Test configuration

5.3.1 General test configuration for functional test

The test configuration in general consists of PSI5 transceivers with mandatory external components in a minimal test network, where filtered power supplies, signals, monitoring probes and coupling ports are connected as shown in Figure 5.

**Figure 5 – General test configuration for tests in functional operation modes**

For evaluation of RF emission, RF immunity and impulse immunity characteristic of a PSI5 transceiver in functional operation mode, a minimal PSI5 test network, consisting of two nodes shall be used for PSI5-A, PSI5-P and Asynchronous low-power modes. The PSI5 ECU filter shall be implemented on the ECU node (node 1) as part of its mandatory components. The use of a filter on the satellite node (node 2) is optional and shall be implemented only if mandated by the IC manufacturer.

NOTE In specific cases or for analyses, a deviation from this setup can be agreed between the users of this document and will be noted in the test report.

5.3.2 General test configuration for unpowered ESD test

The general test configuration for unpowered ESD test of PSI5 transceiver ICs consists of a single PSI5 ECU IC or satellite IC with mandatory external components on a test board with discharge coupling ports as shown in Figure 6 (ECU IC) and Figure 7 (satellite IC).

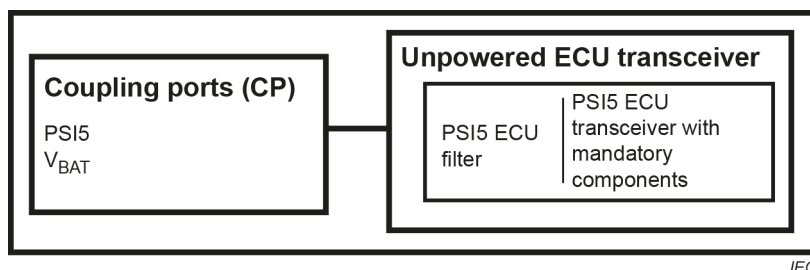


Figure 6 – General test configuration for unpowered ESD test of an ECU IC

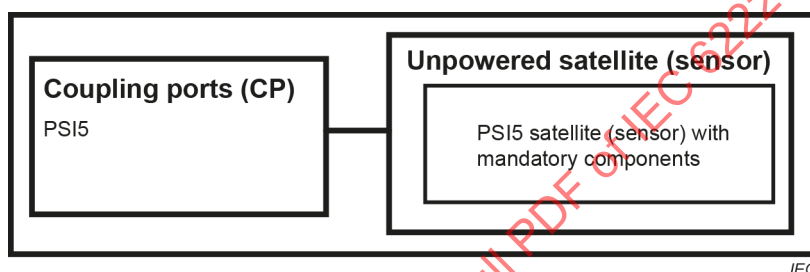
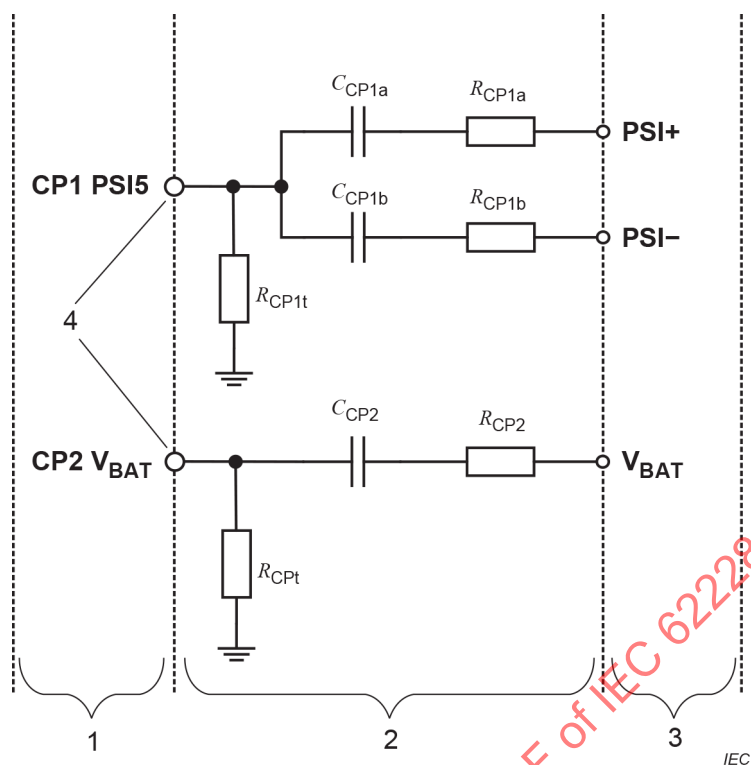


Figure 7 – General test configuration for unpowered ESD test of a satellite IC

5.3.3 Coupling ports for functional tests

The coupling ports are used to transfer disturbances to or from the test network with a defined transfer characteristic. The schematic of the coupling ports is shown in Figure 8. The values of the components are dependent on the test method and defined in Table 5. The tolerance of the components should be $\pm 1\%$ or less.

**Key**

- 1 coupling ports
- 2 coupling networks
- 3 pin networks, including all external mandatory components and decoupling networks for the respective pin or pins
- 4 RF connectors

Figure 8 – Coupling ports for transceiver emission and immunity tests**Table 5 – Definitions for component values of coupling ports for transceiver emission and immunity tests**

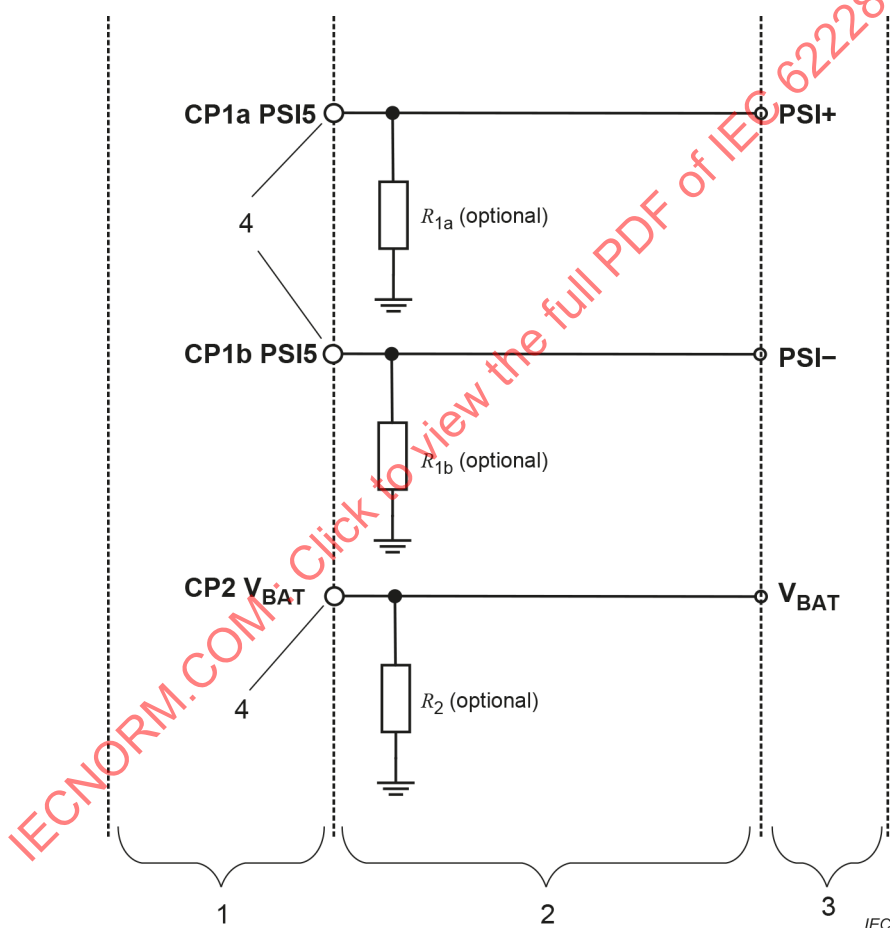
Port	Type	Purpose	Component		
			R_{CPx}	C_{CPx}	R_{CPt}
CP1	EMI1	RF measurement on PSI+/-	$R_{CP1a} = 120 \, \Omega$ $R_{CP1b} = 120 \, \Omega$	$C_{CP1a} = 1,0 \, \text{nF}$ $C_{CP1b} = 1,0 \, \text{nF}$	$R_{CP1t} = 51 \, \Omega$
	RF1	RF coupling on PSI+/-	$R_{CP1a} = 0 \, \Omega$ $R_{CP1b} = 0 \, \Omega$	$C_{CP1a} = 1,0 \, \text{nF}$ $C_{CP1b} = 1,0 \, \text{nF}$	not used
	IMP1	Impulse coupling on PSI+/-	$R_{CP1a} = 0 \, \Omega$ $R_{CP1b} = 0 \, \Omega$	$C_{CP1a} = 1,0 \, \text{nF}$ $C_{CP1b} = 1,0 \, \text{nF}$	not used
CP2	EMI2	RF measurement on V_{BAT}	$R_{CP2} = 120 \, \Omega$	$C_{CP2} = 6,8 \, \text{nF}$	$R_{CPt} = 51 \, \Omega$
	RF2	RF coupling on V_{BAT}	$R_{CP2} = 0 \, \Omega$	$C_{CP2} = 6,8 \, \text{nF}$	not used
	IMP2	Impulse coupling on V_{BAT}	$R_{CP2} = 0 \, \Omega$	shorted	not used

The characterization of the coupling ports shall be carried out as follows.

The magnitude of insertion losses (S_{21} measurement) between the ports CP1, CP2 and the respective transceiver signal pads on the test board shall be measured and documented in the test report. For this characterization, the coupling port shall be configured for RF immunity test and the PSI5 transceiver ICs shall be removed. All other components which are directly connected to the coupling port (e.g. filter to power supply or loads) shall remain on the test board.

5.3.4 Coupling ports for unpowered ESD tests

The coupling ports used for unpowered direct ESD tests connect the discharge points to the PSI5 transceiver IC test circuitry. The schematic and definitions of the coupling ports are given in Figure 9 and Table 6. Discharge point on PSI- will depend on implementation. The applicability of the ESD test in PSI- terminal can be agreed between the users of this document and the same can be noted in the test report.



Key

- 1 coupling ports
- 2 coupling networks
- 3 pin networks, including all external mandatory components for the respective pin or pins
- 4 discharge points

Figure 9 – Coupling ports for unpowered ESD tests

Table 6 – Definitions of coupling ports for unpowered ESD tests

Port	Type	Purpose	Components
CP1a	ESD1a	ESD coupling on PSI+	Metal trace for galvanic connection ^a
CP1b	ESD1b	ESD coupling on PSI- (if applicable)	Metal trace for galvanic connection ^a
CP2	ESD2	ESD coupling on V_{BAT}	Metal trace for galvanic connection ^a
^a The optional resistors R_{1a} , R_{1b} and R_2 with $R \geq 200 \text{ k}\Omega$ are used to avoid static pre-charge of discharge point caused by the ESD generator. A spark over at these resistors at high test levels shall be avoided. If a static pre-charge is prevented by the ESD generator construction, these resistors are not needed. Alternatively, an external resistor can be used to remove pre-charges of each discharge point before each single test.			

5.4 Test signals

5.4.1 General

Depending on the transceiver type, different test signals are defined for communication in normal operation mode and low-power mode of the PSI5 transceiver ICs.

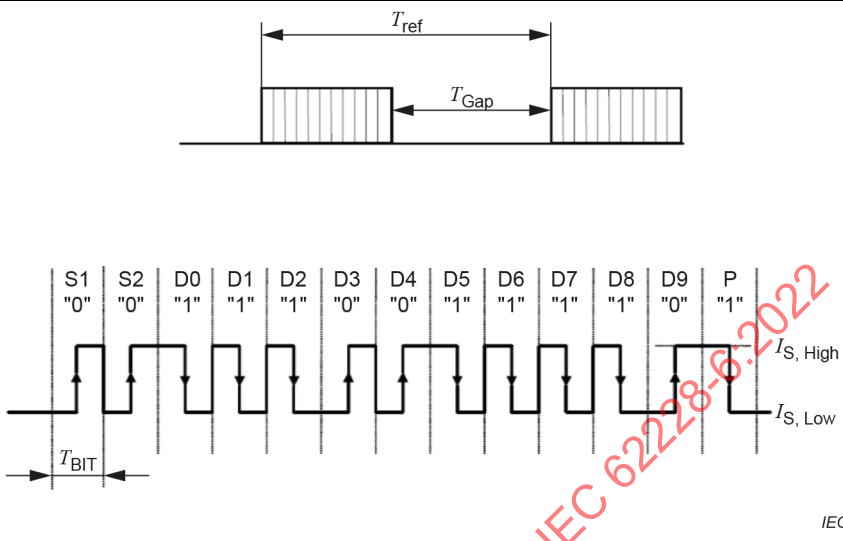
5.4.2 Test signals for Asynchronous mode

The communication test signals TX1 (125 kbps) and TX2 (189 kbps) shall be used for tests of standalone PSI5 transceiver ICs and ICs with embedded PSI5 transceiver in normal mode if no sensor data communication is applicable. The parameters of these periodical signals are defined in Table 7 and Table 8.

For PSI5 satellite ICs (e.g. sensors), the data frame pattern may be variable depending on the sensor data communication. For cases where TX1 or TX2 cannot be used, the acceptable data frame shall be defined and can be agreed between the users of this document and shall be noted in the test report.

The communication test signal TX3 for the Asynchronous low-power mode is defined in Table 9.

Table 7 – Communication test signal TX1 for Asynchronous mode (125 kbps)

Test signal	TX1
Frame format	Sensor to ECU as per PSI5 specification [1]
Signal type	 After switching on the power supply, the sensor starts transmitting data continuously. Each frame consists of 13 bits.
Protocol	PSI5-A10P-ttt/1L as per PSI5 specification, where ttt is the cycle time [1] ¹
Data-rate	125 kbps, $T_{\text{BIT}} = 8,0 \mu\text{s}$
T_{ref}	Sensor dependent, e.g. 224 μs
T_{Gap}	$\geq 8,4 \mu\text{s}$
Amplitude ($I_{\text{S,High}} - I_{\text{S,Low}}$)	26 mA

¹ Numbers in square brackets refer to the Bibliography.

Table 8 – Communication test signal TX2 for Asynchronous mode (189 kbps)

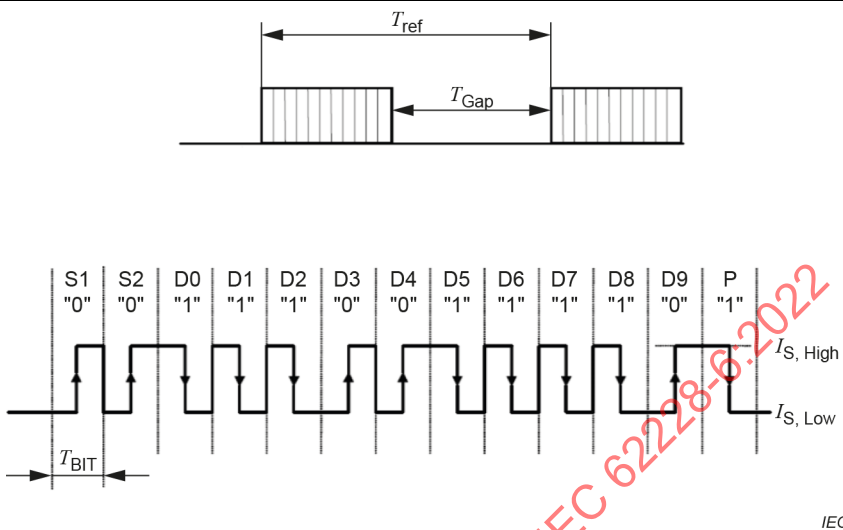
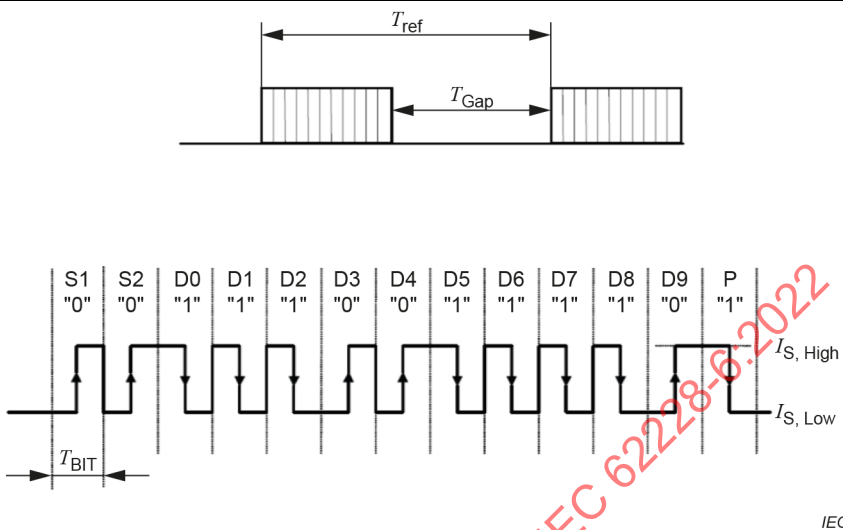
Test signal	TX2
Frame format	Sensor to ECU as per PSI5 specification [1]
Signal type	 After switching on the power supply, the sensor starts transmitting data continuously. Each frame consists of 13 bits. IEC
Protocol	PSI5-A10P-ttt/1H as per PSI5 specification, where ttt is the cycle time [1]
Data-rate	189 kbps, $T_{BIT} = 5,3 \mu s$
T_{ref}	Sensor dependent, e.g. 224 μs
T_{Gap}	$\geq 5,6 \mu s$
Amplitude ($I_{S,High} - I_{S,Low}$)	26 mA

Table 9 – Communication test signal TX3 for Asynchronous low-power mode

Test signal	TX3
Frame format	Sensor to ECU as per PSI5 specification [1]
Signal type	 After switching on the power supply, the sensor starts transmitting data continuously. Each frame consists of 13 bits.
Protocol	PSI5-A10P-ttt/1L as per PSI5 specification, where ttt is the cycle time [1]
Data-rate	125 kbps, $T_{BIT} = 8,0 \mu s$
T_{ref}	Sensor dependent, e.g. 224 μs
T_{Gap}	$\geq 8,4 \mu s$
Amplitude ($I_{S,High} - I_{S,Low}$)	13 mA

5.4.3 Test signal for Synchronous parallel bus mode

The communication test signals TX4 and TX5 shall be used for tests of standalone PSI5 transceiver ICs and ICs with embedded PSI5 transceiver in normal mode. The parameters of these periodical signals are defined in Table 10 and Table 11.

Table 10 – Communication test signal TX4 for Synchronous parallel bus mode

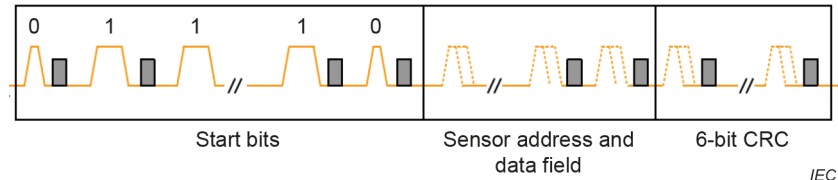
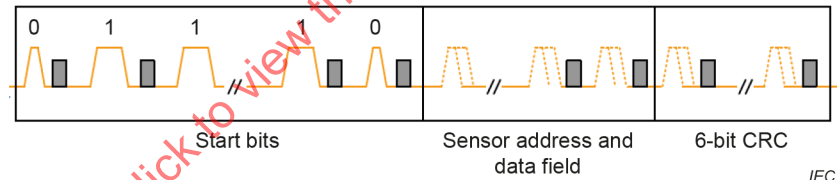
Test signal	TX4
Frame format	Pulse width method as per PSI5 specification [1] ECU to sensor
Signal type	 Start bits Sensor address and data field 6-bit CRC IEC
Protocol	PSI5-P10P-ttt/2L as per PSI5 specification, where ttt is the cycle time [1]
Data-rate	125 kbps, $T_{\text{BIT}} = 8,0 \mu\text{s}$
Cycle time	ttt, e.g. 500 μs
Amplitude (referenced to $V_{\text{CE Base}}$)	3,5 V

Table 11 – Communication test signal TX5 for Synchronous parallel bus mode

Test signal	TX5
Frame format	Pulse width method as per PSI5 specification [1] ECU to sensor
Signal type	 Start bits Sensor address and data field 6-bit CRC IEC After switching on the power supply, the sensor starts transmitting data continuously
Protocol	PSI5-P10P-ttt/2H PSI5 specification, where ttt is the cycle time [1]
Data-rate	189 kbps, $T_{\text{BIT}} = 5,3 \mu\text{s}$
Cycle time	ttt, e.g. 500 μs
Amplitude (referenced to $V_{\text{CE Base}}$)	3,5 V

5.5 Evaluation criteria

5.5.1 General

For immunity performance evaluation of PSI5 transceiver ICs, different evaluation criteria are defined for functional operation modes during exposure to disturbances and for unpowered condition after exposure to disturbances.

PSI5 transceiver ICs shall be tested following the definitions for standard PSI5 transceivers even if they have additional functionality (e.g. system base chip). If necessary, for the test purpose, other functions of such ICs can be used for monitoring.

The resulting functional status of the PSI5 transceiver IC shall be classified in status classes A_{IC} , C_{IC} or D_{IC} according to IEC 62132-1.

5.5.2 Evaluation criteria in functional operation modes during exposure to disturbances

The evaluation criteria in functional operation mode are defined for standard PSI5 transceiver ICs and embedded PSI5 transceivers in Table 12. For PSI5 satellite ICs (e.g. sensors), the acceptable data frame shall be defined as an evaluation criterion and can be agreed between the users of this document and shall be noted in the test report.

The specified boundary values shall be used for failure monitoring. The failure validation applies to all transceivers in the test network if not otherwise defined. As soon as a transceiver under test violates the specific boundary values, the error event for this test case has occurred. The reference values of the monitored signals depend on the transceiver under test and shall be captured in undisturbed conditions before the test. These reference signals combined with the boundary values are used to generate the failure validation masks. Deviations from the defined boundary values can be agreed and shall be noted in the test report.

In normal operation mode, the communication and effects on other functions shall be evaluated. Additionally, in low-power mode, the unwanted change to normal operation shall be evaluated.

Table 12 – Evaluation criteria for standalone and embedded PSI5 transceiver IC in functional operation modes

Transceiver operation mode	Purpose	Test signal	Monitoring condition		PSI5 communication check
			Trigger	Observation window	
Asynchronous mode	Sensor to ECU communication	TX1 TX2	First rising edge of TX1 or TX2 signal	1 frame	Error indication ^a
Asynchronous low-power mode	Sensor to ECU communication	TX3	First rising edge of TX3 signal	1 frame	Error indication ^a
Synchronous parallel bus mode	ECU to sensor(s) communication	TX4 TX5	First rising edge of TX4 or TX5 signal	1 frame	Error indication ^b
^a ECU shall be configured to detect and report resets, communication errors (e.g. encoding, parity errors) and data errors (e.g. no data or data out of range). ^b PSI5 analyzer or the ECU shall be configured to detect and report CRC error.					

5.5.3 Evaluation criteria in unpowered condition after exposure to disturbances

The input characteristic of a pin under test to GND (current versus voltage) shall be measured using, for example, a semiconductor parameter analyzer. The test voltage range should cover or exceed the absolute maximum voltage rating of the pin under test up to the level where, for example, break down, snap back or clamping occurs. Alternatively, to the above described I-V characteristic test a parameter test according to data sheet of the DUT can be used as well to verify damages of the IC.

EXAMPLE Commonly used test voltages can be ± 50 V to ± 70 V with test current limitations of $\pm 0,5$ mA to ± 5 mA.

Ensure not to damage the IC during the characteristic curve measurement. Any significant change of I-V characteristic (e.g. more than ± 5 % of maximum applied test voltage or current) measured before and after the immunity test can be considered as a failure.

Figure 10 shows an example drawing of the maximum deviation on an I-V characteristic.

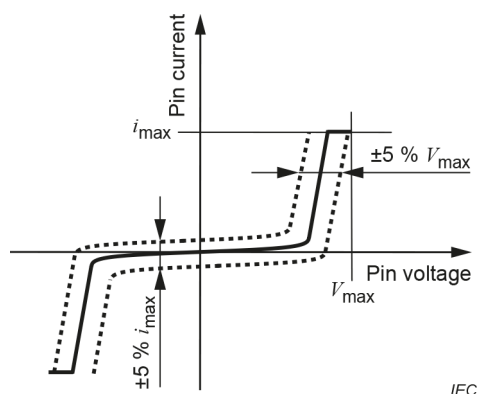


Figure 10 – Example drawing of the maximum deviation on an I-V characteristic

6 Test and measurement

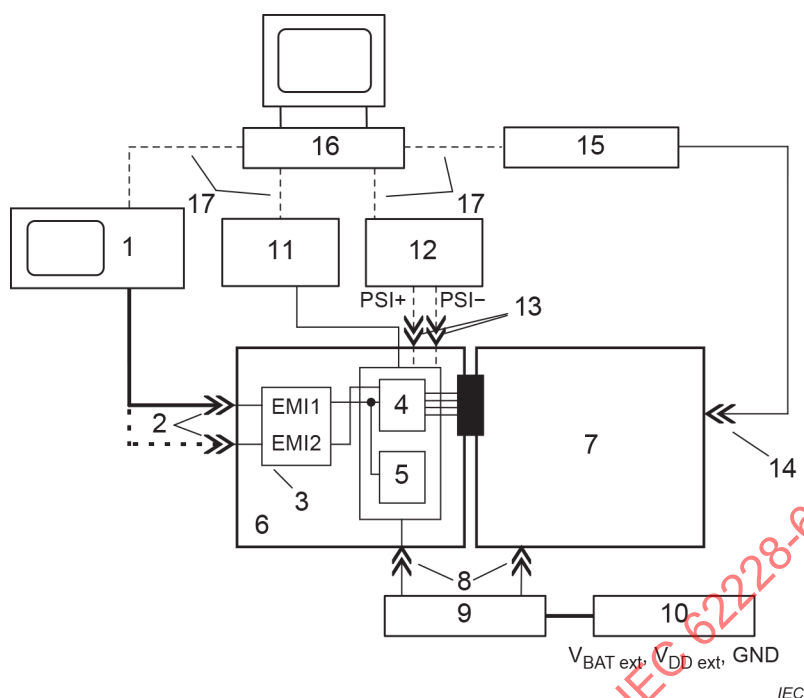
6.1 Emission of RF disturbances

6.1.1 Test method

The measurement of the RF emission shall be realized by 150 Ω direct coupling method according to IEC 61967-4.

6.1.2 Test setup

The RF emission measurement of a transceiver shall be carried out using a setup according to Figure 11. The details of the test circuit are described in Annex A. The test board details are described in Annex B.



Key

1	spectrum analyzer/EMI receiver	10	power supply ($V_{BAT\ ext}$, $V_{DD\ ext}$, GND)
2	coaxial connectors (PSI5: EMI1, V_{BAT} : EMI2)	11	mode control unit (optional)
3	coupling ports (EMI1: CP1, EMI2: CP2)	12	PSI5 analysis tool (optional)
4	node 1 (PSI5 ECU IC)	13	connectors (optional for PSI5 analysis)
5	node 2 (PSI5 satellite IC)	14	connectors (optional for monitoring and stimulation)
6	test board	15	pattern generator (optional)
7	host controller board	16	control PC (optional)
8	supply terminals	17	remote control/test automation (optional)
9	decoupling networks		

Figure 11 – Test setup for measurement of RF disturbances

The test equipment definitions are the following:

- spectrum analyzer/EMI receiver;
- test board;
- pattern generator (optional);
- power supply;
- mode control unit (optional, if possible, remotely controlled by the PC);
- control PC (optional);
- PSI analyzer (optional, may be needed for testing ICs with embedded PSI5 transceiver).

It is possible to integrate the function of the mode control unit, PSI analysis tool and pattern generator within the ECU node (for example as a combination of a PSI5 transceiver ECU IC with a microcontroller). This ECU can be on a separate PCB and connected to the test board by PSI5 communication lines.

Alternatively, the functions of the mode control unit, PSI analysis and pattern generator can be separated using optical couplers and connected to the test board.

If the PSI5 ECU IC is being evaluated, it is recommended to decouple the sensor side with the use of appropriate filters (e.g. 5 μ H inductor artificial network, etc) as per the guidelines provided in IEC 62132-4 and IEC 62215-3. If the PSI5 sensor IC is being evaluated, it is recommended to decouple the PSI5 ECU with appropriate filters. The used filter shall be documented in the test report.

6.1.3 Test procedure and parameters

The RF emission test shall be performed using the test parameters shown in Table 13.

Table 13 – Parameters for emission measurements

Transceiver type	Frequency MHz	Transceiver operation mode(s)	Test signal(s)
Standard PSI5 transceiver IC	0,15 to 1 000	Asynchronous mode	TX1, TX2, TX3, TX4, TX5
IC with embedded PSI5 transceiver		Asynchronous low-power mode Synchronous parallel bus mode	

The settings of the RF measurement equipment are given in Table 14.

Table 14 – Settings of the RF measurement equipment

RF Measurement equipment	Spectrum analyzer	EMI receiver
Detector	Peak	
Frequency range	0,15 MHz to 1 000 MHz	
Resolution bandwidth (RBW) 150 kHz to 30 MHz: 30 MHz to 1 000 MHz:	10 kHz 100 kHz	9 kHz 120 kHz
Video bandwidth (VBW)	≥ 3 times RBW	-
Numbers of sweeps	10 (max. hold)	-
Measurement time per step	-	≥ 5 ms
Frequency sweep time	≥ 20 s	-
Frequency step width 150 kHz to 30 MHz: 30 MHz to 1 000 MHz:	- -	≤ 5 kHz ≤ 50 kHz
NOTE FFT based EMI receivers can be used as well if they meet CISPR 16-1-1 definitions.		

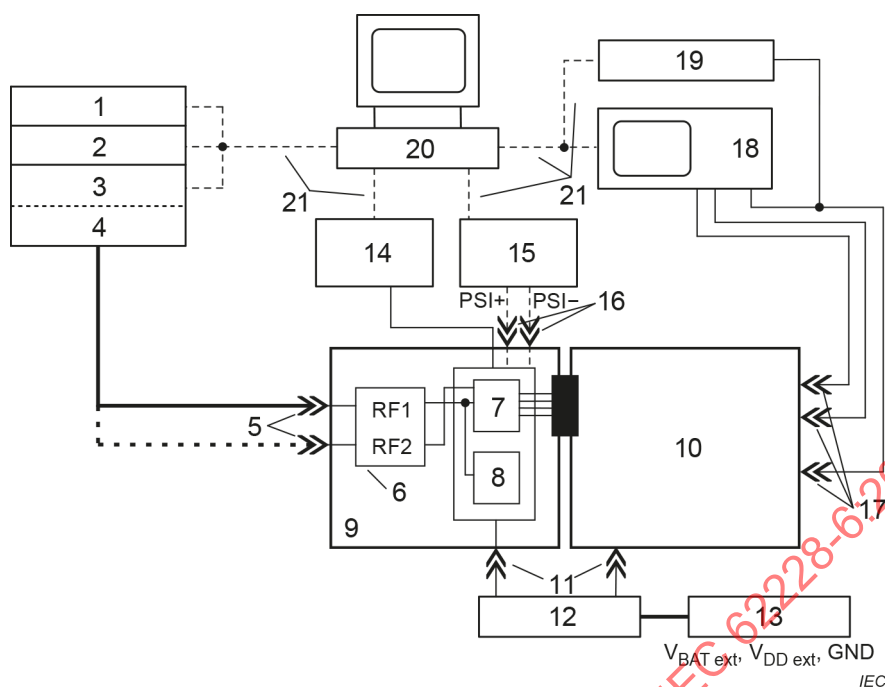
6.2 Immunity to RF disturbances

6.2.1 Test method

The test of the RF immunity shall be realized by using the DPI test method according to IEC 62132-4. The details of the test circuit are described in Annex A. The test board details are described in Annex B.

6.2.2 Test setup

The RF immunity tests of a transceiver shall be carried out using a setup according to Figure 12.



Key

1	RF generator	12	decoupling networks
2	RF amplifier	13	power supply (V_{BAText} , V_{DDext} , GND)
3	RF power meter	14	mode control unit (optional)
4	directional coupler	15	PSI5 analysis tool (optional)
5	coaxial connectors (PSI5: RF1, V_{BAT} : RF2)	16	connectors (optional for PSI5 analysis)
6	coupling ports (RF1: CP1, RF2: CP2)	17	connectors (optional for monitoring and stimulation)
7	node 1 (PSI5 ECU IC)	18	digital storage oscilloscope (optional)
8	node 2 (PSI5 satellite IC)	19	pattern generator (optional)
9	test board	20	control PC (optional)
10	host controller board	21	remote control/test automation (optional)
11	supply terminals		

Figure 12 – Test setup for DPI tests

The test equipment definitions are the following:

- RF generator ($f = 1 \text{ MHz} - 1\,000 \text{ MHz}$);
- RF amplifier ($P \geq 10 \text{ W}$);
- power meter with directional coupler ($f = 1 \text{ MHz} - 1\,000 \text{ MHz}$);
- test board;
- pattern generator (optional);
- power supply;
- mode control unit (optional, if possible, remotely controlled by the PC);
- control PC (optional);
- digital storage oscilloscope (DSO);
- PSI5 analysis tool (optional, for testing ICs with embedded PSI5 transceiver).

It is possible to integrate the function of the mode control unit, PSI analysis tool, pattern generator and DSO within the ECU node (for example as a combination of a PSI5 transceiver ECU IC with a microcontroller). This ECU can be on a separate PCB and connected to the test board by PSI5 communication lines.

Alternatively, the functions of the mode control unit, PSI analysis and pattern generator can be separated using optical couplers and connected to the test board.

If the PSI5 ECU IC is being evaluated, it is recommended to decouple the sensor side with the use of appropriate filters (e.g. 5 μ H inductor artificial network, etc.) as per the guidelines provided in IEC 62132-4 and IEC 62215-3. If the PSI5 sensor IC is being evaluated, it is recommended to decouple the PSI5 ECU with appropriate filters. The used filter shall be documented in the test report.

6.2.3 Test procedure and parameters

To determine the RF immunity of the PSI5 transceiver ICs, tests with the parameters shown in Table 15 shall be carried out.

Table 15 – Specifications for DPI tests

Item	Parameter	
	Range	Step
Frequency (MHz)	1 to 10	0,25
	10 to 100	1
	100 to 200	2
	200 to 400	4
	400 to 1 000	10
Minimum forward power	10 dBm (10 mW)	
Maximum forward power	36 dBm (4 W)	
Power step size	0,5 dB	
Dwell time	1 s	
Modulation	CW: 1 MHz to 1 000 MHz AM 80 % 1 kHz ($\hat{P}_{AM} = \hat{P}_{CW}$): 1 MHz to 800 MHz PM 217 Hz, ton 577 μ s ($\hat{P}_{PM} = \hat{P}_{CW}$): 806 MHz to 915 MHz	
Test procedure for evaluation of functional status class A _{IC}	Searching for malfunction during the complete dwell time while power is stepwise increased. An optimized control procedure can be used to reduce the test time. Example: Procedure for each frequency step: • start with maximum forward power or with the level that caused a malfunction at the previous frequency step; • in case of malfunction at this power level, reduce the power level (e.g. by 6 dB) and repeat the test; • increase the power stepwise until a malfunction occurs or the maximum forward power is reached; • the immunity level at this frequency is the maximum forward power that causes no malfunction.	
Test procedure for evaluation of functional status class C _{IC} or D _{IC}	Apply power for each frequency step and evaluate the functional status after each test.	

The tests for functional status class A_{IC} evaluation for standard PSI5 transceiver ICs and ICs with embedded PSI5 transceiver shall be performed according to the scheme in Table 16.

For each test, an immunity threshold curve with the forward power as a parameter has to be determined and documented in a diagram in the test report.

Table 16 – Required DPI tests for functional status class A_{IC} evaluation of Standard PSI5 transceiver ICs and embedded PSI5 transceiver ICs

Transceiver operation mode	Coupling port	Pins	Test signals	PSI5 data analysis for failure validation
Asynchronous mode ^a	RF1	PSI+ PSI-	TX1, TX2	X ^b
	RF2 ^d	V _{BAT}		X ^b
Synchronous parallel bus mode	RF1	PSI+ PSI-	TX4, TX5	X ^b
	RF2 ^d	V _{BAT}		X ^b
Asynchronous low-power mode ^c	RF1	PSI+ PSI-	TX3	X ^b
	RF2 ^d	V _{BAT}		X ^b

X The test for failure validation shall be performed.

^a Asynchronous mode shall be used only if the PSI5 transceiver under test does not support Synchronous parallel bus mode.

^b PSI5 data frame or CRC error analysis can be performed either using a PSI analyzer or using the ECU node if the data analysis function is integrated in the ECU.

^c The test with low power mode shall be performed only if the sensor supports low power mode operation. The test in the frequency range from 1 MHz to 8 MHz is optional in this mode.

^d The test on V_{BAT} through RF2 coupling port is applicable only for PSI5 ECU ICs.

The tests for functional status class C_{IC} or D_{IC} shall be performed for both types of PSI5 transceiver ICs according to Table 17.

Table 17 – Required DPI tests for functional status class C_{IC} or D_{IC} evaluation of standard PSI5 transceiver ICs and ICs with embedded PSI5 transceiver

Transceiver operation mode	Coupling port	Pins	Test signals	PSI5 data analysis for failure validation
Asynchronous mode ^a	RF1	PSI+ PSI-	TX1, TX2	X ^b
	RF2 ^c	V _{BAT}		
Synchronous parallel bus mode	RF1	PSI+ PSI-	TX4, TX5	X ^b
	RF2 ^c	V _{BAT}		

X The test for failure validation shall be performed.

^a Asynchronous mode shall be used only if the PSI5 transceiver under test does not support Synchronous parallel bus mode.

^b PSI5 data frame or CRC error analysis can be performed either using a PSI analyzer or using the ECU node if the data analysis function is integrated in the ECU.

^c The test on V_{BAT} through RF2 coupling port is applicable only for PSI5 ECU ICs.

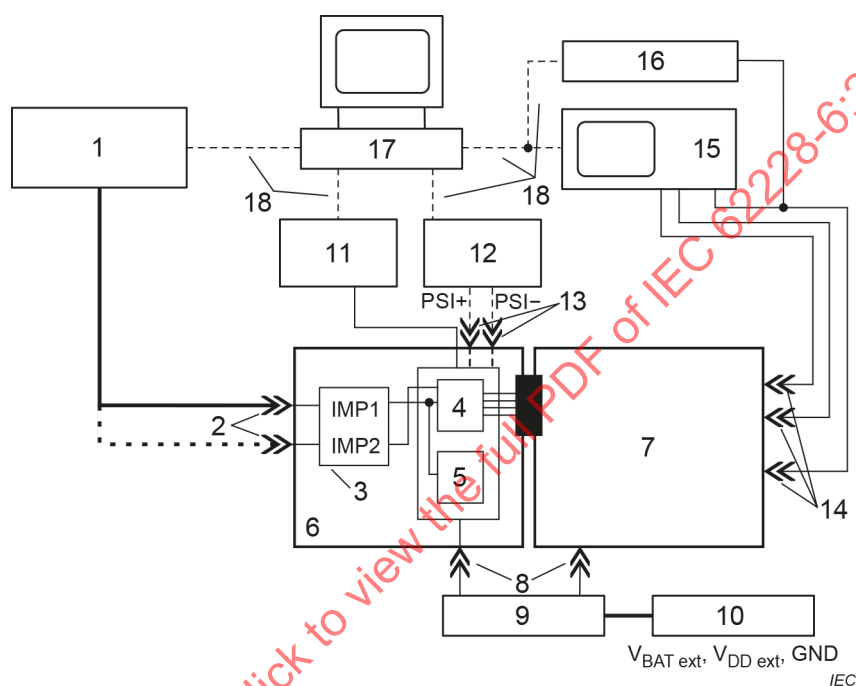
6.3 Immunity to impulses

6.3.1 Test method

The test of the impulse immunity shall be realized by using the non-synchronous transient injection method according to IEC 62215-3.

6.3.2 Test setup

The impulse immunity tests of a transceiver shall be carried out using a setup according to Figure 13. The details of the test circuit are described in Annex A. The test board details are described in Annex B.



Key

1	test pulse/transient generator	10	power supply ($V_{BAT\ ext}$, $V_{DD\ ext}$, GND)
2	coaxial connectors (PSI5: IMP1, V_{BAT} : IMP2)	11	mode control unit (optional)
3	coupling ports (IMP1: CP1, IMP2: CP2)	12	PSI5 analysis tool (optional)
4	node 1 (PSI5 ECU IC)	13	connectors (optional for PSI5 analysis)
5	node 2 (PSI5 satellite IC)	14	connectors (optional for monitoring and stimulation)
6	test board	15	digital storage oscilloscope (optional)
7	host controller board	16	pattern generator (optional)
8	supply terminals	17	control PC (optional)
9	decoupling networks	18	remote control/test automation (optional)

Figure 13 – Test setup for impulse immunity tests

The test equipment definitions are the following:

- test pulse generator (according to ISO 7637-2);
- test board;
- pattern generator;
- power supply;
- mode control unit (optional, if possible, remotely controlled by the PC);
- control PC (optional);
- digital storage oscilloscope (DSO);
- PSI5 analysis tool (optional, for testing ICs with embedded PSI5 transceiver).

It is possible to integrate the function of the mode control unit, PSI analysis tool, pattern generator and DSO within the ECU node (for example as a combination of a PSI5 transceiver ECU IC with a microcontroller). This ECU can be on a separate PCB and connected to the test board by PSI5 communication lines.

Alternatively, the functions of the mode control unit, PSI analysis and pattern generator can be separated using optical couplers and connected to the test board.

If the PSI5 ECU IC is being evaluated, it is recommended to decouple the sensor side with the use of appropriate filters (e.g. 5 μ H inductor artificial network, etc) as per the guidelines provided in IEC 62132-4 and IEC 62215-3. If the PSI5 sensor IC is being evaluated, it is recommended to decouple the PSI5 ECU with appropriate filters. The used filter shall be documented in the test report.

6.3.3 Test procedure and parameters

To determine the immunity of the transceiver against impulses defined in ISO 7637-2, tests with the following definitions (Table 18) and parameters (Table 19) shall be performed.

Table 18 – Specifications for impulse immunity tests

Item	Definitions and parameters
Test pulses	1, 2a, 3a, 3b at coupling port IMP2; test pulse generator provides impulses and supply voltage V_{BAT} for DUT 3a, 3b, (1, 2a optional) at coupling port IMP1; test pulse generator provides impulses alone and no supply voltage See Table 19 for test level parameters.
Amplitude step size	10 V
Dwell time	1 min for tests of functional status class A_{IC} 10 min for tests of functional status class C_{IC} or D_{IC}
Test procedure for functional status class A_{IC}	Searching for malfunction during a dwell time of minimum 5 s while pulse amplitude is stepwise increased up to the defined test pulse levels (as e.g. given in Table C.1) At the determined maximum voltage, the achieved immunity level shall be proved with a dwell time of 1 min. An optimized control procedure can be used to reduce test time. The immunity level is the maximum amplitude that causes no malfunction.
Test procedure for functional status class C_{IC} or D_{IC}	Apply the defined test pulses (as e.g. given in Table C.1) and evaluate the functional status after each test.

Table 19 – Parameters for impulse immunity test

Test pulse ^a	Maximum pulse amplitude $V_{S \max}$	Pulse/burst repetition frequency ($1/t_1$)	Internal resistance R_i	Remarks
	V	Hz	Ω	
1	–100	2	10	Battery shall be off only during the pulse
2a	+75	2	2	-
3a	–150	10 000	50	-
3b	+100	10 000	50	-
^a According to ISO 7637-2, pulse amplitudes are defined under open load conditions, parameters for rise time and duration for 12 V- systems.				

The tests for functional status class A_{IC} evaluation for standard PSI5 transceiver ICs and for ICs with embedded PSI5 transceiver shall be performed according to the scheme in Table 20.

For each test, an impulse immunity level shall be determined and documented in the test report.

Table 20 – Required impulse immunity tests for functional status class A_{IC} evaluation of standard and embedded PSI5 transceiver ICs

Transceiver operation mode	Coupling port	Pins	Test signal	PSI5 data analysis tool (failure validation)
Asynchronous mode	IMP1	PSI+ PSI-	TX1	X
	IMP2 ^b	V_{BAT}	TX2	X
Asynchronous low-power mode ^a	IMP1	PSI+ PSI-	TX3	X
	IMP2 ^b	V_{BAT}		X
Synchronous parallel bus mode	IMP1	PSI+ PSI-	TX4	X
	IMP2 ^b	V_{BAT}	TX5	X
X The test for failure validation shall be performed.				
^a The test with low power mode shall be performed only if the sensor supports low power mode operation.				
^b The test on V_{BAT} through IMP2 coupling port is applicable only for PSI5 ECU ICs.				

The tests for functional status class C_{IC} or D_{IC} shall be performed for both types of PSI5 transceiver ICs according to Table 21.

Table 21 – Required impulse immunity tests for functional status class C_{IC} or D_{IC} evaluation of Standard PSI5 transceiver ICs and ICs with embedded PSI transceiver

Transceiver operation mode	Coupling port	Pins	Test signal	PSI5 data analysis tool (failure validation)
Asynchronous mode	IMP1	PSI+ PSI-	TX1	X
	IMP2 ^a	V_{BAT}	TX2	X
Synchronous parallel bus mode	IMP1	PSI+ PSI-	TX4	X
	IMP2 ^a	V_{BAT}	TX5	X
X The test for failure validation shall be performed.				
^a The test on V_{BAT} through IMP2 coupling port is applicable only for PSI5 ECU ICs.				

6.4 Electrostatic discharge (ESD)

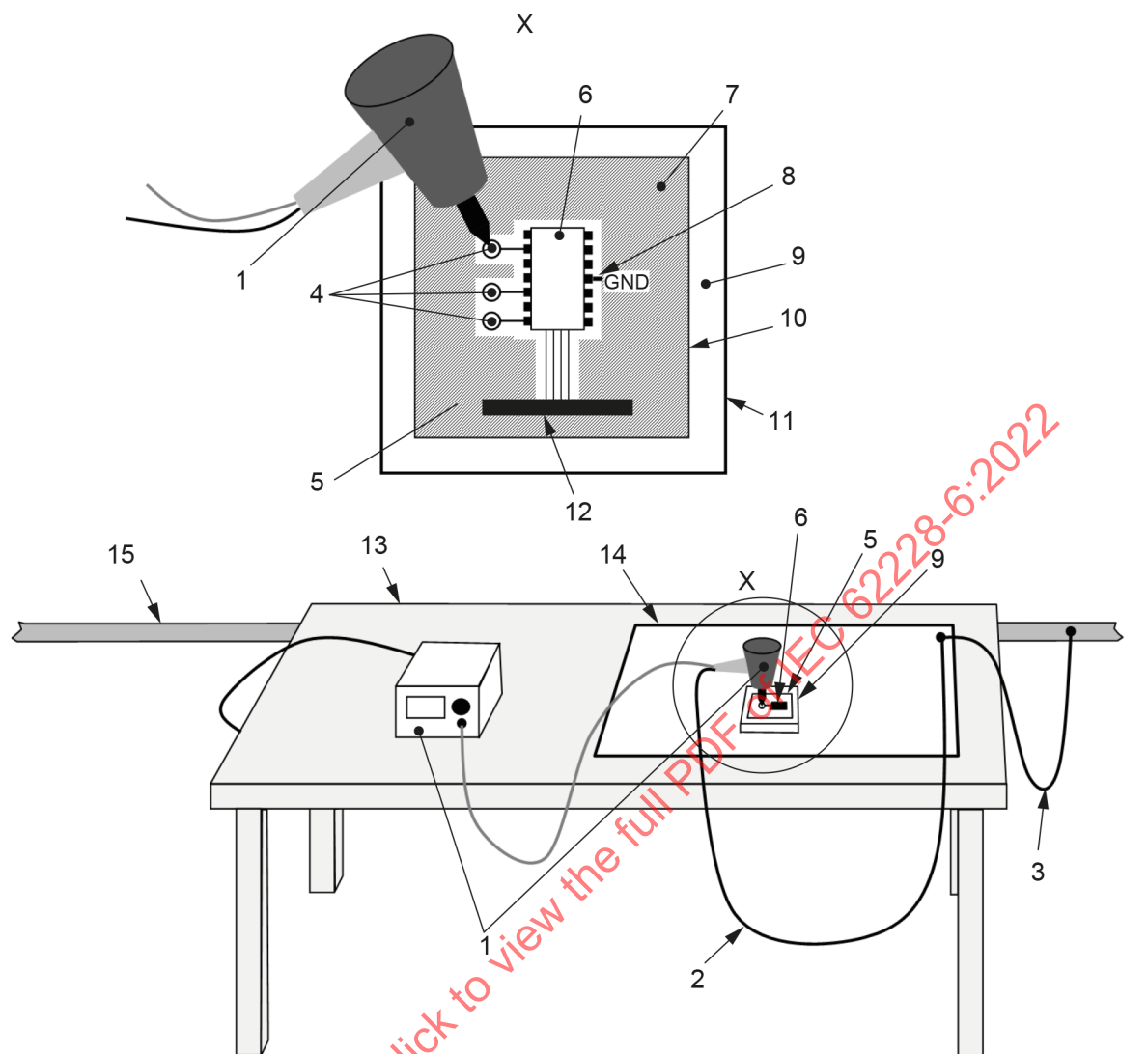
6.4.1 Test method

The ESD immunity test shall be realized by using the direct ESD discharge method according to ISO 10605.

6.4.2 Test setup

The ESD immunity tests of PS15 transceiver ICs shall be carried out using a test setup according to Figure 14.

IECNORM.COM : Click to view the full PDF of IEC 62228-6:2022



IEC

Key

- | | | | |
|---|--|----|--|
| 1 | ESD generator | 9 | metallic test fixture |
| 2 | ESD generator ground return cable | 10 | surface connection of ESD test board ground (GND) to metallic test fixture |
| 3 | connection to protective earth | 11 | surface connection of metallic test fixture to the ground plane |
| 4 | discharge points (PSI+: ESD1a, PSI-: ESD1b, if applicable, V_{BAT} : ESD2) | 12 | connector for monitoring and stimulation |
| 5 | ESD test board | 13 | non-metallic table |
| 6 | DUT | 14 | ground plane |
| 7 | ground plane of ESD test board (GND) | 15 | protective earth |
| 8 | connection of ground pin of DUT to the ground plane of ESD test board (GND) | | |

Figure 14 – Test setup for direct ESD tests

The test equipment definitions are the following:

- ESD test generator (according to ISO 10605, contact discharge module $C = 150 \text{ pF}$ and $R = 330 \text{ }\Omega$);
- ESD test board;
- ground plane;
- test fixture.

The ground plane with a minimum size of, for example, $0,5 \text{ m} \times 0,5 \text{ m}$ represents the reference ground plane for the ESD test setup and shall be connected to protective earth of the electrical grounding system of the test laboratory. The ESD test generator ground return cable shall be directly connected to this reference plane.

The metallic test fixture positions the ESD test board and directly connects the ESD test board ground plane to the reference ground plane. The connections are made by surface contacts and shall have a low impedance and low inductance. This surface connection should have a contact area of at least 4 cm^2 . Copper tapes can be used in addition.

When testing, the tip of the ESD test generator shall be directly contacted with one of the discharge points (ESD1a, ESD1b, ESD2) on the ESD test board (test circuit is described in Annex A).

For the evaluation of damages, a specific test extension frame or IC adapter may be used to make contact with the pins of the transceiver after the ESD pulse.

6.4.3 Test procedure and parameters

To determine the ESD robustness of PSI5 transceiver ICs against damages, tests shall be carried out following the specifications given in Table 22.

Table 22 – Specifications for direct ESD tests

Item	Parameter
Type of discharge	Contact
Discharge circuit	$R = 330 \, \Omega$, $C = 150 \, \text{pF}$
Discharge voltage levels	Start level 1 kV Stop level $V_{\text{ESD_damage}}$ or 15 kV
Discharge voltage steps	1 kV step up to $V_{\text{ESD}} = 15 \, \text{kV}$
Test procedure	1) Reference measurement of PSI5 signal in normal mode (DUT transmitting) and I-V characteristic of all pins to be tested (pin to GND, if not otherwise specified). 2) 3 ESD pulses with positive polarity on discharge point ESD2 (V_{BAT}) with 5 s delay in between; after each single ESD pulse, the pin or discharge point shall be discharged to the ground to ensure zero potential before the next ESD pulse. 3) Failure validation. 4) Proceed with points 2) to 3) with discharge points ESD1a (PSI+) and ESD1b (PSI-), if applicable. 5) Proceed with point 2) to 5) with negative polarity. 6) Proceed with point 2) to 6) with the next higher ESD test voltage up to damage of the tested pin. If one pin is damaged, a new IC shall be used if the test at other pins is continued.
Failure validation	1) Evaluation of I-V characteristic according to 5.5.3. 2) Additional functional test at each test voltage level or at the highest passing test voltage level: Evaluation of PSI5 signal. The maximum allowed deviation to the reference signal shall be smaller than 5 %. 3) Document the functional test result at the highest passing test voltage.

7 Test report

The following items should be included in the test report:

- schematic diagram of test configurations;
- failure criteria, used at immunity tests;
- picture or drawing of test circuit boards;
- transfer characteristics of coupling and decoupling networks;
- description of test equipment;
- description of any deviation from previously defined test parameter;
- test results.

Annex A (normative)

PSI5 test circuits

A.1 General

The PSI5 test circuits define the details of the complete test circuitry for testing the PSI5 transceiver ICs in functional operating modes under the minimal test network consisting of two nodes and in the unpowered mode of a single PSI5 transceiver IC for ESD. It defines the mandatory and optional components for the PSI5 transceiver IC functions and components for coupling networks, and decoupling networks, which are used for power supply, stimulation, monitoring and testing of the DUT.

The PSI5 transceiver IC pins on the schematics shown in Annex A are illustrated as an example. See the product specifications of the transceiver IC for the test board design.

A.2 Test circuit for emission and immunity tests on a PSI5 ECU IC

A general test circuit diagram of a minimal PSI5 communication network with two PSI5 nodes, for emission and immunity testing, where the ECU IC is the DUT, is given in Figure A.1. The general circuit in Figure A.1 considers that the PSI5 transceiver ICs have a dedicated return path for the PSI5 signal (PSI-), which is usually internally connected to ground (GND) on the PSI5 ECU IC. If the IC does not have a dedicated PSI- pin, GND pin shall be used as return path for the PSI5 signal. In such cases, PSI+ and GND shall be routed symmetrically.

A PSI5 network consists of an ECU transceiver IC (U1) and satellite IC (U2), mandatory components for operation of the ICs (D11, C11, C12, C13, C14), mandatory PSI5 ECU filter components (R1, C1 and C2), optional components for ESD suppression (X1, X2), and decoupling networks at satellite node (L1 and L2).

VBAT has the bypass capacitor recommended by the IC manufacturer (C11; e.g. $C = 100 \text{ nF}$), and charge retention capacitor (C12; e.g. $C = 10 \text{ }\mu\text{F}$). The power shall be supplied through reverse protection diode (D11) and bypass capacitor (C13; e.g. $C = 100 \text{ nF}$). If additional components are required for nominal operation of the PSI5 satellite IC, as per IC manufacturer specification (e.g. $R2 = 100 \text{ }\Omega$, $C21 = 100 \text{ nF}$, filter on PSI5 pins), this circuitry shall be tested and documented in the test report.

The power supply decoupling networks are given below.

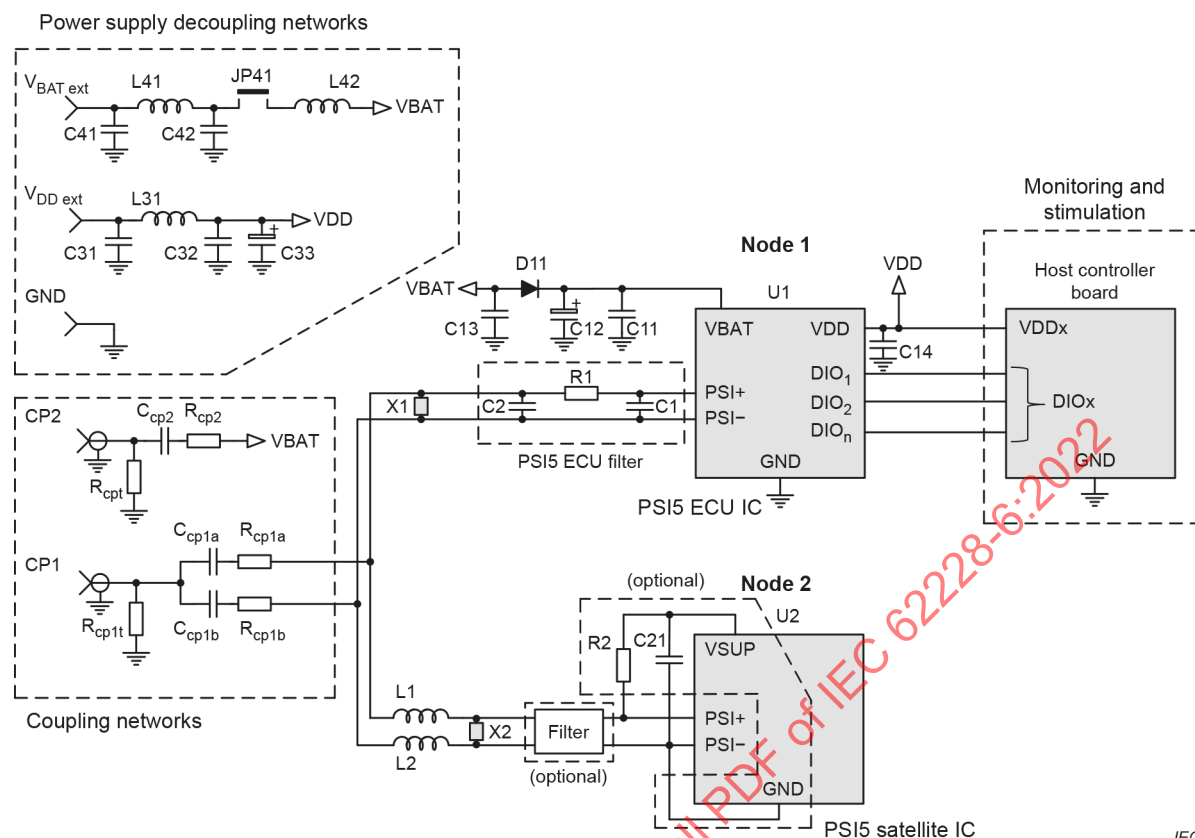
Low-pass LC filters (L31, C31, C32, C33, L41, C41, and C42) shall be provided to eliminate external power supply noise.

VBAT is a DC power path, and shall be provided with the inductors, ferrite beads etc. (e.g. L41, L42) for decoupling ($> 400 \text{ }\Omega$, 1 MHz to 1 000 MHz; according to IEC 62132-4). The frequency response of these components shall be considered along with the voltage drop requirements for correct operation of the IC. When conducting an impulse immunity test (pulse 1) to VBAT, remove the jumper (JP41); power supply to node 1 (EUT in this case) is directly supplied via the CP2 coupling network (through the transient generator). Node 2 (satellite IC) usually derives the power directly from the PSI5 bus. However, if the satellite IC needs to be provided with a DC supply input on a dedicated supply pin (e.g. VSUP) for the nominal operation of the IC, the same shall be done through an external resistor (R2). The value of R2 shall be chosen as per the IC manufacturer specifications (e.g. $100 \text{ }\Omega$).

The RF coupling networks are given below.

R_{cp1a} , R_{cp1b} , R_{cp2} , R_{cp1t} , R_{cpt} , C_{cp1a} , C_{cp1b} and C_{cp2} are the components of the coupling network. The values of these components shall be according to Table 5. CP1 is the coupling port on PSI5 terminals and CP2 is the coupling port on VBAT. CP1 is connected to the PSI5 lines in common node between node 1 and node 2; CP2 is directly connected to VBAT of node 1 (DUT). When C_{cp1a} and C_{cp1b} are used as the coupling capacitances on the PSI5 lines, they add to the overall capacitance on the PSI5 bus-line. Therefore, care shall be taken to ensure nominal operation of the PSI5 in presence of these coupling capacitors. In general, the capacitance values provided in Table 5 are not expected to overload the PSI5 bus-lines.

IECNORM.COM : Click to view the full PDF of IEC 62228-6:2022



Key

U1, U2	PSI5 transceiver IC (ECU IC and satellite IC)
C11	capacitor $C = 100 \text{ nF}$
C12	capacitor $C = 10 \text{ }\mu\text{F}$
C13	capacitor $C = 100 \text{ nF}$
C14	capacitor $C = 100 \text{ nF}$
C1, C2	capacitor $C = 10 \text{ nF}$ (PSI5 ECU filter)
C_{cp1a} , C_{cp1b} , C_{cp2}	capacitor (value depending on test)
C31, C41	capacitor $C = 1 \text{ nF}$
C32, C42	capacitor $C = 330 \text{ pF}$
C33	capacitor $C = 22 \text{ }\mu\text{F}$
C21	optional capacitor, use value as recommended by the IC manufacturer
D11	rectifier diode
X1, X2	ESD suppression device (optional)
L31, L41	inductor $L = 47 \text{ }\mu\text{H}$
L42	impedance should be greater than $400 \text{ }\Omega$ in the frequency range of interest
L1, L2	inductor $L = 5 \text{ }\mu\text{H}$
R1	resistor $R = 2,2 \text{ }\Omega$ (PSI5 ECU filter)
R2	optional resistor, use value as recommended by the IC manufacturer
R_{cp1a} , R_{cp1b} , R_{cp2} , R_{cp1t} , R_{cpt}	resistor (value depending on test)
JP41	jumper
filter	optional filter on PSI5 pins of the satellite IC; to be used as per IC manufacturer specifications

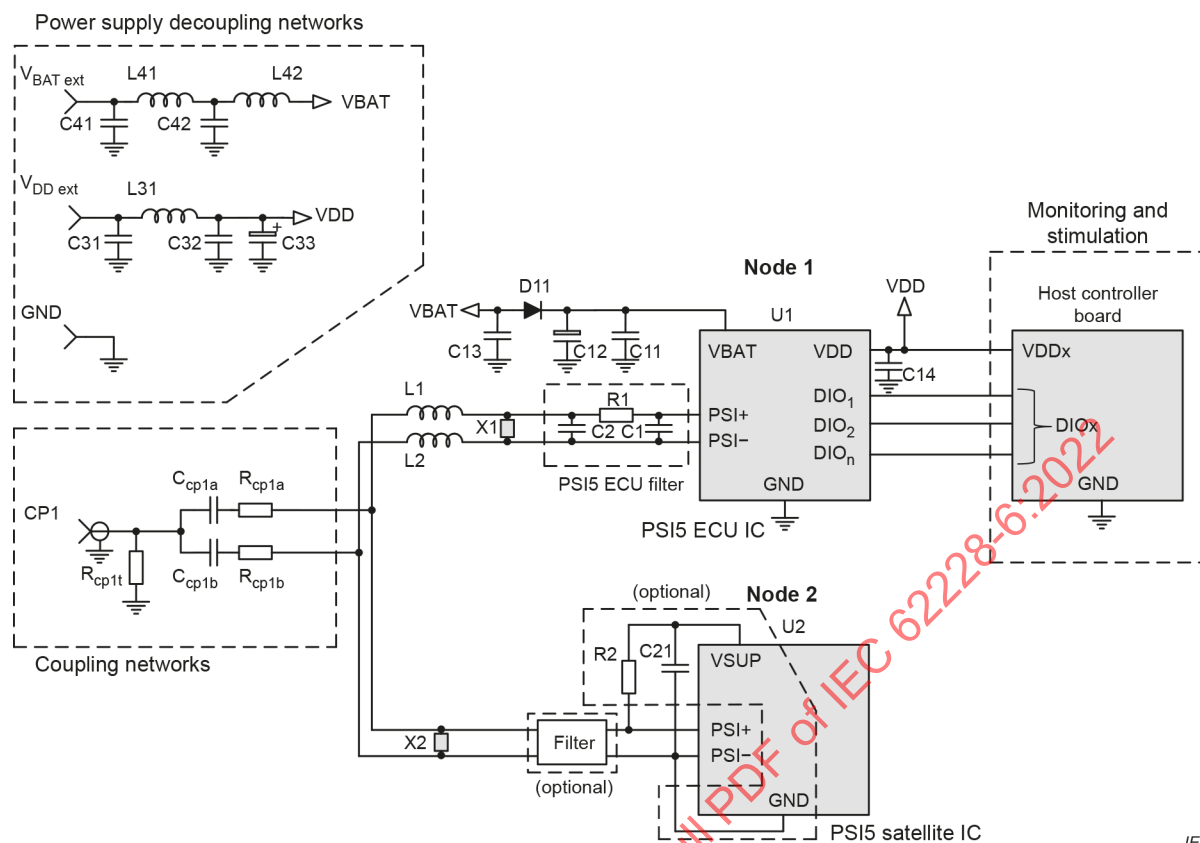
Figure A.1 – General circuit diagram of the PSI5 test network for emission and immunity tests on ECU IC

A.3 Test circuit for emission and immunity tests on a PSI5 satellite IC

A general test circuit diagram of a minimal PSI5 communication network with two PSI5 nodes, for emission and immunity testing, where the satellite IC is the DUT, is given in Figure A.2. The mandatory components for nominal operation of ICs and the coupling networks, power supply networks are the same as those indicated in Clause A.2, with the following differences:

- node 2 is the DUT node;
- decoupling inductors L1 and L2 are placed towards node 1;
- the PSI5 ECU filter on node 1 (R1, C1 and C2) is part of node 1's mandatory components; a filter on the PSI5 pins of the satellite IC (node 2) is optional and shall be implemented only if mandated by the IC manufacturer;
- node 1 is powered from VBAT;
- CP2 coupling port/network is not applicable for tests on PSI5 satellite ICs.

IECNORM.COM : Click to view the full PDF of IEC 62228-6:2022



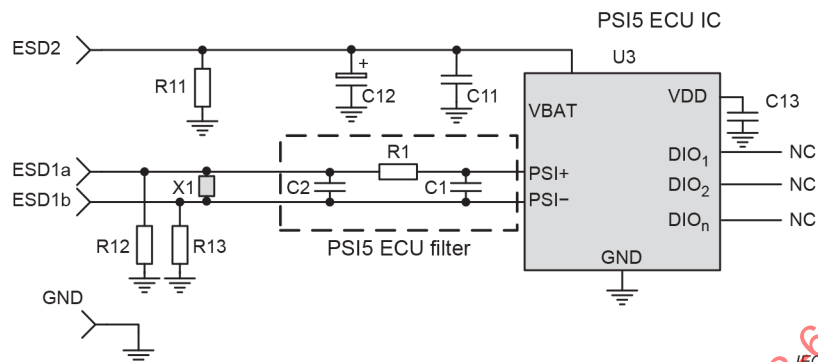
Key

U1, U2	PSI5 transceiver IC (ECU IC and satellite IC)
C11	capacitor $C = 100 \text{ nF}$
C12	capacitor $C = 10 \text{ }\mu\text{F}$
C13	capacitor $C = 100 \text{ nF}$
C14	capacitor $C = 100 \text{ nF}$
C1, C2	capacitor $C = 10 \text{ nF}$ (PSI5 ECU filter on node 1)
C_{cp1a} , C_{cp1b}	capacitor (value depending on test)
C31, C41	capacitor $C = 1 \text{ nF}$
C32, C42	capacitor $C = 330 \text{ pF}$
C33	capacitor $C = 22 \text{ }\mu\text{F}$
C21	optional capacitor, use value as recommended by the IC manufacturer
D11	rectifier diode
X1, X2	ESD suppression device (optional)
L31, L41	inductor $L = 47 \text{ }\mu\text{H}$
L42	impedance should be greater than $400 \text{ }\Omega$ in the frequency range of interest
L1, L2	inductor $L = 5 \text{ }\mu\text{H}$
R1	resistor $R = 2,2 \text{ }\Omega$ (PSI5 ECU filter on node 1)
R2	optional resistor, use value as recommended by the IC manufacturer
R_{cp1a} , R_{cp1b} , R_{cp1t}	resistor (value depending on test)
Filter	optional filter on PSI5 pins of the satellite IC; to be used as per IC manufacturer specifications

Figure A.2 – General circuit diagram of the PSI5 test network for emission and immunity tests on Satellite IC

A.4 Test circuit for an unpowered ESD test on a PSI5 IC

A general test circuit diagram for testing direct ESD of a PSI5 ECU IC in unpowered mode is given in Figure A.3.



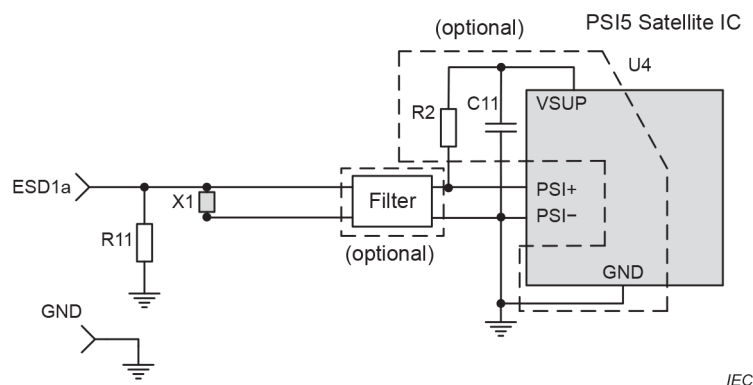
Key

U3	PSI5 ECU IC
C1, C2	capacitor $C = 10 \text{ nF}$ (PSI5 ECU filter)
C11, C13	capacitor $C = 100 \text{ nF}$
C12	capacitor $C = 10 \text{ }\mu\text{F}$
R1	resistor $R = 2,2 \text{ }\Omega$ (PSI5 ECU filter)
R11, R12, R13	resistor $R \geq 200 \text{ k}\Omega$
X1	ESD suppression device (optional)
NC	not connected

Figure A.3 – General circuit diagram of the PSI5 ECU IC for testing of direct ESD in unpowered mode

The test circuit for unpowered ESD tests on a single PSI5 ECU IC consists of mandatory external components (C11, C12), PSI5 ECU filter (R1, C1, C2), coupling ports with discharge points (ESD1a, ESD1b, ESD2), optional discharge resistors (R11, R12, R13 with $R \geq 200 \text{ k}\Omega$), and optional ESD suppression device (X1).

A general test circuit diagram for testing direct ESD of a PSI5 satellite IC in unpowered mode is given in Figure A.4.



Key

- U4 PSI5 satellite IC
- Filter optional filter on PSI5 pins of satellite IC; to be used as per IC manufacturer specifications
- C11 optional capacitor, use value as recommended by the IC manufacturer
- R2 optional resistor, use value as recommended by the IC manufacturer
- R11 resistor $R \geq 200 \text{ k}\Omega$
- X1 ESD suppression device (optional)

Figure A.4 – General circuit diagram of the PSI5 sensor IC for testing of direct ESD in unpowered mode

The test circuit for unpowered ESD tests on a single PSI5 satellite IC consists of an optional filter on the PSI5 lines that shall be used only if required as per IC manufacturer guidelines, coupling port with discharge point (ESD1a), optional discharge resistor (R11 with $R \geq 200 \text{ k}\Omega$), and optional ESD suppression device (X1). Additionally, if the IC manufacturer specifications require external circuitry on its dedicated supply pin (e.g. VSUP), the same shall be incorporated on the test board (e.g. R2, C11). The value of R2 and C11 shall be chosen as per the IC manufacturer specifications. If the satellite IC has a dedicated ground pin (e.g. GND), the pin shall be connected to the reference ground as shown in Figure A.4.

The default parameters for the capacitors are $\pm 10 \%$ tolerance, X7R dielectric material according to electronic industry association (EIA-198) or similar with suitable voltage rating (e.g. $\geq 50 \text{ V}$) and appropriate dimension (e.g. 1206 or 0805) to be robust against pulses. The default parameters for the resistors are $\pm 1 \%$ tolerance and appropriate dimension (e.g. 1206 or 0805) to avoid spark over. The resistors shall be robust against impulses.

Annex B (normative)

Test circuit boards

B.1 Test circuit board for emission and immunity tests

For emission and immunity tests of PSI5 transceiver ICs, the test network shall be designed on a minimum two-layer printed circuit board (PCB) with a GND layer. The length of the coupling paths on the test board shall be kept as short as possible. The trace length from the RF coupling point on the bus to the IC pins (PSI+, PSI-) is recommended to be shorter than 30 mm when applicable. The DUT shall be soldered on the test board to minimize parasitic effects.

For proper shielding, all connections to the test peripheral of the test board should be connected via coaxial PCB sockets except for the filtered power supplies and GND.

B.2 ESD test

For ESD tests, a PCB shall be used. At least a two-layer construction of the PCB with GND layer shall be chosen. The pads for the discharge points DP 1 to 3 shall be carried out in a way that a proper contact to the discharge tip of the test generator is ensured (e.g. by rounded vias in the layout of the ESD test board). The discharge point shall be directly connected by a trace to the respective pin under test of the PSI5 transceiver IC. The passive components of the network shall be placed close to the transceiver IC as in a typical application. The DUT should be soldered on the test board to ensure application like conditions and avoid parasitic setup effects by sockets. The insulation distance between the signal lines and pads of the passive components and the extensive ground area should be designed in a way that a spark over at these points can be prevented up to the intended test voltage level.

Further requirements to the ESD test board are defined in Table B.1.

Table B.1 – Parameter ESD test circuit board

Parameter	Default value mm	Maximum value mm
Trace length between transceiver pads and discharge point	15	30
Trace width of the conducting path	0,2	1

If a test adapter is used for functional and/or leakage current failure validation, the test board should enable direct contacting of the transceiver pins (e.g. by additional test pads).

Annex C (informative)

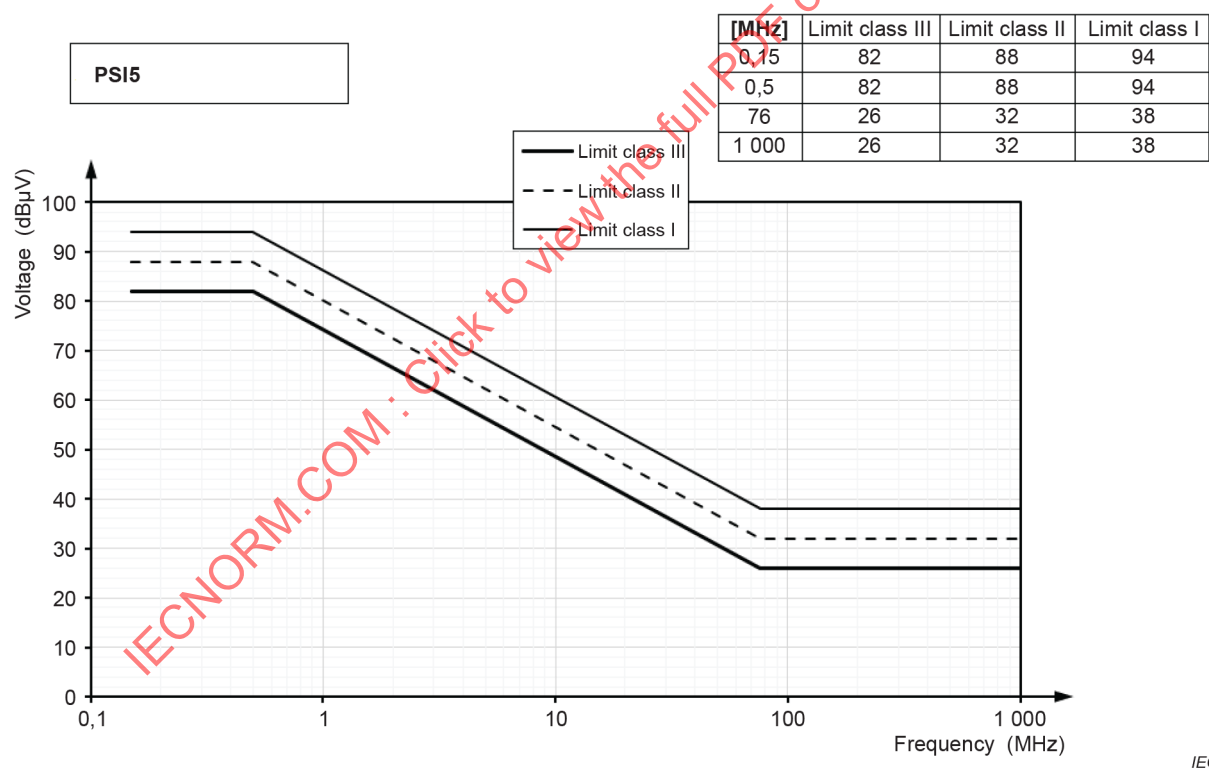
Examples of test limits for PSI5 transceiver in automotive applications

C.1 General

The purpose of this Annex C is to show examples of limits for PSI5 transceiver ICs used in automotive applications. For specific limit selection, refer to the applicable test method documents.

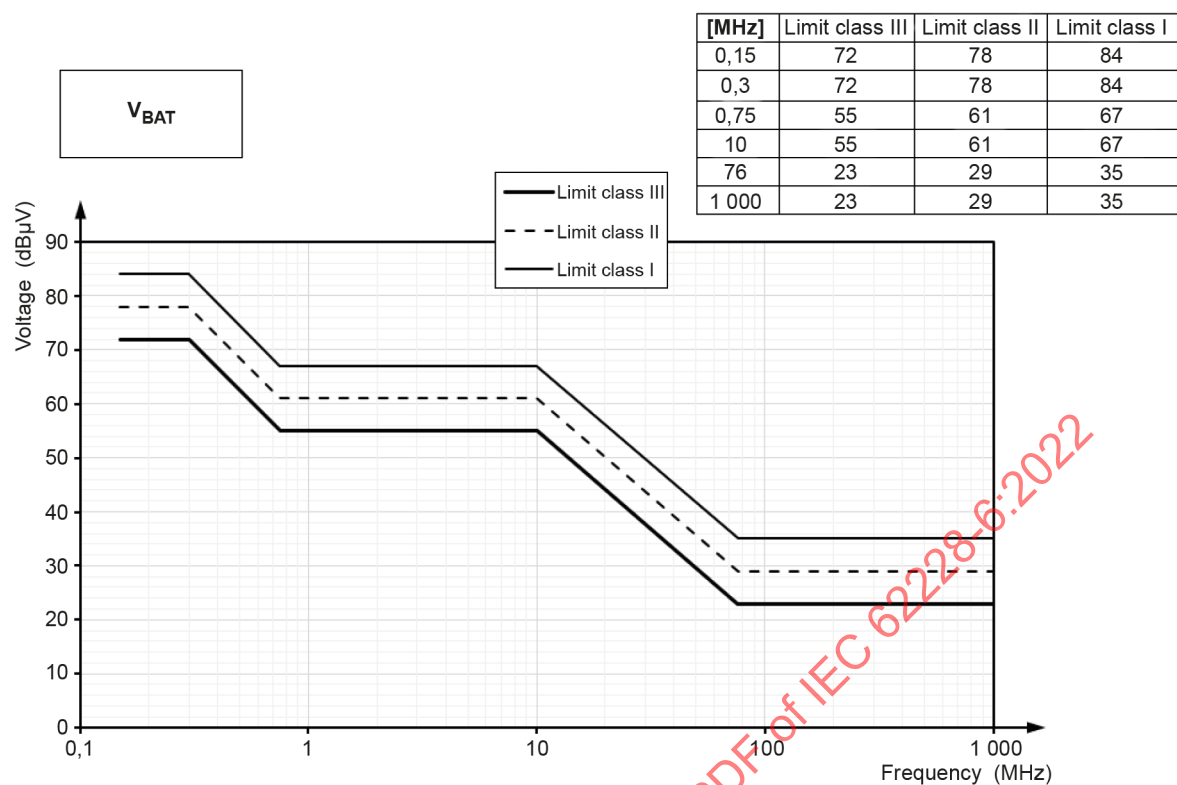
C.2 Emission of RF disturbances

Figure C.1 and Figure C.2 shows example RF emission limits at the pins PSI5 (PSI+, PSI-) and V_{BAT} respectively for the 150 Ω direct coupling method according to IEC 61967-4. The limits on the PSI5 pins are applicable for both ECU IC and satellite IC. The limit between 150 kHz and 500 kHz are different from those specified in the other parts of the IEC 62228 series to take into account the power spectral density of the PSI5 protocol. The latter is a function of the PSI5 payload.



IEC

Figure C.1 – Example of limits for RF emission – PSI5 pins



IEC

Figure C.2 – Example of limits for RF emission – Other global pins

C.3 Immunity to RF disturbances

Figure C.3, Figure C.4, Figure C.5 and Figure C.6 give examples of test limits for RF immunity tests at the pins PSI5 (PSI+, PSI-) and V_{BAT} for the DPI test method according to IEC 62132-4. The RF immunity test limits at the PSI5 pins between 1 MHz and 8 MHz are different from those specified in the other parts of the IEC 62228 series to take into account the test setup sensitivity to decode the PSI5 data in the presence of RF noise. For the same reasons, for Asynchronous low-power mode operation, the limits in the frequency band from 1 MHz to 8 MHz do not apply. There are different target levels for functional tests related to functional status class A_{IC} and functional status class C_{IC} or D_{IC} .

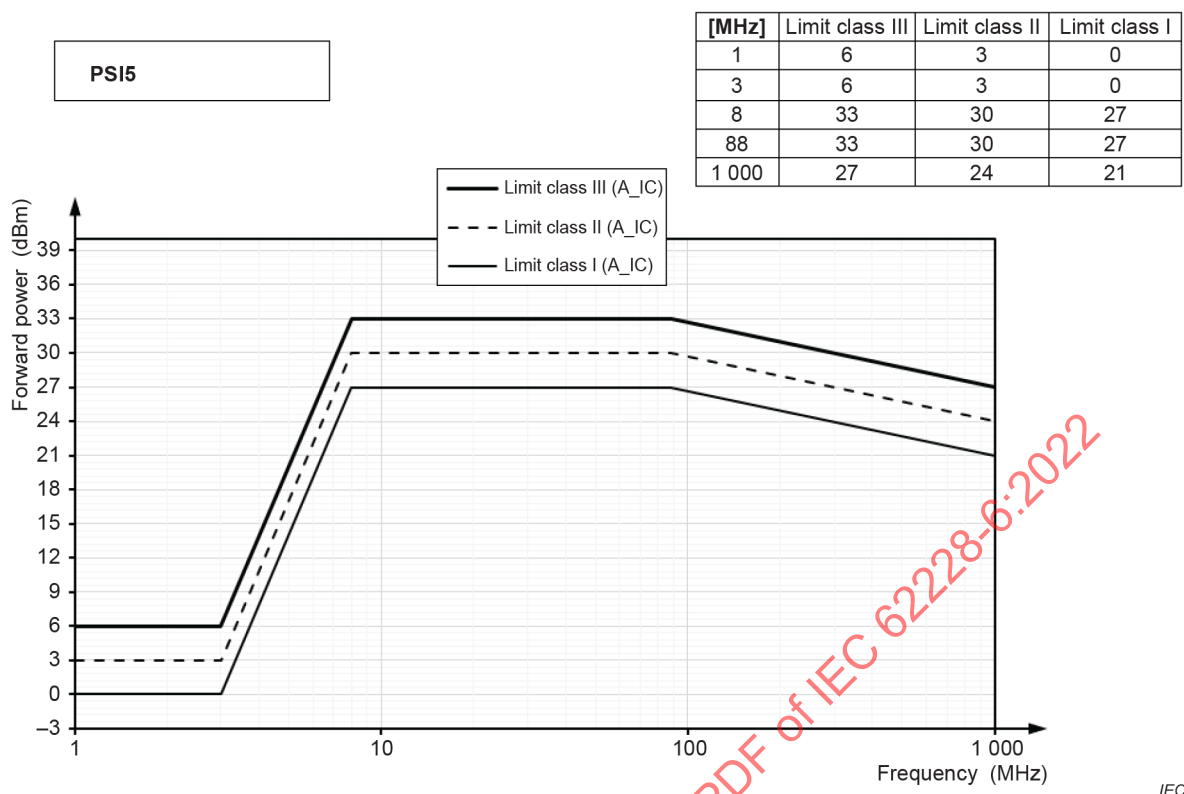


Figure C.3 – Example of limits for RF immunity for functional status class A_{IC} – PSI5 pins

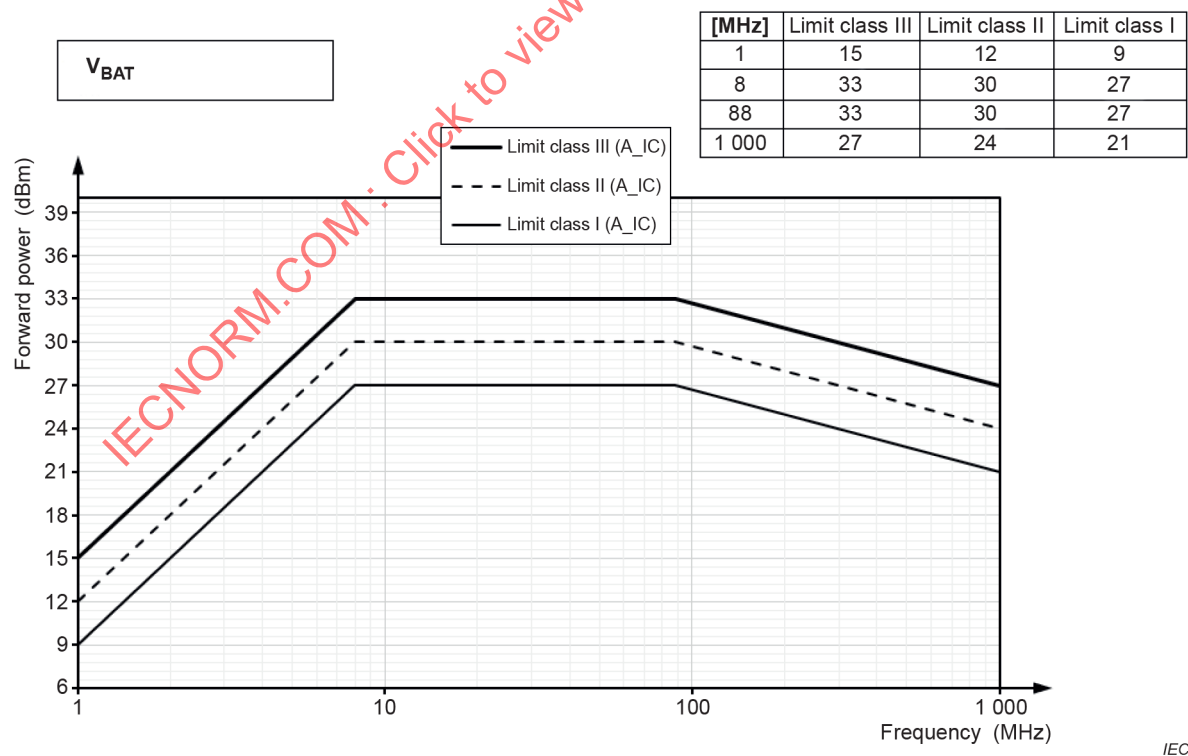


Figure C.4 – Example of limits for RF immunity for functional status class A_{IC} – Other global pins

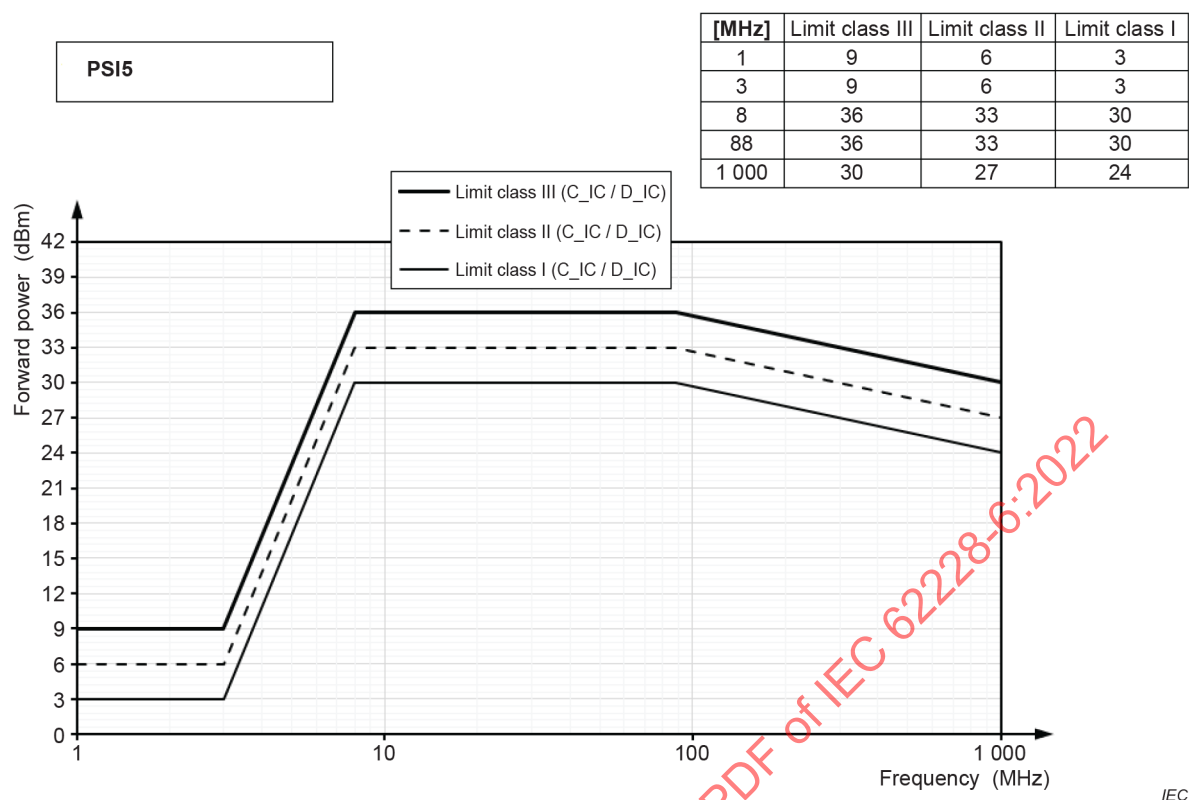


Figure C.5 – Example of limits for RF immunity for functional status class C_{IC} or D_{IC} – PSI5 pins

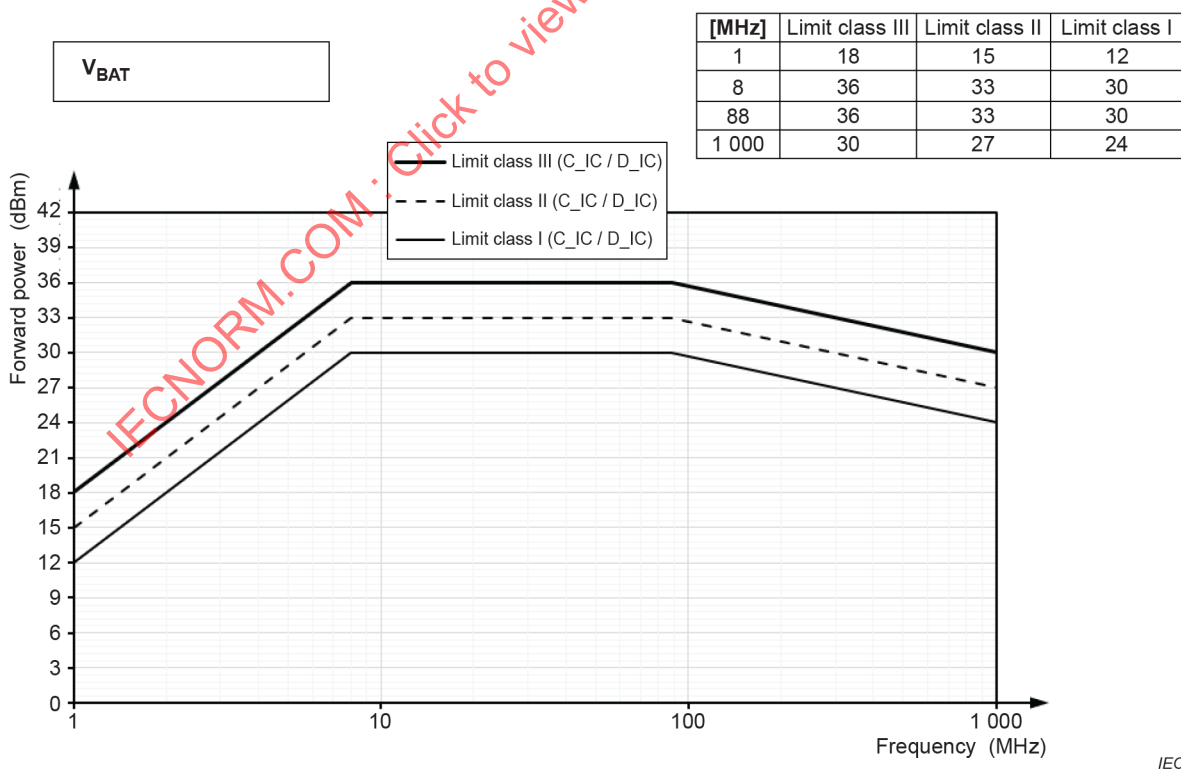


Figure C.6 – Example of limits for RF immunity for functional status class C_{IC} or D_{IC} – Other global pins

C.4 Immunity to Impulses

Table C.1 gives an example of limits for impulse immunity tests defined for functional status class C_{IC} or D_{IC} evaluation at the pins PSI5 (PSI+, PSI-) and V_{BAT} using the non-synchronous transient injection method according to IEC 62215-3.

Table C.1 – Example of limits for impulse immunity for functional status class C_{IC} or D_{IC}

Test pulse	$V_{s \max}$ V
1	–100
2a	+75
3a	–150
3b	+100

C.5 ESD

For test of ESD immunity to damage of the pins PSI5 (PSI+, PSI-) and V_{BAT} , the test limit $V_{ESD} = \pm 6$ kV is recommended.

IECNORM.COM : Click to view the full PDF of IEC 62228-6:2022

Bibliography

- [1] PSI5 Technical Specification – *Base Standard, Peripheral Sensor Interface for Automotive Applications*, Version 2.3, Jan 2018

- [2] CISPR 16-1-1, *Specification for radio disturbance and immunity measuring apparatus and methods – Part 1-1: Radio disturbance and immunity measuring apparatus – Measuring apparatus*

IECNORM.COM : Click to view the full PDF of IEC 62228-6:2022

SOMMAIRE

AVANT-PROPOS	53
1 Domaine d'application	55
2 Références normatives	55
3 Termes, définitions et abréviations	56
3.1 Termes et définitions	56
3.2 Abréviations	56
4 Généralités	56
5 Conditions d'essai et conditions de fonctionnement	60
5.1 Conditions d'alimentation et conditions ambiantes	60
5.2 Modes de fonctionnement pour l'essai	60
5.3 Configuration d'essai	62
5.3.1 Configuration d'essai générale pour les essais fonctionnels	62
5.3.2 Configuration d'essai générale pour l'essai de décharge électrostatique en mode passif	63
5.3.3 Ports de couplage pour les essais dans les modes fonctionnels	63
5.3.4 Ports de couplage pour les essais de décharges électrostatiques en mode passif	65
5.4 Signaux d'essai	66
5.4.1 Généralités	66
5.4.2 Signaux d'essai pour le mode asynchrone	66
5.4.3 Signaux d'essai pour le mode bus parallèle synchrone	69
5.5 Critères d'évaluation	70
5.5.1 Généralités	70
5.5.2 Critères d'évaluation dans les modes fonctionnels durant l'exposition aux perturbations	71
5.5.3 Critères d'évaluation en mode passif, après exposition aux perturbations	72
6 Essai et mesure	72
6.1 Emission de perturbations radioélectriques	72
6.1.1 Méthode d'essai	72
6.1.2 Montage d'essai	72
6.1.3 Mode opératoire d'essai et paramètres	74
6.2 Immunité aux perturbations radioélectriques	75
6.2.1 Méthode d'essai	75
6.2.2 Montage d'essai	75
6.2.3 Mode opératoire d'essai et paramètres	76
6.3 Immunité aux impulsions	79
6.3.1 Méthode d'essai	79
6.3.2 Montage d'essai	79
6.3.3 Mode opératoire d'essai et paramètres	80
6.4 Décharges électrostatiques (DES)	82
6.4.1 Méthode d'essai	82
6.4.2 Montage d'essai	82
6.4.3 Mode opératoire d'essai et paramètres	84
7 Rapport d'essai	85
Annexe A (normative) Circuits d'essai PSI5	86
A.1 Généralités	86

A.2	Circuit d'essai pour les essais d'émissions et d'immunité sur un CI PSI5 de l'ECU	86
A.3	Circuit d'essai pour les essais d'émissions et d'immunité sur un CI PSI5 du satellite	89
A.4	Circuit d'essai pour un essai de décharge électrostatique en mode passif sur CI PSI5	91
Annexe B (normative)	Cartes à circuits d'essai	93
B.1	Carte de circuit d'essai pour essais d'émissions et d'immunité	93
B.2	Essai de décharge électrostatique	93
Annexe C (informative)	Exemples de limites d'essai pour les émetteurs-récepteurs PSI5 dans les applications automobiles	94
C.1	Généralités	94
C.2	Emission de perturbations radioélectriques	94
C.3	Immunité aux perturbations radioélectriques	95
C.4	Immunité aux impulsions	98
C.5	Immunité aux décharges électrostatiques	98
Bibliographie		99
Figure 1	– Vue d'ensemble du système PSI5	57
Figure 2	– Exemple de schéma de câblage PSI5 avec un seul capteur et un modèle équivalent	58
Figure 3	– Configuration PSI5-A avec connexion deux fils à un seul capteur	61
Figure 4	– Configuration PSI5-P avec connexion à deux capteurs	61
Figure 5	– Configuration d'essai générale pour les essais dans les modes fonctionnels	62
Figure 6	– Configuration d'essai générale pour l'essai de décharge électrostatique en mode passif d'un CI d'ECU	63
Figure 7	– Configuration d'essai générale pour l'essai de décharge électrostatique en mode passif d'un CI satellite	63
Figure 8	– Ports de couplage pour les essais d'émissions et d'immunité des émetteurs-récepteurs	64
Figure 9	– Ports de couplage pour les essais de décharges électrostatiques en mode passif	65
Figure 10	– Exemple d'écart maximal sur la caractéristique I-V	72
Figure 11	– Montage d'essai pour la mesure des perturbations radioélectriques	73
Figure 12	– Montage d'essai pour les essais DPI	75
Figure 13	– Montage d'essai pour les essais d'immunité aux impulsions	79
Figure 14	– Montage d'essai pour les essais de décharges électrostatiques directes	83
Figure A.1	– Schéma général du circuit du réseau d'essai PSI5 pour les essais d'émissions et d'immunité sur CI d'ECU	88
Figure A.2	– Schéma général du circuit du réseau d'essais PSI5 pour les essais d'émissions et d'immunité sur CI satellite	90
Figure A.3	– Schéma général du circuit du CI PSI5 de l'ECU pour l'essai de décharge électrostatique directe en mode passif	91
Figure A.4	– Schéma général du circuit du CI de capteur PSI5 pour l'essai de décharge électrostatique directe en mode passif	92
Figure C.1	– Exemple de limites pour les émissions radioélectriques – Broches externes	94
Figure C.2	– Exemple de limites pour les émissions radioélectriques – Autres broches externes	95

Figure C.3 – Exemple de limites d'immunité aux perturbations radioélectriques pour la classe d'état fonctionnel A_{IC} – Broches PSI5..... 96

Figure C.4 – Exemple de limites d'immunité aux perturbations radioélectriques pour la classe d'état fonctionnel A_{IC} – Autres broches externes 96

Figure C.5 – Exemple de limites d'immunité aux perturbations radioélectriques, pour les classes d'état fonctionnel C_{IC} et D_{IC} – Broches PSI5 97

Figure C.6 – Exemple de limites d'immunité aux perturbations radioélectriques pour la classe d'état fonctionnel A_{IC} ou D_{IC} – Autres broches externes 97

Tableau 1 – Caractéristiques électriques de la couche physique PSI5 57

Tableau 2 – Vue d'ensemble des mesures et essais exigés 59

Tableau 3 – Conditions d'alimentation et conditions ambiantes pour le fonctionnement 60

Tableau 4 – Spécification du courant absorbé par le capteur 62

Tableau 5 – Définitions des valeurs des composants des ports de couplage pour les essais d'émissions et d'immunité des émetteurs-récepteurs 64

Tableau 6 – Définitions des ports de couplage pour les essais de DES sur dispositif non alimenté 66

Tableau 7 – Signal d'essai de communication TX1 pour le mode asynchrone (125 kbps) 67

Tableau 8 – Signal d'essai de communication TX2 pour le mode asynchrone (189 kbps) 68

Tableau 9 – Signal d'essai de communication TX3 pour le mode asynchrone basse puissance 69

Tableau 10 – Signal d'essai de communication TX4 pour le mode bus parallèle synchrone 70

Tableau 11 – Signal d'essai de communication TX5 pour le mode bus parallèle synchrone 70

Tableau 12 – Critères d'évaluation pour les CI avec émetteur-récepteur PSI5 autonome et intégré dans les modes fonctionnels 71

Tableau 13 – Paramètres pour les mesures des émissions 74

Tableau 14 – Réglages des équipements de mesure des émissions radioélectriques 74

Tableau 15 – Spécifications pour les essais DPI 77

Tableau 16 – Essais DPI exigés pour l'évaluation de CI émetteurs-récepteurs PSI5 autonomes et de CI émetteurs-récepteurs PSI5 intégrés de classe d'état fonctionnel A_{IC} 78

Tableau 17 – Essais DPI exigés pour l'évaluation de la classe d'état fonctionnel C_{IC} ou D_{IC} pour les CI émetteurs-récepteurs PSI5 autonomes et les CI avec émetteur-récepteur PSI5 intégré 78

Tableau 18 – Spécifications pour les essais d'immunité aux impulsions 81

Tableau 19 – Paramètres de l'essai d'immunité aux impulsions 81

Tableau 20 – Essais d'immunité aux impulsions exigés pour l'évaluation de la classe d'état fonctionnel A_{IC} pour les CI émetteurs-récepteurs PSI5 autonomes et intégrés 82

Tableau 21 – Essais d'immunité aux impulsions exigés pour l'évaluation de la classe d'état fonctionnel C_{IC} ou D_{IC} pour les CI émetteurs-récepteurs PSI5 autonomes et les CI avec émetteur-récepteur PSI5 intégré 82

Tableau 22 – Spécifications pour les essais des décharges électrostatiques directes 85

Tableau B.1 – Paramètres de la carte d'essai de décharge électrostatique 93

Tableau C.1 – Exemple de limites pour l'immunité aux impulsions, pour les classes d'état fonctionnel C_{IC} ou D_{IC} 98

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**CIRCUITS INTÉGRÉS –
ÉVALUATION DE LA CEM DES ÉMETTEURS-RÉCEPTEURS –****Partie 6: Émetteurs-récepteurs PSI5****AVANT-PROPOS**

- 1) La Commission Électrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses Publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevets. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets.

L'IEC 62228-6 a été établie par le sous-comité 47A: Circuits intégrés, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs. Il s'agit d'une Norme internationale.

Le texte de cette Norme internationale est issu des documents suivants:

Projet	Rapport de vote
47A/1145/FDIS	47A/1147/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à son approbation.

La langue employée pour l'élaboration de cette Norme internationale est l'anglais.

Le présent document a été rédigé selon les Directives ISO/IEC, Partie 2, il a été développé selon les Directives ISO/IEC, Partie 1 et les Directives ISO/IEC, Supplément IEC, disponibles sous www.iec.ch/members_experts/refdocs. Les principaux types de documents développés par l'IEC sont décrits plus en détail sous www.iec.ch/standardsdev/publications.

Une liste de toutes les parties de la série IEC 62228, publiées sous le titre général *Circuits intégrés – Evaluation de la CEM des émetteurs-récepteurs*, se trouve sur le site web de l'IEC.

Le comité a décidé que le contenu de ce document ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous webstore.iec.ch dans les données relatives au document recherché. A cette date, le document sera

- reconduit,
- supprimé,
- remplacé par une édition révisée, ou
- amendé.

IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de ce document indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

CIRCUITS INTÉGRÉS – ÉVALUATION DE LA CEM DES ÉMETTEURS-RÉCEPTEURS –

Partie 6: Émetteurs-récepteurs PSI5

1 Domaine d'application

La présente partie de l'IEC 62228 spécifie les méthodes d'essai et de mesure pour l'évaluation de la compatibilité électromagnétique (CEM) des circuits intégrés (CI) émetteurs-récepteurs PSI5 (Peripheral Sensor Interface 5) placés en réseau. Elle définit les montages d'essai, les conditions d'essai, les signaux d'essai, les critères de défaillance, les modes opératoires d'essai, les montages d'essai et les cartes d'essai. Elle est applicable aux CI satellites PSI5 (par exemple capteurs) et aux CI avec émetteurs-récepteurs PSI5 intégrés (par exemple CI d'unité de commande électronique PSI5). Le présent document couvre

- l'émission de perturbations radioélectriques,
- l'immunité aux perturbations radioélectriques,
- l'immunité aux impulsions, et
- l'immunité aux décharges électrostatiques (DES).

2 Références normatives

Les documents suivants sont cités dans le texte de sorte qu'ils constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 61967-1, *Circuits intégrés – Mesure des émissions électromagnétiques – Partie 1: Conditions générales et définitions*

IEC 61967-4, *Circuits intégrés – Mesure des émissions électromagnétiques – Partie 4: Mesure des émissions conduites – Méthode par couplage direct 1 Ω /150 Ω*

IEC 62132-1, *Circuits intégrés – Mesure de l'immunité électromagnétique – Partie 1: Conditions générales et définitions*

IEC 62132-4, *Circuits intégrés – Mesure de l'immunité électromagnétique, 150 kHz à 1 GHz – Partie 4: Méthode d'injection directe de puissance RF*

IEC 62215-3, *Circuits intégrés – Mesure de l'immunité aux impulsions – Partie 3: Méthode d'injection de transitoires non synchrones*

IEC 62228-1, *Circuits intégrés – Evaluation de la CEM des émetteurs-récepteurs – Partie 1: Conditions générales et définitions*

ISO 7637-2, *Véhicules routiers – Perturbations électriques par conduction et par couplage – Partie 2: Perturbations électriques transitoires par conduction uniquement le long des lignes d'alimentation*

ISO 10605, *Véhicules routiers – Méthodes d'essai des perturbations électriques provenant de décharges électrostatiques*

3 Termes, définitions et abréviations

Pour les besoins du présent document, les termes et définitions donnés dans l'IEC 61967-1, l'IEC 621321, l'IEC 62228-1 ainsi que les suivants s'appliquent.

L'ISO et l'IEC tiennent à jour des bases de données terminologiques destinées à être utilisées en normalisation, consultables aux adresses suivantes:

- IEC Electropedia: disponible à l'adresse <https://www.electropedia.org/>
- ISO Online browsing platform: disponible à l'adresse <https://www.iso.org/obp>

3.1 Termes et définitions

3.1.1

broche externe

broche qui transporte un signal ou une puissance qui entre ou sort de la carte d'application sans composant actif interposé

3.1.2

composants obligatoires, pl

composants nécessaires au fonctionnement correct et/ou aux exigences techniques du CI spécifiés par son fabricant

3.1.3

CI PSI5 du satellite

satellite ou émetteur-récepteur capteur PSI5 avec accès au signal PSI5

Note 1 à l'article: Un CI PSI5 du satellite est un dispositif de détection.

3.1.4

CI avec émetteur-récepteur PSI5 intégré

CI avec étage interne émetteur-récepteur PSI5 et gestionnaire de protocole PSI5 avec accès au signal PSI5

Note 1 à l'article: Un CI avec émetteur-récepteur PSI5 intégré est un dispositif ECU.

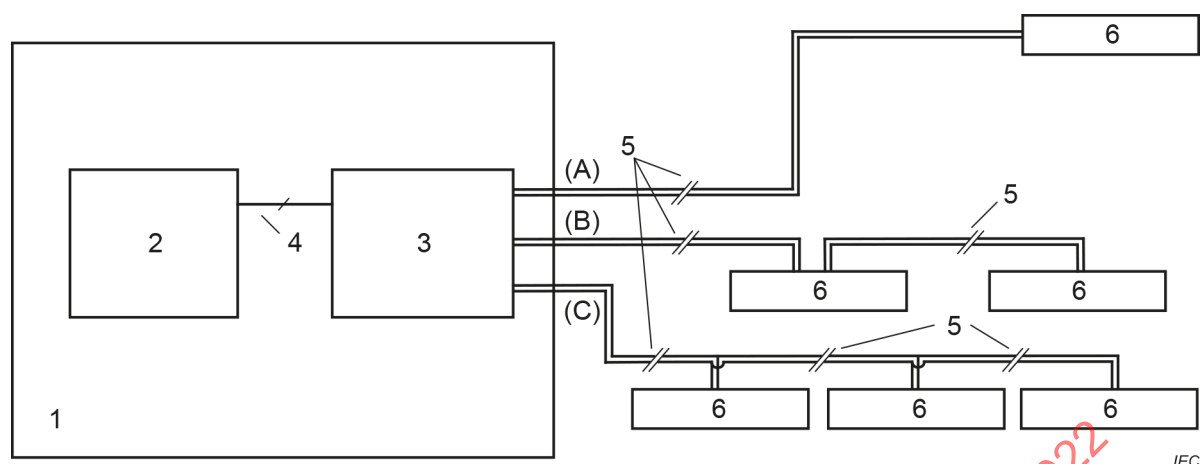
3.2 Abréviations

ASIC	Application Specific Integrated Circuit (circuit intégré spécifique)
DPI	Direct RF Power Injection (injection directe de puissance RF)
DUT	Device Under Test (dispositif en essai)
UCE	unité de commande électronique
PCB	Printed Circuit Board (carte à circuit imprimé)
PSI5	Peripheral Sensor Interface 5
TDMA	Time Division Multiple Access (accès multiple par répartition dans le temps)

4 Généralités

Le but du présent document est d'évaluer les performances CEM des CI émetteurs-récepteurs PSI5 utilisés dans les conditions de fonctionnement minimales (ou dans un réseau minimal). Les CI émetteurs-récepteurs PSI5 sont généralement disponibles sous deux types: CI PSI5 du satellite et CI avec émetteur-récepteur PSI5 intégré.

La vue d'ensemble du système d'émetteurs-récepteurs PSI5 est représentée à la Figure 1.



Légende

1	Unité de commande électronique (ECU)	6	CI de capteurs PSI5
2	Microcontrôleur	(A)	Topologie point à point
3	CI avec émetteur-récepteur PSI5 intégré	(B)	Topologie en guirlande
4	Interface numérique	(C)	Topologie de bus
5	Interface de courant à deux fils (PSI5)		

Figure 1 – Vue d'ensemble du système PSI5

Les capteurs sont raccordés à l'ECU par deux fils, en utilisant les mêmes lignes pour l'alimentation et la transmission de données. Le CI avec émetteur-récepteur PSI5 intégré (par exemple émetteur-récepteur ASIC dans l'ECU) fournit une tension prérégulée aux capteurs et lit les données émises par ces derniers.

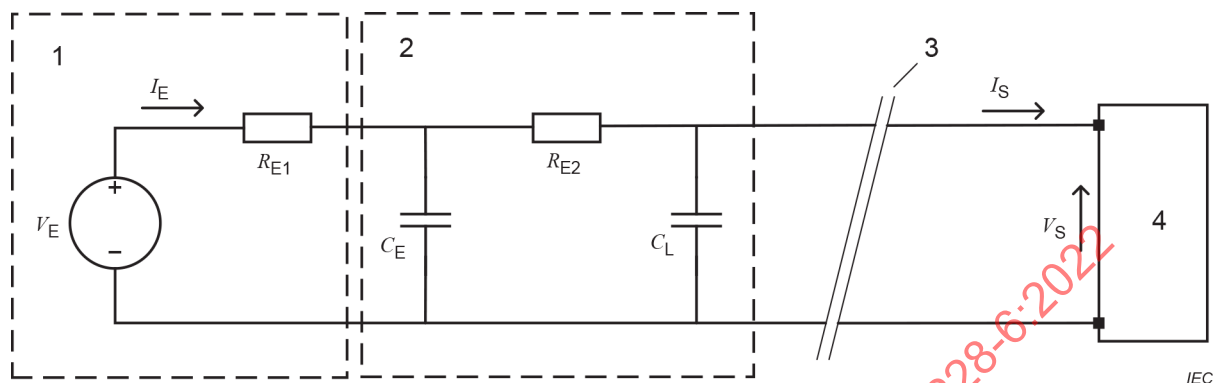
La couche physique de PSI5 pour l'évaluation de la CEM doit présenter les caractéristiques suivantes, comme indiqué dans le Tableau 1.

Tableau 1 – Caractéristiques électriques de la couche physique PSI5

N°	Paramètre	Variable	Minimale	Type	Maximale	Unité
1	Tension d'alimentation	V_{SSmax} , V_{CEmax}	4		16,5	V
2	Protection contre les inversions de polarité (normale)	$t < 80$ ms	–105			mA
3	Protection contre les inversions de polarité (étendue)	$t < 50$ ms	–130			mA
4	Résistance interne d'ECU	R_{E1}	9		10	Ω
5	Condensateur de filtre d'ECU PSI5 ^a	C_E	9	10	11	nF
6	Résistance de filtre d'ECU PSI5	R_{E2}	2	2,2	2,5	Ω
7	Condensateur de filtre d'ECU PSI5 ^a	C_L	9	10	11	nF

^a Des valeurs symétriques pour C_E et C_L sont proposées afin de disposer d'un filtre symétrique sur PSI5.

Un exemple de réseau PSI5 type, avec un seul capteur et le modèle équivalent, est représenté à la Figure 2. La plupart des mises en œuvre disposent d'un filtre d'ECU PSI5 obligatoire (filtre de bus PSI5) utilisé côté ECU, comme représenté à la Figure 2. Le côté capteur peut également comporter des composants de filtre supplémentaires conformément aux spécifications du fabricant du CI.



Légende

- 1 CI PSI5 de l'ECU
- 2 Filtre d'ECU PSI5 (filtre de bus PSI5)
- 3 Interface PSI5 à deux fils
- 4 CI PSI5 du satellite/capteur

Figure 2 – Exemple de schéma de câblage PSI5 avec un seul capteur et un modèle équivalent

L'évaluation des caractéristiques de CEM des émetteurs-récepteurs PSI5 doit être faite en modes fonctionnels pour les essais d'émissions radioélectriques, d'immunité aux perturbations radioélectriques et d'immunité aux impulsions, et sur un seul CI émetteur-récepteur en mode passif pour les essais de décharges électrostatiques.

Le but de ces essais est de déterminer les performances CEM sur les broches externes dédiées de l'émetteur-récepteur PSI5, ces broches externes étant considérées comme pertinentes concernant la CEM au sein de l'application. Pour un CI PSI5 du satellite ou pour un CI émetteur-récepteur PSI5 intégré, ces broches sont au moins PSI+ (PSI_DATA), PSI- (PSI_GND) et V_{BAT} , si disponibles.

Les méthodes d'essai utilisées pour la caractérisation de la CEM sont fondées sur les Normes internationales qui représentent les essais de CEM des CI et sont décrites dans le Tableau 2.

Tableau 2 – Vue d'ensemble des mesures et essais exigés

Mode de l'émetteur-récepteur	Essai exigé	Méthode d'essai	Evaluation	Mode fonctionnel
Fonctionnel (alimenté)	Emissions radioélectriques	Couplage direct 150 Ω (IEC 61967-4)	Spectre	Asynchrone
				Bus parallèle synchrone
	Immunité aux perturbations radioélectriques	DPI (IEC 62132-4)	Fonction	Bus parallèle synchrone ^a
				Asynchrone basse puissance ^b
	Immunité aux impulsions	Injection de transitoires non synchrones (IEC 62215-3)	Fonction	Bus parallèle synchrone ^a
				Asynchrone basse puissance ^b
Passif (non alimenté)	Immunité aux décharges électrostatiques	Décharge par contact (ISO 10605)	Dommages	Désactivés
^a Si l'émetteur-récepteur PSI5 en essai ne prend pas en charge le mode bus parallèle synchrone, le mode asynchrone doit être utilisé.				
^b L'essai en mode asynchrone basse puissance est recommandé dans le but d'évaluer les performances d'immunité aux perturbations radioélectriques et d'immunité aux impulsions avec des niveaux d'alimentation de basse puissance sur l'interface. Si l'émetteur-récepteur PSI5 ne prend pas en charge le mode basse puissance, l'essai peut être omis.				

Les méthodes d'essai par couplage direct 150 Ω , de DPI et d'immunité aux impulsions sont choisies pour l'évaluation des caractéristiques de CEM des émetteurs-récepteurs dans les différents modes fonctionnels. Ces trois méthodes d'essai sont fondées sur la même approche, qui exploite le couplage par conduction. Il est donc possible d'utiliser la même carte d'essai pour tous ces essais en mode fonctionnel, ce qui allège les procédures et améliore la reproductibilité et la comparabilité des résultats d'essai.

L'essai de décharge électrostatique est effectué sur un CI émetteur-récepteur passif, sur une carte d'essai spécifique.

Il est recommandé d'effectuer toutes les mesures et tous les essais avec des émetteurs-récepteurs soudés sur des cartes d'essai spéciales afin d'assurer des conditions similaires aux conditions d'application et d'éviter d'induire des effets parasites dus aux supports. Les exigences relatives à la conception des circuits et cartes d'essai d'émissions, d'immunité et de décharges électrostatiques sont respectivement décrites à l'Annexe A et à l'Annexe B.

Etant donné que les émetteurs-récepteurs PSI5 sont principalement mis en œuvre avec un filtre d'ECU PSI5 (filtre de bus PSI5), les performances CEM de l'émetteur-récepteur PSI5 sont évaluées avec un filtre de bus au niveau des broches PSI+/PSI-. Par conséquent, il convient que les caractéristiques de fréquence de ces filtres soient prises en compte dans l'interprétation des résultats d'essai. L'Annexe C donne des exemples de limites et de niveaux d'essai pour les émetteurs-récepteurs PSI5 dans les applications automobiles.

5 Conditions d'essai et conditions de fonctionnement

5.1 Conditions d'alimentation et conditions ambiantes

Pour tous les essais et toutes les mesures effectués dans les conditions opérationnelles, les réglages sont établis sur des systèmes avec une alimentation de 12 V, ce qui constitue la principale application des émetteurs-récepteurs PSI5. Si un émetteur-récepteur est conçu ou destiné à des tensions d'alimentation plus élevées, les conditions d'essai et les valeurs cibles d'essais doivent être adaptées et documentées en conséquence. Les conditions d'alimentation et les conditions ambiantes définies pour le fonctionnement sont données dans le Tableau 3.

Tableau 3 – Conditions d'alimentation et conditions ambiantes pour le fonctionnement

Paramètre	Valeur	Commentaire
Tension d'alimentation, $V_{BAT\ ext}$	$(14 \pm 0,2)$ V (par défaut)	Tension d'alimentation du CI PSI5 de l'ECU
Température d'essai	(23 ± 5) °C	
$V_{DD\ ext}$	$(3,3 \pm 0,1)$ V (dépendant de l'émetteur-récepteur)	Tension d'alimentation numérique/analogique pour émetteur-récepteur PSI5 intégré. Ne pas raccorder au bus PSI5

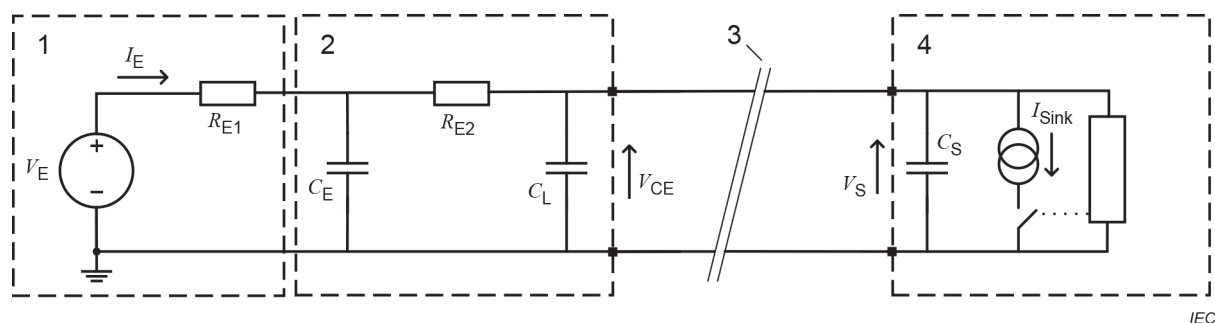
Pour les mesures des émissions radioélectriques, le bruit de fond ambiant doit être inférieur d'au moins 6 dB à la limite cible appliquée, et documenté dans le rapport d'essai.

Les essais de décharges électrostatiques en mode passif doivent être effectués sans aucune tension d'alimentation et les exigences relatives aux conditions environnementales/climatiques de l'ISO 10605 doivent être appliquées.

5.2 Modes de fonctionnement pour l'essai

Les CI émetteurs-récepteurs PSI5 doivent être soumis à essai dans les modes fonctionnel (alimenté) et non alimenté. Les modes fonctionnels sont le mode asynchrone (PSI5-A), le mode bus parallèle synchrone (PSI5-P) et le mode asynchrone basse puissance.

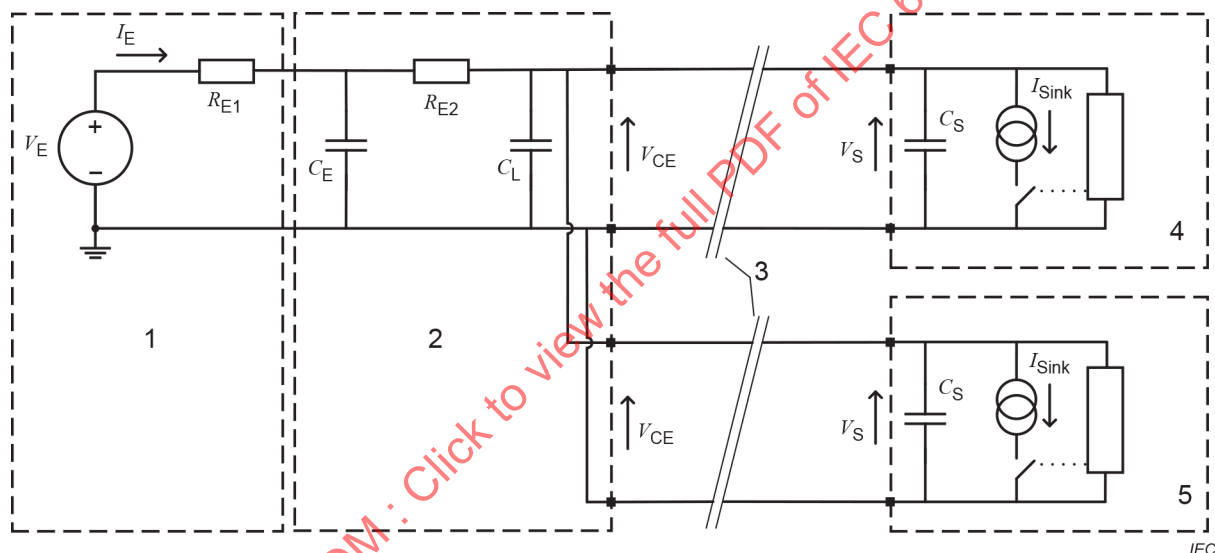
- Mode asynchrone (PSI5-A): connexion point à point pour transmission de données unidirectionnelle et asynchrone entre le CI émetteur-récepteur ECU PSI5 et un CI PSI5 du satellite (capteur). La Figure 3 représente un exemple de cette topologie.
- Mode bus parallèle synchrone (PSI5-P): connexion réseau de bus pour la transmission de données synchrone bidirectionnelle entre l'émetteur-récepteur PSI5 et un ou plusieurs capteurs, selon la méthode TDMA. La Figure 4 représente un exemple avec deux (2) capteurs.
- Mode asynchrone basse puissance: mode avec courant absorbé réduit (I_{Sink}) en mode PSI5-A.



IEC

Légende

- 1 CI PSI5 de l'ECU
- 2 Filtre d'ECU PSI5 (filtre de bus PSI5)
- 3 Interface PSI5 à deux fils
- 4 CI PSI5 du satellite/capteur

Figure 3 – Configuration PSI5-A avec connexion deux fils à un seul capteur

IEC

Légende

- 1 CI PSI5 de l'ECU
- 2 Filtre d'ECU PSI5 (filtre de bus PSI5)
- 3 Interface PSI5 à deux fils
- 4 CI PSI5 du satellite/capteur 1
- 5 CI PSI5 du satellite/capteur 2

Figure 4 – Configuration PSI5-P avec connexion à deux capteurs

Le Tableau 4 indique les spécifications du courant absorbé par le capteur en fonction du mode de fonctionnement.

Tableau 4 – Spécification du courant absorbé par le capteur

Mode de fonctionnement	Courant absorbé mA		
	Minimale	Type	Maximale
Mode asynchrone (PSI5-A) et mode bus parallèle synchrone (PSI5-P)	22	26	30
Mode asynchrone basse puissance	11	13	15

5.3 Configuration d'essai

5.3.1 Configuration d'essai générale pour les essais fonctionnels

La configuration d'essai se compose, d'une manière générale, des émetteurs-récepteurs PSI5 avec leurs composants externes obligatoires sur un réseau d'essai minimal, où les alimentations filtrées, les signaux, les sondes de surveillance et les ports de couplage sont connectés comme représenté à la Figure 5.

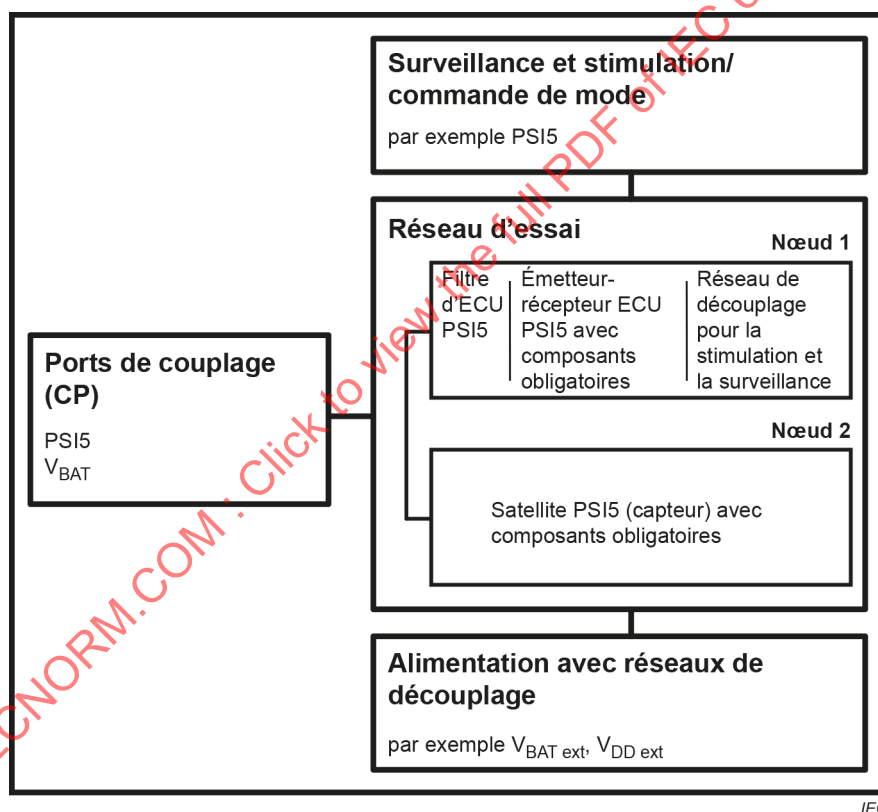


Figure 5 – Configuration d'essai générale pour les essais dans les modes fonctionnels

Pour l'évaluation des émissions radioélectriques, de l'immunité aux fréquences radioélectriques et de l'immunité aux impulsions d'un émetteur-récepteur PSI5 en mode fonctionnel, un réseau d'essai PSI5 minimal, constitué de deux nœuds, doit être utilisé pour les modes PSI5-A, PSI5-P et asynchrone basse puissance. Le filtre d'ECU PSI5 doit être mis en œuvre sur le nœud ECU (Nœud 1) en tant que composant obligatoire. L'utilisation d'un filtre sur le nœud satellite (Nœud 2) est facultative et doit uniquement être mise en œuvre si le fabricant du CI le demande.

NOTE Dans des cas spécifiques ou à des fins d'analyse, un écart par rapport à ce montage peut être convenu entre les utilisateurs du présent document et consigné dans le rapport d'essai.

5.3.2 Configuration d'essai générale pour l'essai de décharge électrostatique en mode passif

La configuration d'essai générale pour l'essai de décharge électrostatique en mode passif des CI émetteurs-récepteurs PSI5 comprend un seul CI PSI5 de l'ECU ou CI PSI5 du satellite avec les composants externes obligatoires sur une carte d'essai avec ports de couplage pour la décharge, comme représenté à la Figure 6 (CI de l'ECU) et à la Figure 7 (CI satellite).

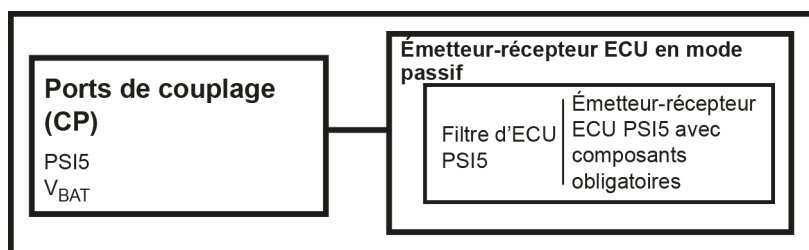


Figure 6 – Configuration d'essai générale pour l'essai de décharge électrostatique en mode passif d'un CI d'ECU

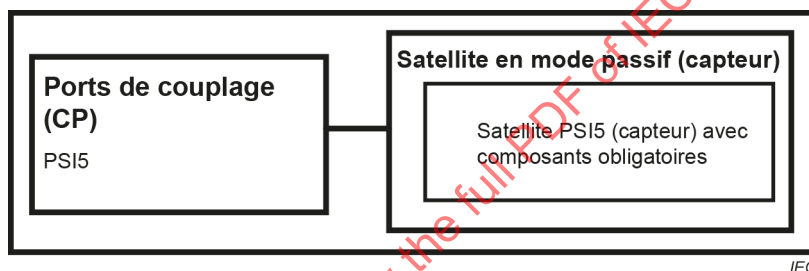
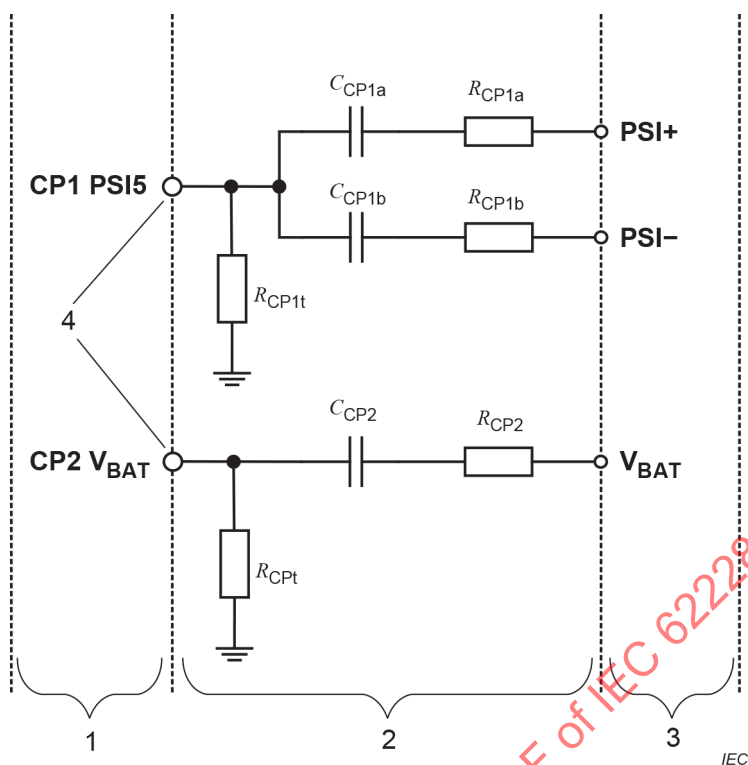


Figure 7 – Configuration d'essai générale pour l'essai de décharge électrostatique en mode passif d'un CI satellite

5.3.3 Ports de couplage pour les essais dans les modes fonctionnels

Les ports de couplage sont destinés à transférer les perturbations depuis ou vers le réseau d'essai, avec une caractéristique de transfert définie. La représentation schématique des ports de couplage est représentée à la Figure 8. Les valeurs des composants dépendent de la méthode d'essai et sont définies dans le Tableau 5. Il convient que la tolérance des composants soit de $\pm 1\%$.



Légende

- 1 Ports de couplage
- 2 Réseaux de couplage
- 3 Réseaux de broches, y compris tous les composants externes obligatoires et les réseaux de découplage pour la ou les broches respectives
- 4 Connecteurs RF

Figure 8 – Ports de couplage pour les essais d'émissions et d'immunité des émetteurs-récepteurs

Tableau 5 – Définitions des valeurs des composants des ports de couplage pour les essais d'émissions et d'immunité des émetteurs-récepteurs

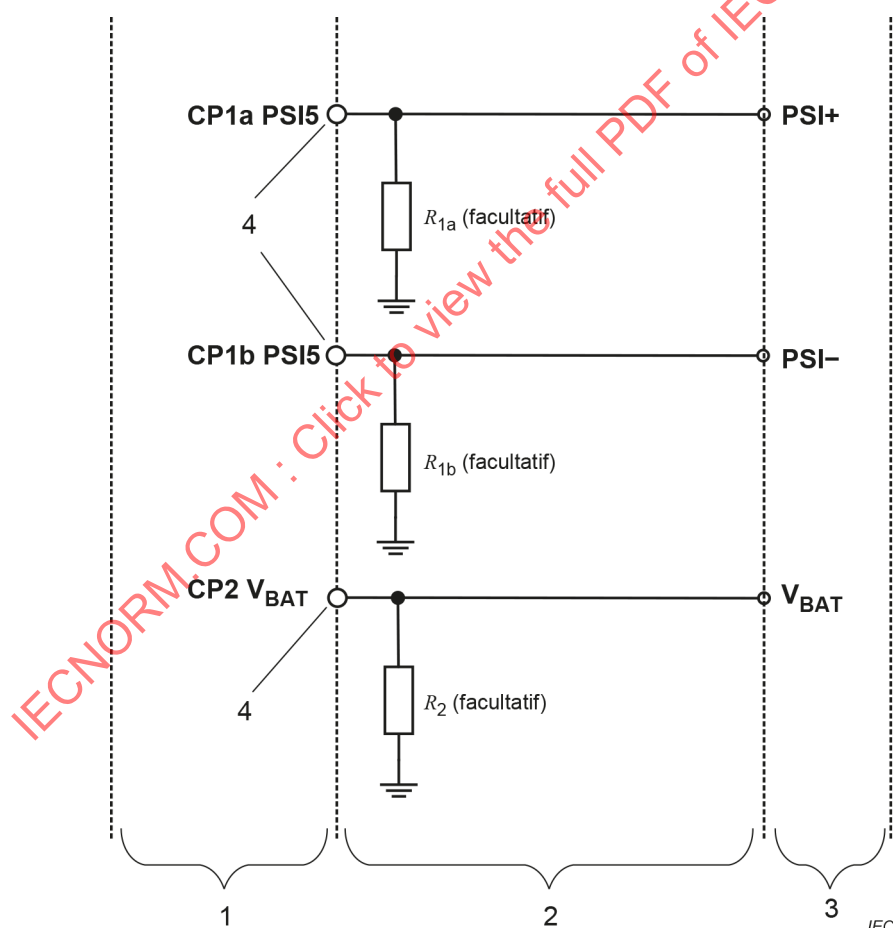
Port	Type	Objectif de l'essai	Composant		
			R_{CPx}	C_{CPx}	R_{CPt}
CP1	EMI1	Mesure des émissions radioélectriques sur PSI+/-	$R_{CP1a} = 120 \, \Omega$ $R_{CP1b} = 120 \, \Omega$	$C_{CP1a} = 1,0 \, \text{nF}$ $C_{CP1b} = 1,0 \, \text{nF}$	$R_{CP1t} = 51 \, \Omega$
	RF1	Couplage radioélectrique sur PSI+/-	$R_{CP1a} = 0 \, \Omega$ $R_{CP1b} = 0 \, \Omega$	$C_{CP1a} = 1,0 \, \text{nF}$ $C_{CP1b} = 1,0 \, \text{nF}$	non utilisé
	IMP1	Couplage d'impulsion sur PSI+/-	$R_{CP1a} = 0 \, \Omega$ $R_{CP1b} = 0 \, \Omega$	$C_{CP1a} = 1,0 \, \text{nF}$ $C_{CP1b} = 1,0 \, \text{nF}$	non utilisé
CP2	EMI2	Mesure des émissions radioélectriques sur port V_{BAT}	$R_{CP2} = 120 \, \Omega$	$C_{CP2} = 6,8 \, \text{nF}$	$R_{CPt} = 51 \, \Omega$
	RF2	Couplage radioélectrique sur port V_{BAT}	$R_{CP2} = 0 \, \Omega$	$C_{CP2} = 6,8 \, \text{nF}$	non utilisé
	IMP2	Couplage d'impulsion sur port V_{BAT}	$R_{CP2} = 0 \, \Omega$	shunté	non utilisé

La caractérisation des ports de couplage doit être effectuée comme suit.

L'amplitude des pertes d'insertion (mesure de S_{21}) entre les ports CP1, CP2 et les plages d'accueil de signaux respectives de l'émetteur-récepteur sur la carte d'essai doit être mesurée et consignée dans le rapport d'essai. Pour cette caractérisation, le port de couplage doit être configuré pour l'essai d'immunité aux perturbations radioélectriques, et les CI émetteurs-récepteurs PSI5 doivent être retirés. Tous les autres composants directement connectés au port de couplage (par exemple filtre de l'alimentation ou charges) doivent rester sur la carte d'essai.

5.3.4 Ports de couplage pour les essais de décharges électrostatiques en mode passif

Les ports de couplage utilisés pour les essais de décharges électrostatiques directes en mode passif raccordent les points de décharge au circuit d'essai du CI émetteur-récepteur PSI5. La représentation schématique et les définitions des ports de couplage sont données à la Figure 9 et dans le Tableau 6. Le point de décharge sur PSI- dépend de la mise en œuvre. L'applicabilité de l'essai de décharge électrostatique au niveau de la borne PSI- peut faire l'objet d'un accord entre les utilisateurs du présent document et être consigné dans le rapport d'essai.



Légende

- 1 Ports de couplage
- 2 Réseaux de couplage
- 3 Réseaux de broches, y compris tous les composants externes obligatoires pour la ou les broches respectives
- 4 Points de décharge

Figure 9 – Ports de couplage pour les essais de décharges électrostatiques en mode passif

Tableau 6 – Définitions des ports de couplage pour les essais de DES sur dispositif non alimenté

Port	Type	Objectif de l'essai	Composants
CP1a	ESD1a	Couplage de décharges électrostatiques sur PSI+	Piste métallique pour connexion galvanique ^a
CP1b	ESD1b	Couplage de décharges électrostatiques sur PSI- (le cas échéant)	Piste métallique pour connexion galvanique ^a
CP2	ESD2	Couplage de décharges électrostatiques sur port V_{BAT}	Piste métallique pour connexion galvanique ^a
^a Les résistances facultatives R_{1a} , R_{1b} et R_2 , avec $R \geq 200 \text{ k}\Omega$, sont utilisées pour éviter la précharge statique du point de décharge, due au générateur de décharges électrostatiques. Aux valeurs d'essai élevées, une étincelle sur ces résistances doit être évitée. Si le problème de précharge statique est évité du fait de la structure du générateur de DES, alors ces résistances ne sont pas nécessaires. Une résistance externe peut également être utilisée pour éliminer les précharges sur chaque point de décharge, avant chaque essai.			

5.4 Signaux d'essai

5.4.1 Généralités

Selon le type d'émetteur-récepteur, différents signaux d'essai sont définis pour les communications des CI émetteurs-récepteurs PSI5, en mode fonctionnel normal et en mode basse puissance.

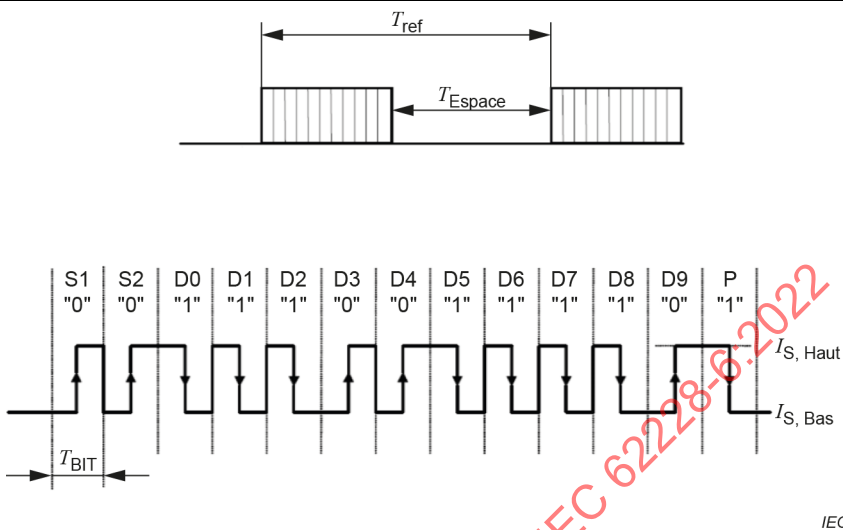
5.4.2 Signaux d'essai pour le mode asynchrone

Les signaux d'essai de communication TX1 (125 kbps) et TX2 (189 kbps) doivent être utilisés pour les essais des CI émetteurs-récepteurs PSI5 autonomes et des CI avec émetteur-récepteur PSI5 intégré en mode normal si aucune communication de données de capteur n'est applicable. Les paramètres de ces signaux périodiques sont définis dans le Tableau 7 et le Tableau 8.

Pour les CI satellites PSI5 (par exemple capteurs), le modèle de trame de données peut être variable en fonction de la communication de données des capteurs. Dans les cas où TX1 ou TX2 ne peuvent pas être utilisés, la trame de données acceptable doit être définie et peut faire l'objet d'un accord entre les utilisateurs du présent document et doit être consignée dans le rapport d'essai.

Le signal d'essai de communication TX3 pour le mode asynchrone basse puissance est défini dans le Tableau 9.

Tableau 7 – Signal d'essai de communication TX1 pour le mode asynchrone (125 kbps)

Signal d'essai	TX1
Format de trame	Capteur vers l'ECU conformément à la spécification PSI5 [1]
Type de signal	 Après la mise sous tension, le capteur commence à émettre des données en continu. Chaque trame se compose de 13 bits.
Protocole	PSI5-A10P-ttt/1L conformément à la spécification PSI5, où ttt est le temps de cycle [1] ¹
Débit de données	125 kbps, $T_{\text{BIT}} = 8,0 \mu\text{s}$
T_{ref}	Dépendant du capteur, par exemple $224 \mu\text{s}$
T_{Espace}	$\geq 8,4 \mu\text{s}$
Amplitude ($I_{\text{S,Haut}} - I_{\text{S,Bas}}$)	26 mA

¹ Les chiffres entre crochets renvoient à la Bibliographie.

Tableau 8 – Signal d'essai de communication TX2 pour le mode asynchrone (189 kbps)

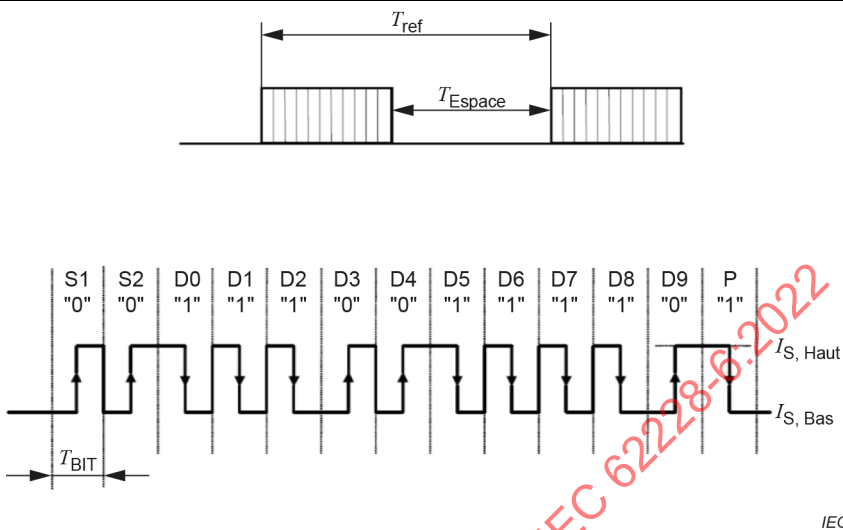
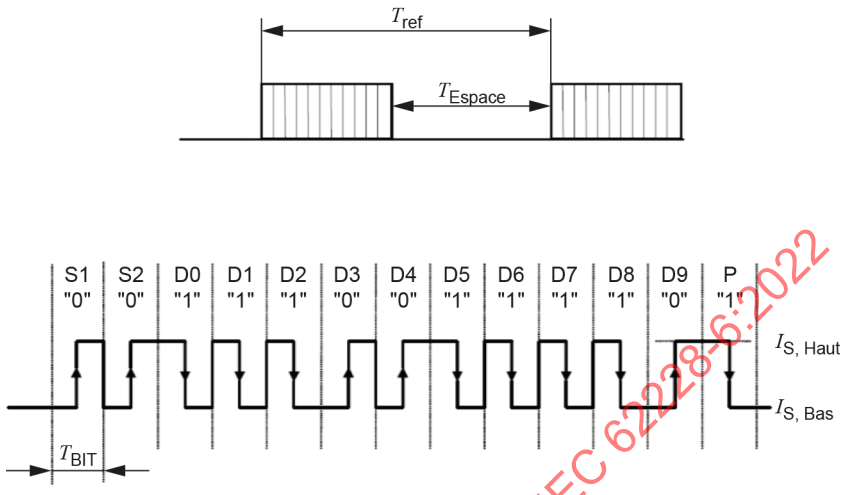
Signal d'essai	TX2
Format de trame	Capteur vers l'ECU conformément à la spécification PSI5 [1]
Type de signal	 Après la mise sous tension, le capteur commence à émettre des données en continu. Chaque trame se compose de 13 bits.
Protocole	PSI5-A10P-ttt/1H conformément à la spécification PSI5, où ttt est le temps de cycle [1]
Débit de données	189 kbps, $T_{BIT} = 5,3 \mu s$
T_{ref}	Dépendant du capteur, par exemple 224 μs
T_{Espace}	$\geq 5,6 \mu s$
Amplitude ($I_{S,Haut} - I_{S,Bas}$)	26 mA

Tableau 9 – Signal d'essai de communication TX3 pour le mode asynchrone basse puissance

Signal d'essai	TX3
Format de trame	Capteur vers l'ECU conformément à la spécification PSI5 [1]
Type de signal	 Après la mise sous tension, le capteur commence à émettre des données en continu. Chaque trame se compose de 13 bits. IEC
Protocole	PSI5-A10P-ttt/1L conformément à la spécification PSI5, où ttt est le temps de cycle [1]
Débit de données	125 kbps, $T_{\text{BIT}} = 8,0 \mu\text{s}$
T_{ref}	Dépendant du capteur, par exemple 224 μs
T_{Espace}	$\geq 8,4 \mu\text{s}$
Amplitude ($I_{\text{S,Haut}} - I_{\text{S,Bas}}$)	13 mA

5.4.3 Signaux d'essai pour le mode bus parallèle synchrone

Les signaux d'essai de communication TX4 et TX5 doivent être utilisés pour les essais des CI émetteurs-récepteurs PSI5 autonomes et des CI avec émetteur-récepteur PSI5 intégré en mode normal. Les paramètres de ces signaux périodiques sont définis dans le Tableau 10 et le Tableau 11.

Tableau 10 – Signal d'essai de communication TX4 pour le mode bus parallèle synchrone

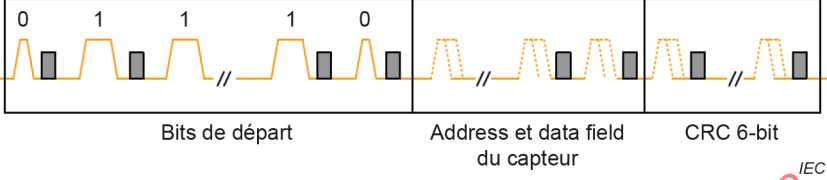
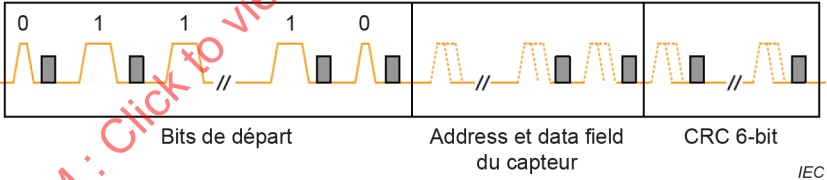
Signal d'essai	TX4
Format de trame	Méthode de largeur d'impulsion conformément à la spécification PSI5 [1] ECU vers capteur
Type de signal	
Protocole	PSI5-P10P-ttt/2L conformément à la spécification PSI5, où ttt est le temps de cycle [1]
Débit de données	125 kbps, $T_{BIT} = 8,0 \mu s$
Temps du cycle	ttt, par exemple 500 μs
Amplitude (par rapport à $V_{CE Base}$)	3,5 V

Tableau 11 – Signal d'essai de communication TX5 pour le mode bus parallèle synchrone

Signal d'essai	TX5
Format de trame	Méthode de largeur d'impulsion conformément à la spécification PSI5 [1] ECU vers capteur
Type de signal	 Après la mise sous tension, le capteur commence à émettre des données en continu
Protocole	Spécification PSI5-P10P-ttt/2H PSI5, où ttt est le temps de cycle [1]
Débit de données	189 kbps, $T_{BIT} = 5,3 \mu s$
Temps du cycle	ttt, par exemple 500 μs
Amplitude (par rapport à $V_{CE Base}$)	3,5 V

5.5 Critères d'évaluation

5.5.1 Généralités

Différents critères sont définis pour l'évaluation des performances d'immunité des CI émetteurs-récepteurs PSI5, pour les modes fonctionnels, durant l'exposition aux perturbations et, pour le mode passif, après l'exposition aux perturbations.

Les CI émetteurs-récepteurs PSI5 doivent être soumis à essai conformément aux définitions pour les émetteurs-récepteurs PSI5 autonomes, même s'ils disposent de fonctionnalités supplémentaires [par exemple puce multifonction (System Base Chip)]. Pour les besoins de l'essai, certaines autres fonctions de ces CI peuvent, si nécessaire, être utilisées à des fins de surveillance.

L'état fonctionnel obtenu pour le CI émetteur-récepteur PSI5 doit être défini conformément à l'IEC 62132-1 dans les classes d'état A_{IC} , C_{IC} ou D_{IC} .

5.5.2 Critères d'évaluation dans les modes fonctionnels durant l'exposition aux perturbations

Les critères d'évaluation dans les modes fonctionnels sont définis pour les CI émetteurs-récepteurs PSI5 autonomes et les CI émetteurs-récepteurs PSI5 intégrés dans le Tableau 12. Pour les CI satellites PSI5 (par exemple capteurs), le modèle de trame acceptable doit être défini comme un critère d'évaluation et peut faire l'objet d'un accord entre les utilisateurs du présent document et doit être consigné dans le rapport d'essai.

Les valeurs limites spécifiées doivent être utilisées pour la surveillance des défaillances. La validation des défaillances s'applique à tous les émetteurs-récepteurs du réseau d'essai, sauf indication contraire. Dès lors qu'un émetteur-récepteur en essai dépasse les valeurs limites spécifiques, un événement d'erreur se produit pour ce cas d'essai. Les valeurs de référence des signaux contrôlés dépendent de l'émetteur-récepteur en essai et doivent être mesurées dans des conditions exemptes de perturbations, avant l'essai. Ces signaux de référence, combinés aux valeurs limites, permettent de générer les masques de validation des défaillances. Des écarts par rapport aux valeurs limites définies peuvent être tolérés sur la base d'un accord mutuel et ils doivent être consignés dans le rapport d'essai.

Dans le mode fonctionnel normal, la communication et les effets sur les autres fonctions doivent être évalués. De plus, en mode basse puissance, la variation indésirable du fonctionnement normal doit être évaluée.

Tableau 12 – Critères d'évaluation pour les CI avec émetteur-récepteur PSI5 autonome et intégré dans les modes fonctionnels

Mode fonctionnel	Objectif de l'essai	Signal d'essai	Etat de surveillance		Vérification de la communication PSI5
			Déclencheur	Fenêtre d'observation	
Mode asynchrone	Communication du capteur vers l'ECU	TX1 TX2	Premier front ascendant du signal TX1 ou TX2	1 trame	Indication d'erreur ^a
Mode asynchrone basse puissance	Communication du capteur vers l'ECU	TX3	Premier front ascendant du signal TX3	1 trame	Indication d'erreur ^a
Mode bus parallèle synchrone	Communication ECU vers les capteurs	TX4 TX5	Premier front ascendant du signal TX4 ou TX5	1 trame	indication d'erreur ^b
^a L'ECU doit être configuré pour détecter et signaler les réinitialisations, les erreurs de communication (par exemple le codage, les erreurs de parité) et les erreurs de données (par exemple aucune donnée hors échelle). ^b L'analyseur PSI5 ou l'ECU doit être configuré de manière à détecter et signaler l'erreur CRC.					

5.5.3 Critères d'évaluation en mode passif, après exposition aux perturbations

La caractéristique d'entrée d'une broche en essai par rapport à la masse (rapport courant/tension) doit être mesurée en utilisant, par exemple, un analyseur de paramètres de semiconducteurs. Il convient que la plage de tensions d'essai englobe ou dépasse la valeur maximale absolue assignée de la broche en essai, par exemple jusqu'à la valeur de claquage, de repliement ou d'écrêtage. En alternative à l'essai de la caractéristique I-V décrit ci-dessus, un essai de paramètres figurant sur la fiche technique du DUT peut être utilisé pour vérifier les dommages subis par le CI.

EXEMPLE Les tensions d'essai généralement utilisées peuvent être comprises entre ± 50 V et ± 70 V, avec des limitations des courants d'essai comprises entre $\pm 0,5$ mA et ± 5 mA.

S'assurer d'éviter tout dommage sur le CI lors de la mesure de la courbe de la caractéristique I-V. Toute modification significative de la caractéristique I-V (par exemple une hausse de plus de ± 5 % de la tension ou du courant d'essai maximal appliqué) entre la mesure avant et la mesure après l'essai d'immunité peut être considérée comme une défaillance.

La Figure 10 représente un exemple d'écart maximal sur la caractéristique I-V.

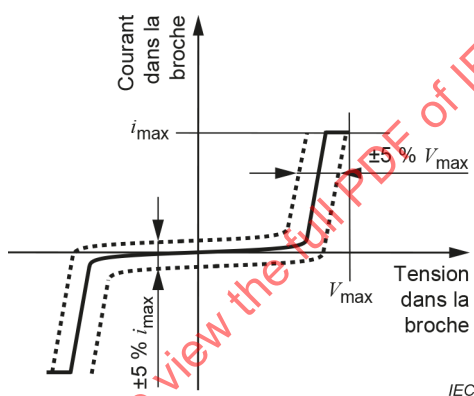


Figure 10 – Exemple d'écart maximal sur la caractéristique I-V

6 Essai et mesure

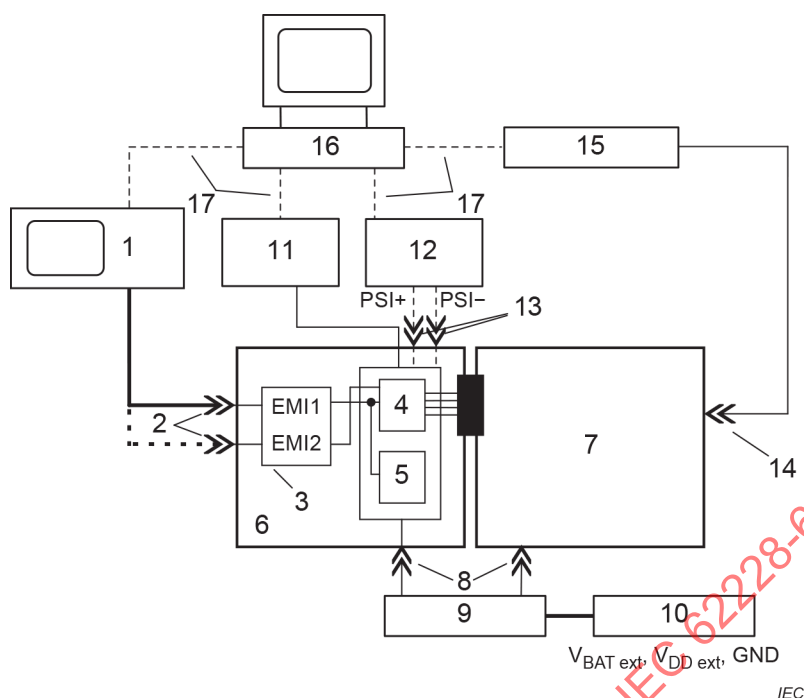
6.1 Emission de perturbations radioélectriques

6.1.1 Méthode d'essai

La mesure des émissions radioélectriques doit être effectuée par la méthode de couplage direct 150Ω , conformément à l'IEC 61967-4.

6.1.2 Montage d'essai

La mesure des émissions radioélectriques d'un émetteur-récepteur doit être effectuée en utilisant un montage tel que représenté à la Figure 11. Les détails du circuit d'essai sont décrits à l'Annexe A. Les détails de la carte d'essai sont décrits à l'Annexe B.



Légende

1	Analyseur de spectre/récepteur de mesure des interférences électromagnétiques	10	Alimentation ($V_{BAT\ ext}$, $V_{DD\ ext}$, GND)
2	Connecteurs coaxiaux (PSI5: EMI1, V_{BAT} : EMI2)	11	Unité de commande de mode (facultative)
3	Ports de couplage (EMI1: CP1, EMI2: CP2)	12	Outil d'analyse PSI5 (facultatif)
4	Nœud 1 (CI PSI5 de l'ECU)	13	Connecteurs (facultatif pour l'analyse PSI5)
5	Nœud 2 (CI PSI5 du satellite)	14	Connecteurs (facultatif pour la surveillance et la stimulation)
6	Carte d'essai	15	Générateur de trame (facultatif)
7	Carte de commande hôte	16	PC de commande (facultatif)
8	Bornes d'alimentation	17	Commande à distance/automatisation d'essai (facultatif)
9	Réseaux de découplage		

Figure 11 – Montage d'essai pour la mesure des perturbations radioélectriques

Les définitions des équipements d'essai sont les suivantes:

- analyseur de spectre/récepteur de mesure des interférences électromagnétiques;
- carte d'essai;
- générateur de trame (facultatif);
- alimentation;
- unité de commande de mode (facultative, si possible commandée à distance par le PC);
- PC de commande (facultatif);
- analyseur PSI (facultatif, peut être nécessaire pour soumettre à essai des CI avec émetteur-récepteur PSI5 intégré).

Il est possible d'intégrer la fonction de l'unité de commande de mode, de l'outil d'analyse PSI et du générateur de trame dans le nœud ECU (par exemple une combinaison d'un CI d'ECU émetteur-récepteur PSI5 et d'un microcontrôleur). Cet ECU peut se trouver sur un circuit imprimé distinct et raccordé à la carte d'essai par des lignes de communication PSI5.

Les fonctions de l'unité de commande de mode, de l'outil d'analyse PSI et du générateur de trame peuvent aussi être séparées par des coupleurs optiques et raccordés à la carte d'essai.

Si le CI PSI5 de l'ECU est en cours d'évaluation, il est recommandé de découpler le côté capteur par l'utilisation de filtres appropriés (par exemple un réseau fictif d'inductance de 5 μ H, etc.) conformément aux lignes directrices de l'IEC 62132-4 et de l'IEC 62215-3. Si le CI du capteur PSI5 est en cours d'évaluation, il est recommandé de découpler l'ECU PSI5 par des filtres appropriés. Le filtre utilisé doit être documenté dans le rapport d'essai.

6.1.3 Mode opératoire d'essai et paramètres

L'essai d'émissions radioélectriques doit être effectué en appliquant les paramètres d'essai donnés dans le Tableau 13.

Tableau 13 – Paramètres pour les mesures des émissions

Type d'émetteur-récepteur	Fréquence MHz	Modes de fonctionnement de l'émetteur-récepteur	Signaux d'essai
CI émetteur-récepteur PSI5 autonome	0,15 à 1 000	Mode asynchrone	TX1, TX2, TX3, TX4, TX5
CI avec émetteur-récepteur PSI5 intégré		Mode asynchrone basse puissance Mode bus parallèle synchrone	

Les réglages des équipements de mesure des émissions radioélectriques sont donnés dans le Tableau 14.

Tableau 14 – Réglages des équipements de mesure des émissions radioélectriques

Équipement de mesure des émissions radioélectriques	Analyseur de spectre	Récepteur de mesure des interférences électromagnétiques
Détecteur	Crête	
Plage de fréquences	0,15 MHz à 1 000 MHz	
Largeur spectrale de résolution (RBW) 150 kHz à 30 MHz: 30 MHz à 1 000 MHz:	10 kHz 100 kHz	9 kHz 120 kHz
Largeur du filtre vidéo (VBW)	≥ 3 fois la largeur spectrale de résolution	–
Nombre de balayages	10 (maintien de la valeur maximale)	–
Temps de palier par pas de mesure	–	≥ 5 ms
Temps de balayage en fréquence	≥ 20 s	–
Pas de fréquence 150 kHz à 30 MHz: 30 MHz à 1 000 MHz:	– –	≤ 5 kHz ≤ 50 kHz
NOTE Les récepteurs de mesure des interférences électromagnétiques basés sur une FFT peuvent également être utilisés s'ils satisfont aux définitions de la CISPR 16-1-1.		

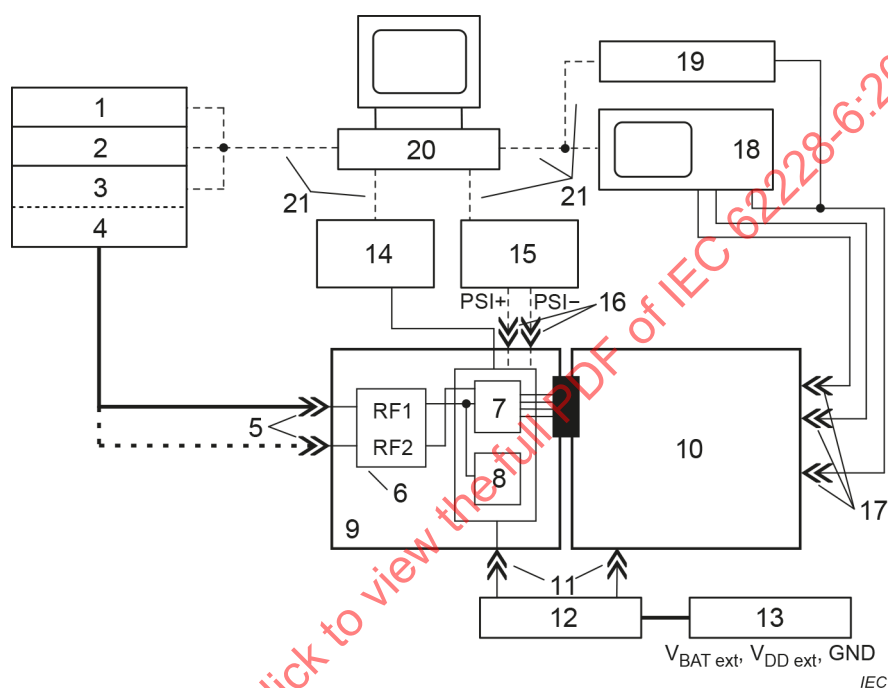
6.2 Immunité aux perturbations radioélectriques

6.2.1 Méthode d'essai

L'essai d'immunité aux perturbations radioélectriques doit être effectué en appliquant la méthode d'essai DPI, conformément à l'IEC 62132-4. Les détails du circuit d'essai sont décrits à l'Annexe A. Les détails de la carte d'essai sont décrits à l'Annexe B.

6.2.2 Montage d'essai

Les essais d'immunité aux perturbations radioélectriques de l'émetteur-récepteur doivent être effectués en utilisant un montage tel que représenté à la Figure 12.



Légende

1	Générateur RF	12	Réseaux de découplage
2	Amplificateur RF	13	Alimentation ($V_{BAT\ ext}$, $V_{DD\ ext}$, GND)
3	Appareil de mesure de la puissance RF	14	Unité de commande de mode (facultative)
4	Coupleur directif	15	Outil d'analyse PSI5 (facultatif)
5	Connecteurs coaxiaux (PSI5: RF1, V_{BAT} ; RF2)	16	Connecteurs (facultatif pour l'analyse PSI5)
6	Ports de couplage (RF1: CP1, RF2: CP2)	17	Connecteurs (facultatif pour la surveillance et la stimulation)
7	Nœud 1 (CI PSI5 de l'ECU)	18	Oscilloscope à mémoire numérique (facultatif)
8	Nœud 2 (CI PSI5 du satellite)	19	Générateur de trame (facultatif)
9	Carte d'essai	20	PC de commande (facultatif)
10	Carte de commande hôte	21	Commande à distance/automatisation d'essai (facultatif)
11	Bornes d'alimentation		

Figure 12 – Montage d'essai pour les essais DPI

Les définitions des équipements d'essai sont les suivantes:

- générateur RF ($f = 1 \text{ MHz}$ à $1\,000 \text{ MHz}$);
- amplificateur RF ($P \geq 10 \text{ W}$);
- appareil de mesure de puissance avec coupleur directif ($f = 1 \text{ MHz}$ à $1\,000 \text{ MHz}$);
- carte d'essai;
- générateur de trame (facultatif);
- alimentation;
- unité de commande de mode (facultative, si possible commandée à distance par le PC);
- PC de commande (facultatif);
- oscilloscope à mémoire numérique (DSO, Digital Storage Oscilloscope);
- outil d'analyse PSI5 (facultatif, pour soumettre à essai les CI avec émetteur-récepteur PSI5 intégré).

Il est possible d'intégrer la fonction de l'unité de commande de mode, de l'outil d'analyse PSI, du générateur de trame et de l'oscilloscope à mémoire numérique dans le nœud ECU (par exemple une combinaison d'un CI d'ECU émetteur-récepteur PSI5 et d'un microcontrôleur). Cet ECU peut se trouver sur un circuit imprimé distinct et raccordé à la carte d'essai par des lignes de communication PSI5.

Les fonctions de l'unité de commande de mode, de l'outil d'analyse PSI et du générateur de trame peuvent aussi être séparées par des coupleurs optiques et raccordés à la carte d'essai.

Si le CI PSI5 de l'ECU est en cours d'évaluation, il est recommandé de découpler le côté capteur par l'utilisation de filtres appropriés (par exemple un réseau fictif d'inductance de $5 \mu\text{H}$, etc.) conformément aux lignes directrices de l'IEC 62132-4 et de l'IEC 62215-3. Si le CI du capteur PSI5 est en cours d'évaluation, il est recommandé de découpler l'ECU PSI5 par des filtres appropriés. Le filtre utilisé doit être documenté dans le rapport d'essai.

6.2.3 Mode opératoire d'essai et paramètres

Pour déterminer l'immunité aux perturbations radioélectriques des CI émetteurs-récepteurs PSI5, des essais avec les paramètres indiqués dans le Tableau 15 doivent être effectués.

Tableau 15 – Spécifications pour les essais DPI

Elément	Paramètre	
Fréquence (MHz)	Plage	Incrément
	1 à 10	0,25
	10 à 100	1
	100 à 200	2
	200 à 400	4
	400 à 1 000	10
Puissance incidente minimale	10 dBm (10 mW)	
Puissance incidente maximale	36 dBm (4 W)	
Incrément de puissance	0,5 dB	
Temps de maintien	1 s	
Modulation	CW: 1 MHz à 1 000 MHz AM 80 % 1 kHz ($\hat{P}_{AM} = \hat{P}_{CW}$): 1 MHz à 800 MHz PM 217 Hz, t_{on} 577 μ s ($\hat{P}_{PM} = \hat{P}_{CW}$): 806 MHz à 915 MHz	
Mode opératoire d'essai pour l'évaluation de la classe d'état fonctionnel A_{IC}	Recherche de dysfonctionnement sur l'ensemble du temps de maintien, tandis que la puissance est augmentée par incréments. Un mode opératoire optimisé de commande peut être utilisé pour réduire la durée de l'essai. Exemple: mode opératoire pour chaque pas de fréquence: - commencer avec la puissance incidente maximale, niveau ayant provoqué un dysfonctionnement au pas de fréquence précédent; - dans le cas d'un dysfonctionnement à ce niveau de puissance, réduire la puissance (par exemple de 6 dB), puis répéter l'essai; - augmenter la puissance par incréments jusqu'à ce qu'un dysfonctionnement se produise ou que la puissance incidente maximale soit atteinte; - le niveau d'immunité à cette fréquence correspond à la puissance incidente maximale n'entraînant aucun dysfonctionnement.	
Mode opératoire d'essai pour l'évaluation de la classe d'état fonctionnel C_{IC} ou D_{IC}	Appliquer la puissance à chaque pas de fréquence et évaluer l'état fonctionnel après chaque essai.	

Les essais pour l'évaluation de la classe d'état fonctionnel A_{IC} pour les CI émetteurs-récepteurs PSI5 autonomes et les CI avec émetteur-récepteur PSI5 intégré doivent être réalisés conformément au schéma donné dans le Tableau 16.

Pour chaque essai, une courbe des seuils d'immunité, prenant comme paramètre la puissance incidente, est à déterminer et à documenter dans un diagramme joint au rapport d'essai.

Tableau 16 – Essais DPI exigés pour l'évaluation de CI émetteurs-récepteurs PSI5 autonomes et de CI émetteurs-récepteurs PSI5 intégrés de classe d'état fonctionnel A_{IC}

Mode fonctionnel	Port de couplage	Broches	Signaux d'essai	Analyse des données PSI5 pour la validation des défaillances
Mode asynchrone ^a	RF1	PSI+, PSI-	TX1, TX2	X ^b
	RF2 ^d	V _{BAT}		X ^b
Mode bus parallèle synchrone	RF1	PSI+, PSI-	TX4, TX5	X ^b
	RF2 ^d	V _{BAT}		X ^b
Mode asynchrone basse puissance ^c	RF1	PSI+, PSI-	TX3	X ^b
	RF2 ^d	V _{BAT}		X ^b

X L'essai de validation des défaillances doit être réalisé.

^a Le mode asynchrone doit être utilisé uniquement si l'émetteur-récepteur PSI5 soumis à essai ne prend pas en charge le mode bus parallèle synchrone.

^b L'analyse des trames de données PSI5 ou du contrôle de redondance cyclique (CRC) peut être réalisée soit à l'aide d'un analyseur PSI, soit en utilisant le nœud ECU si la fonction d'analyse de données est intégrée dans l'ECU.

^c L'essai en mode basse puissance doit être réalisé uniquement si le capteur prend en charge le fonctionnement en mode faible puissance. L'essai dans la plage de fréquences comprise entre 1 MHz et 8 MHz est facultatif dans ce mode.

^d L'essai sur V_{BAT} par le port de couplage RF2 est applicable uniquement aux CI PSI5 de l'ECU.

Les essais pour la classe d'état fonctionnel C_{IC} ou D_{IC} doivent être effectués pour les deux types de CI émetteurs-récepteurs PSI5 comme indiqué dans le Tableau 17.

Tableau 17 – Essais DPI exigés pour l'évaluation de la classe d'état fonctionnel C_{IC} ou D_{IC} pour les CI émetteurs-récepteurs PSI5 autonomes et les CI avec émetteur-récepteur PSI5 intégré

Mode fonctionnel	Port de couplage	Broches	Signaux d'essai	Analyse des données PSI5 pour la validation des défaillances
Mode asynchrone ^a	RF1	PSI+, PSI-	TX1, TX2	X ^b
	RF2 ^c	V _{BAT}		
Mode bus parallèle synchrone	RF1	PSI+, PSI-	TX4, TX5	X ^b
	RF2 ^c	V _{BAT}		

X L'essai de validation des défaillances doit être réalisé.

^a Le mode asynchrone doit être utilisé uniquement si l'émetteur-récepteur PSI5 soumis à essai ne prend pas en charge le mode bus parallèle synchrone.

^b L'analyse des trames de données PSI5 ou du contrôle de redondance cyclique (CRC) peut être réalisée soit à l'aide d'un analyseur PSI, soit en utilisant le nœud ECU si la fonction d'analyse de données est intégrée dans l'ECU.

^c L'essai sur V_{BAT} par le port de couplage RF2 est applicable uniquement aux CI PSI5 de l'ECU.

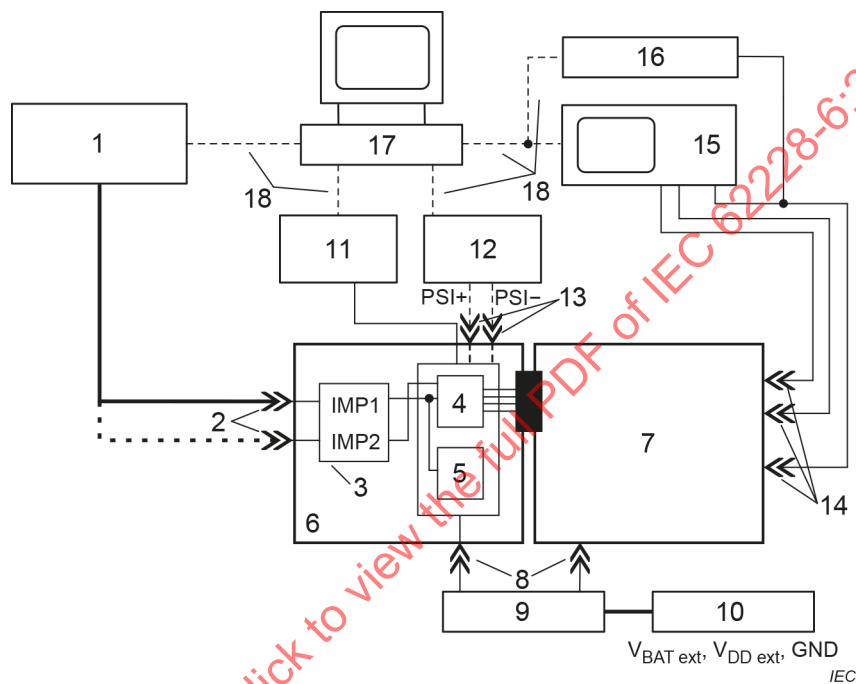
6.3 Immunité aux impulsions

6.3.1 Méthode d'essai

L'essai d'immunité aux impulsions doit être effectué en appliquant la méthode d'injection de transitoires non synchrones, conformément à l'IEC 62215-3.

6.3.2 Montage d'essai

Les essais d'immunité aux impulsions d'un émetteur-récepteur doivent être effectués en utilisant un montage tel que représenté à la Figure 13. Les détails du circuit d'essai sont décrits à l'Annexe A. Les détails de la carte d'essai sont décrits à l'Annexe B.



Légende

1	Générateur d'impulsions/de transitoires d'essai	10	Alimentation ($V_{BAT\ ext}$, $V_{DD\ ext}$, GND)
2	Connecteurs coaxiaux (PSI5: IMP1, V_{BAT} : IMP2)	11	Unité de commande de mode (facultative)
3	Ports de couplage (IMP1: CP1, IMP2: CP2)	12	Outil d'analyse PSI5 (facultatif)
4	Nœud 1 (CI PSI5 de l'ECU)	13	Connecteurs (facultatif pour l'analyse PSI5)
5	Nœud 2 (CI PSI5 du satellite)	14	Connecteurs (facultatif pour la surveillance et la stimulation)
6	Carte d'essai	15	Oscilloscope à mémoire numérique (facultatif)
7	Carte de commande hôte	16	Générateur de trame (facultatif)
8	Bornes d'alimentation	17	PC de commande (facultatif)
9	Réseaux de découplage	18	Commande à distance/automatisation d'essai (facultatif)

Figure 13 – Montage d'essai pour les essais d'immunité aux impulsions

Les définitions des équipements d'essai sont les suivantes:

- générateur d'impulsions d'essai (conforme à l'ISO 7637-2);
- carte d'essai;
- générateur de trame;
- alimentation;
- unité de commande de mode (facultative, si possible commandée à distance par le PC);
- PC de commande (facultatif);
- oscilloscope à mémoire numérique (DSO, Digital Storage Oscilloscope);
- outil d'analyse PSI5 (facultatif, pour soumettre à essai les CI avec émetteur-récepteur PSI5 intégré).

Il est possible d'intégrer la fonction de l'unité de commande de mode, de l'outil d'analyse PSI, du générateur de trame et de l'oscilloscope à mémoire numérique dans le nœud ECU (par exemple une combinaison d'un CI d'ECU émetteur-récepteur PSI5 et d'un microcontrôleur). Cet ECU peut se trouver sur un circuit imprimé distinct et raccordé à la carte d'essai par des lignes de communication PSI5.

Les fonctions de l'unité de commande de mode, de l'outil d'analyse PSI et du générateur de trame peuvent aussi être séparées par des coupleurs optiques et raccordés à la carte d'essai.

Si le CI PSI5 de l'ECU est en cours d'évaluation, il est recommandé de découpler le côté capteur par l'utilisation de filtres appropriés (par exemple un réseau fictif d'inductance de 5 μ H, etc.) conformément aux lignes directrices de l'IEC 62132-4 et de l'IEC 62215-3. Si le CI du capteur PSI5 est en cours d'évaluation, il est recommandé de découpler l'ECU PSI5 par des filtres appropriés. Le filtre utilisé doit être documenté dans le rapport d'essai.

6.3.3 Mode opératoire d'essai et paramètres

Pour déterminer l'immunité de l'émetteur-récepteur aux impulsions définies dans l'ISO 7637-2, des essais basés sur les définitions (Tableau 18) et paramètres (Tableau 19) suivants doivent être effectués.

Tableau 18 – Spécifications pour les essais d'immunité aux impulsions

Élément	Définition et paramètres
Impulsions d'essai	1, 2a, 3a, 3b au port de couplage IMP2: le générateur d'impulsions d'essai fournit des impulsions et la tension d'alimentation V_{BAT} au DUT 3a, 3b (1 et 2a facultatives) au port de couplage IMP1: le générateur d'impulsions d'essai fournit des impulsions, mais pas la tension d'alimentation Voir Tableau 19 pour les paramètres du niveau d'essai.
Incrément d'amplitude	10 V
Temps de maintien	1 min pour les essais de la classe d'état fonctionnel A_{IC} 10 min pour les essais de la classe d'état fonctionnel C_{IC} ou D_{IC}
Mode opératoire d'essai pour la classe d'état fonctionnel A_{IC}	Recherche d'un dysfonctionnement sur un temps de maintien minimal de 5 s, l'amplitude de l'impulsion étant augmentée par incréments jusqu'aux niveaux d'impulsions d'essai définis (par exemple ceux indiqués dans le Tableau C.1) A la tension maximale déterminée, le niveau d'immunité atteint doit être prouvé avec un temps de maintien de 1 min. Un mode opératoire de commande optimisé peut être utilisé pour réduire la durée de l'essai. Le niveau d'immunité correspond à l'amplitude maximale n'entraînant aucun dysfonctionnement.
Mode opératoire d'essai pour l'évaluation de la classe d'état fonctionnel C_{IC} ou D_{IC}	Appliquer les impulsions d'essai définies (par exemple celle du Tableau C.1), puis évaluer l'état fonctionnel après chaque essai.

Tableau 19 – Paramètres de l'essai d'immunité aux impulsions

Impulsion d'essai ^a	Amplitude d'impulsion maximale, $V_{S\ max}$ V	Fréquence de répétitions des impulsions/salves ($1/t_1$) Hz	Résistance interne, R_i Ω	Remarques
1	-100	2	10	La batterie doit être déconnectée uniquement pendant l'impulsion
2a	+75	2	2	–
3a	-150	10 000	50	–
3b	+100	10 000	50	–

^a Selon l'ISO 7637-2, les amplitudes des impulsions sont définies dans des conditions de charge en circuit ouvert, avec des paramètres de temps de montée et de durée adaptés aux systèmes 12 V.

Les essais pour l'évaluation de la classe d'état fonctionnel A_{IC} pour les CI émetteurs-récepteurs PSI5 autonomes et les CI avec émetteur-récepteur PSI5 intégré doivent être réalisés conformément au schéma donné dans le Tableau 20.

Pour chaque essai, le niveau d'immunité aux impulsions doit être déterminé et consigné dans le rapport d'essai.