IEC 63275-1

Edition 1.0 2022-04

INTERNATIONAL STANDARD

NORME INTERNATIONALE

Semiconductor devices – Reliability test method for silicon carbide discrete metal-oxide semiconductor field effect transistors – Part 1: Test method for bias temperature instability

Dispositifs à semiconducteurs – Méthode d'essai de fiabilité pour les transistors à effet de champ métal-oxyde-semiconducteurs discrets en carbure de silicium – Partie 1: Méthode d'essai pour la mesure de la dérive de la tension de seuil après polarisation électrique en température

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

IEC 63275-1:2022-04(en-fr)

THIS PUBLICATION IS COPYRIGHT PROTECTED
Copyright © 2022 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Secretariat
3, rue de Varembé
CH-1211 Geneva 20
Switzerland

Tel.: +41 22 919 02 11
info@iec.ch
www.iec.ch

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

About the IEC
The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications
The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigendum or an amendment might have been published.

IEC publications search - webstore.iec.ch/advsearchform
The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee, …). It also gives information on projects, replaced and withdrawn publications.

IEC Just Published - webstore.iec.ch/justpublished
Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and once a month by email.

IEC Customer Service Centre - webstore.iec.ch/csc
If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: sales@iec.ch.

IEC Products & Services Portal - products.iec.ch
Discover our powerful search engine and read freely all the publications previews. With a subscription you will always have access to up to date content tailored to your needs.

Electropedia - www.electropedia.org
The world's leading online dictionary on electrotechnology, containing more than 22 300 terminological entries in English and French, with equivalent terms in 19 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

A propos de l'IEC
La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications IEC
Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

Recherche de publications IEC - webstore.iec.ch/advsearchform
La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études, …). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

IEC Just Published - webstore.iec.ch/justpublished
Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et une fois par mois par email.

Service Clients - webstore.iec.ch/csc
Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: sales@iec.ch.

IEC Products & Services Portal - products.iec.ch
Découvrez notre puissant moteur de recherche et consultez gratuitement tous les aperçus des publications. Avec un abonnement, vous aurez toujours accès à un contenu à jour adapté à vos besoins.

Electropedia - www.electropedia.org
Le premier dictionnaire d'électrotechnologie en ligne au monde, avec plus de 22 300 articles terminologiques en anglais et en français, ainsi que les termes équivalents dans 19 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

IEC 63275-1

Edition 1.0 2022-04

INTERNATIONAL STANDARD

NORME INTERNATIONALE

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

Semiconductor devices – Reliability test method for silicon carbide discrete metal-oxide semiconductor field effect transistors – Part 1: Test method for bias temperature instability

Dispositifs à semiconducteurs – Méthode d'essai de fiabilité pour les transistors à effet de champ métal-oxyde-semiconducteurs discrets en carbure de silicium – Partie 1: Méthode d'essai pour la mesure de la dérive de la tension de seuil après polarisation électrique en température

INTERNATIONAL ELECTROTECHNICAL COMMISSION

COMMISSION ELECTROTECHNIQUE INTERNATIONALE

ICS 31.080.30

ISBN 978-2-8322-1101-5

Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.

® Registered trademark of the International Electrotechnical Commission
Marque déposée de la Commission Electrotechnique Internationale

CONTENTS

FOREWORD 3
INTRODUCTION 5
1 Scope 6
2 Normative references 6
3 Terms and definitions 6
4 Requirements 6
4.1 Sample 6
4.2 Test temperature 6
4.3 Test voltage 6
4.4 Test time 7
4.5 Measurement temperature 7
4.6 Failure criteria 7
4.7 Test circuit 7
5 Procedures 7
5.1 Sequence of procedure 7
5.2 Select sample 8
5.3 $V_{GS(th)}$ measurement methods 8
5.4 How to provide a reproducible measurement of $V_{GS(th)}$ 11
5.5 Initial measurement 11
5.6 Apply voltage and temperature stress 12
5.7 Remove voltage and temperature stress 12
5.8 Intermediate measurement 12
6 Test report 12
Bibliography 13

Figure 1 – Circuit diagram for bias temperature instability test 7
Figure 2 – Test flow chart 8
Figure 3 – Schematic of test pattern for Example 1 9
Figure 4 – I_{DS} versus V_{GS} curve for Example 1 9
Figure 5 – Schematic of test pattern for Example 2 and Example 3 10
Figure 6 – I_{DS} versus V_{GS} curve for Example 2 10
Figure 7 – I_{DS} – V_{GS} curve for Example 3 10
Figure 8 – Schematic of test pattern for Example 4 11

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES – RELIABILITY TEST METHOD FOR SILICON CARBIDE DISCRETE METAL-OXIDE SEMICONDUCTOR FIELD EFFECT TRANSISTORS –

Part 1: Test method for bias temperature instability

FOREWORD

1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
6) All users should ensure that they have the latest edition of this publication.
7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

IEC 63275-1 has been prepared by IEC technical committee 47: Semiconductor devices. It is an International Standard.

The text of this International Standard is based on the following documents:

Draft	Report on voting
47/2755/FDIS	47/2764/RVD

Full information on the voting for its approval can be found in the report on voting indicated in the above table.

The language used for the development of this International Standard is English.

This document was drafted in accordance with ISO/IEC Directives, Part 2, and developed in accordance with ISO/IEC Directives, Part 1 and ISO/IEC Directives, IEC Supplement, available at www.iec.ch/members_experts/refdocs. The main document types developed by IEC are described in greater detail at www.iec.ch/standardsdev/publications.

A list of all parts in the IEC 63275 series, published under the general title *Semiconductor devices – Reliability test method for silicon carbide discrete metal-oxide semiconductor field effect transistors*, can be found on the IEC website.

The committee has decided that the contents of this document will remain unchanged until the stability date indicated on the IEC website under webstore.iec.ch in the data related to the specific document. At this date, the document will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

INTRODUCTION

One reliability issue for silicon carbide (SiC) metal-oxide-semiconductor field-effect transistors (MOSFETs) is gate-source threshold voltage shift under gate-source voltage stress. Gate-source threshold voltage is a key parameter to represent switching characteristics of MOSFETs. Since the shift value tends to be larger than that of conventional Si based devices, it is indispensable to establish an International Standard with regard to evaluation of gate-source threshold voltage shift as a reliability issue.

This document defines the evaluation method of gate-source threshold voltage shift under continuous temperature and gate-source voltage stress on SiC MOSFETs.

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

SEMICONDUCTOR DEVICES – RELIABILITY TEST METHOD FOR SILICON CARBIDE DISCRETE METAL-OXIDE SEMICONDUCTOR FIELD EFFECT TRANSISTORS –

Part 1: Test method for bias temperature instability

1 Scope

This part of IEC 63275 gives a test method to evaluate gate threshold voltage shift of silicon carbide (SiC) power metal-oxide-semiconductor field-effect transistors (MOSFETs) using room temperature readout after applying continuous positive gate-source voltage stress at elevated temperature. The proposed method accepts a certain amount of recovery by allowing large delay times between stress and measurement (up to 10 h).

2 Normative references

The following documents are referred to in the text in such a way that some or all of their content constitutes requirements of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60747-8, *Semiconductor devices – Discrete devices – Part 8: Field-effect transistors*

3 Terms and definitions

For the purposes of this document, the terms and definitions given in IEC 60747-8 apply.

ISO and IEC maintain terminological databases for use in standardization at the following addresses:

- IEC Electropedia: available at http://www.electropedia.org/
- ISO Online browsing platform: available at http://www.iso.org/obp

4 Requirements

4.1 Sample

Unless otherwise specified, a minimum of four samples is recommended for each test condition to evaluate representative behaviour of $V_{GS(th)}$ drift. When the test method is applied to qualify reliability of product, the sample size should be defined by taking into consideration device-to-device deviation of shift value of $V_{GS(th)}$ and target application of the product.

4.2 Test temperature

The test is performed at the temperature within the maximum rating of the sample.

4.3 Test voltage

The test is performed at the V_{GS} within the maximum rating of the sample. The tests in this document treat only positive V_{GS} stress.

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

4.4 Test time

Test time is set individually to reach failure criteria of $V_{GS(th)}$ or to collect data required to extrapolate the log time dependence to reach failure criteria $V_{GS(th)}$. The time for temperature ramping and measuring $V_{GS(th)}$ shall not be added to the stress time.

4.5 Measurement temperature

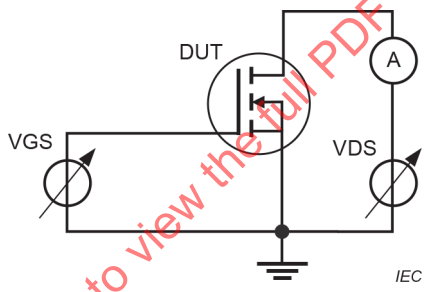
Measurement is performed at room temperature with a tolerance, e.g. 23 °C ± 2 °C. The measurement temperature shall be consistent across the evaluation.

4.6 Failure criteria

It is recommended to link the failure criteria to a maximum allowed $V_{GS(th)}$ drift level that does not cause the violation of any data sheet specification limit.

4.7 Test circuit

Figure 1 shows the test circuit. VGS, voltage source for the V_{GS} is the voltage source to apply V_{GS} on a sample. VDS, voltage source for the V_{DS} is the voltage source to apply V_{DS} on a sample for $V_{GS(th)}$ measurement.



Key

A	ammeter to measure drain source current of DUT
DUT	device under test sample
VGS	voltage source for the V_{GS}
VDS	voltage source for the V_{DS}

Figure 1 – Circuit diagram for bias temperature instability test

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

5 Procedures

5.1 Sequence of procedure

The test method evaluates the shift value of $V_{GS(th)}$ by alternately conducting $V_{GS(th)}$ measurement and applying temperature and voltage stress on the gate terminal of the sample. Figure 2 shows the test flow chart.

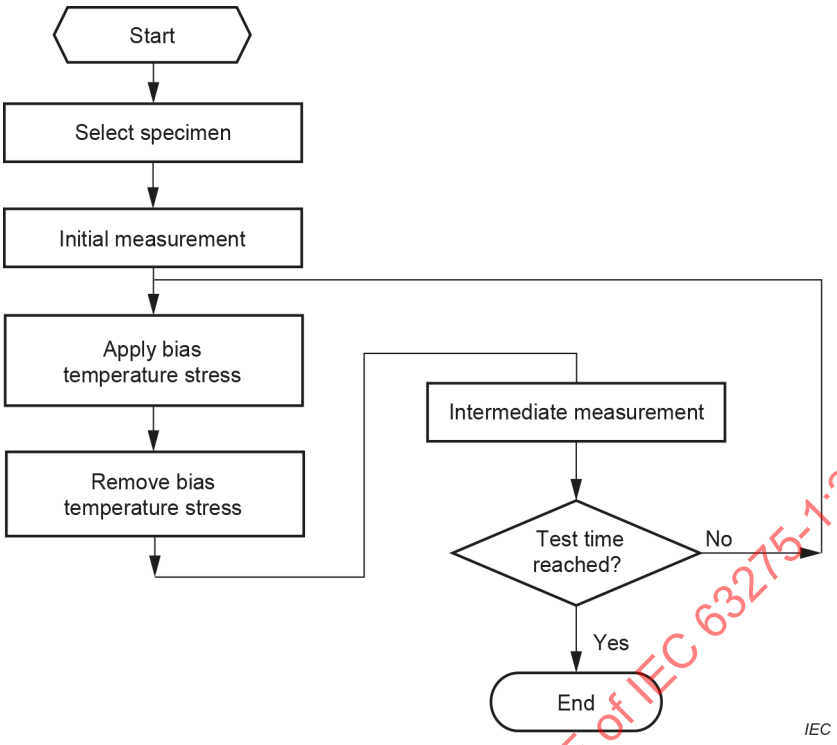


Figure 2 – Test flow chart

5.2 Select sample

Select and set the sample to the test apparatus.

5.3 $V_{GS(th)}$ measurement methods

$V_{GS(th)}$ can be defined by several measurement methods. Examples of $V_{GS(th)}$ measurement methods are listed below:

a) Example 1: Constant current method 1 ($V_{GS(th)}$ is measured with constant V_{DS}.)

Figure 3 and Figure 4 show schematics of the sequence of positive bias temperature instability (PBTI) test and I_{DS} versus V_{GS} curve for Example 1, respectively. The procedure of $V_{GS(th)}$ measurement is that the drain to source current (I_{DS}) is measured while sweeping gate to source voltage (V_{GS}). The drain to source voltage (V_{DS}) is kept constant to flow the I_{DS}. A threshold current ($I_{DS(th)}$) shall be defined to measure $V_{GS(th)}$. $V_{GS(th)}$ is the V_{GS} when the I_{DS} crosses the threshold current during the V_{GS} sweeping operation. A conditioning pulse is applied prior to measuring the $V_{GS(th)}$, as shown in Figure 3. The conditioning procedure is described in 5.4.

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

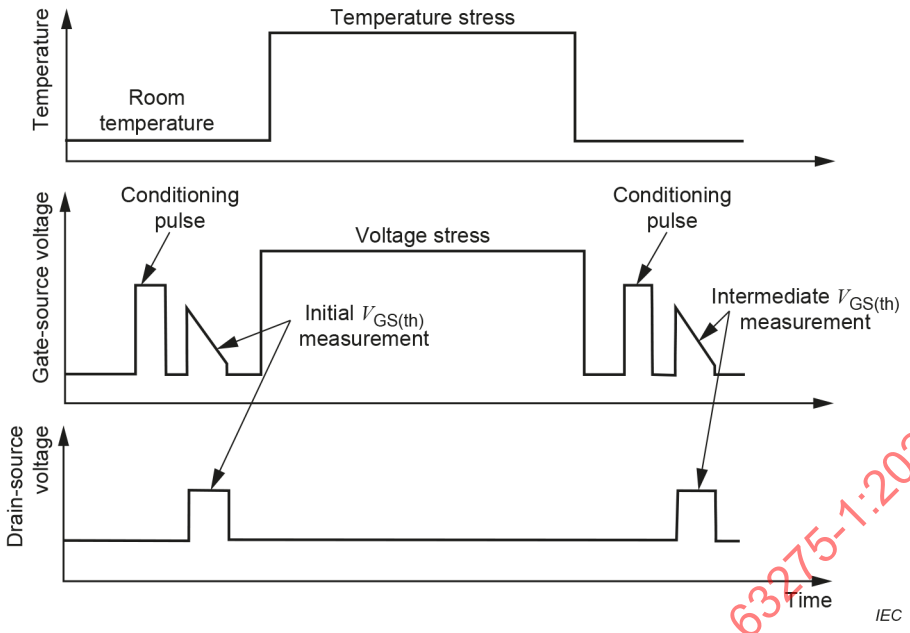


Figure 3 – Schematic of test pattern for Example 1

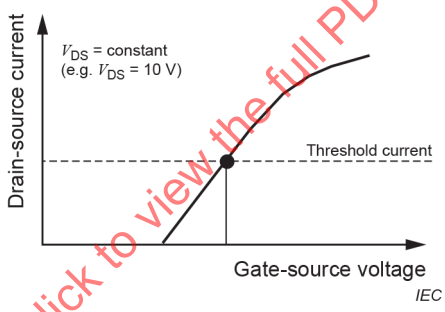


Figure 4 – I_{DS} versus V_{GS} curve for Example 1

b) Example 2: Constant current method 2 ($V_{GS(th)}$ is measured with V_{GS} = V_{DS}.)

Figure 5 and Figure 6 show schematics of the sequence of PBTI test and I_{DS} versus V_{GS} curve for Example 2, respectively. The procedure of $V_{GS(th)}$ measurement is that the I_{DS} is measured while sweeping V_{GS}. The V_{DS} is kept the same as the V_{GS} to allow the I_{DS} to flow. A threshold current $I_{DS(th)}$ shall be defined to measure $V_{GS(th)}$. $V_{GS(th)}$ is the V_{GS} when the I_{DS} crosses the $I_{DS(th)}$ during the V_{GS} sweeping operation. The I_{DS} current limit shall be set to a rated-current value corresponding to a standard scale, such as 250 µA/A (e.g. for a 20 A device, I_{DS} limit is 5 mA).

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

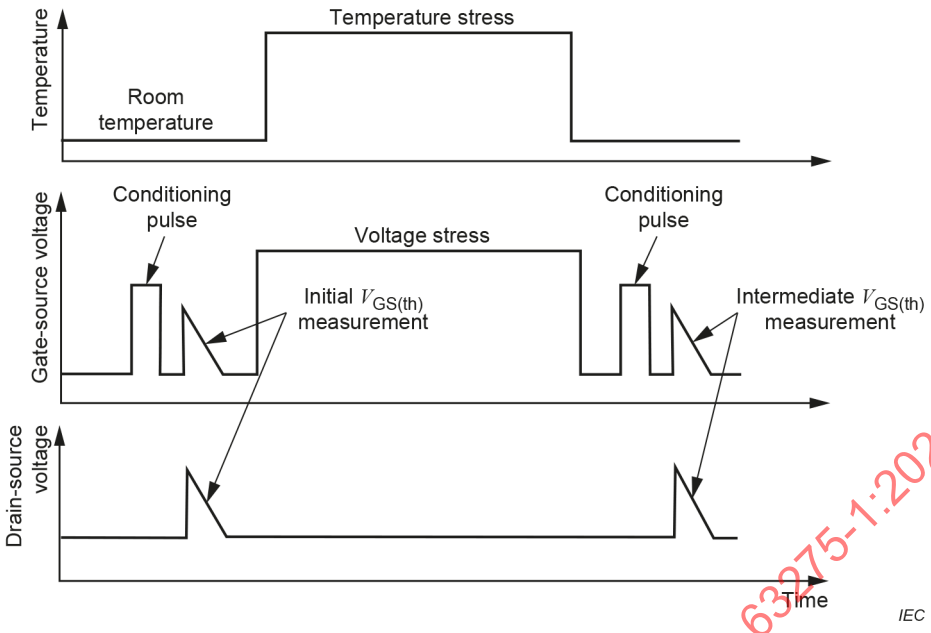


Figure 5 – Schematic of test pattern for Example 2 and Example 3

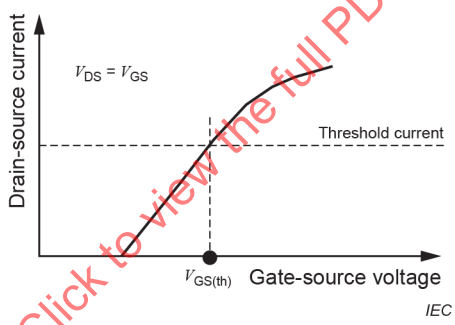


Figure 6 – I_{DS} versus V_{GS} curve for Example 2

c) Example 3: Extrapolation method

Figure 7 shows a schematic of the I_{DS} versus V_{GS} curve for Example 3. I_{DS} is measured at condition of $V_{DS} = V_{GS}$. $V_{GS(th)}$ is the X-intercept of the interpolated line of square root of I_{DS}.

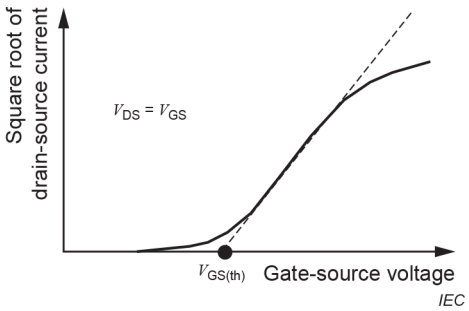


Figure 7 – I_{DS} – V_{GS} curve for Example 3

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

d) Example 4: Spot measurement method

Figure 8 shows schematics of sequence of PBTI test for Example 4. The procedure of $V_{GS(th)}$ measurement is that the I_{DS} is measured while applying pulsed V_{GS} without sweeping V_{GS}. The V_{DS} is kept either constant or the same as the V_{GS} to flow the I_{DS}. A $I_{DS(th)}$ shall be defined to measure $V_{GS(th)}$. The $V_{GS(th)}$ is V_{GS} at the $I_{DS(th)}$.

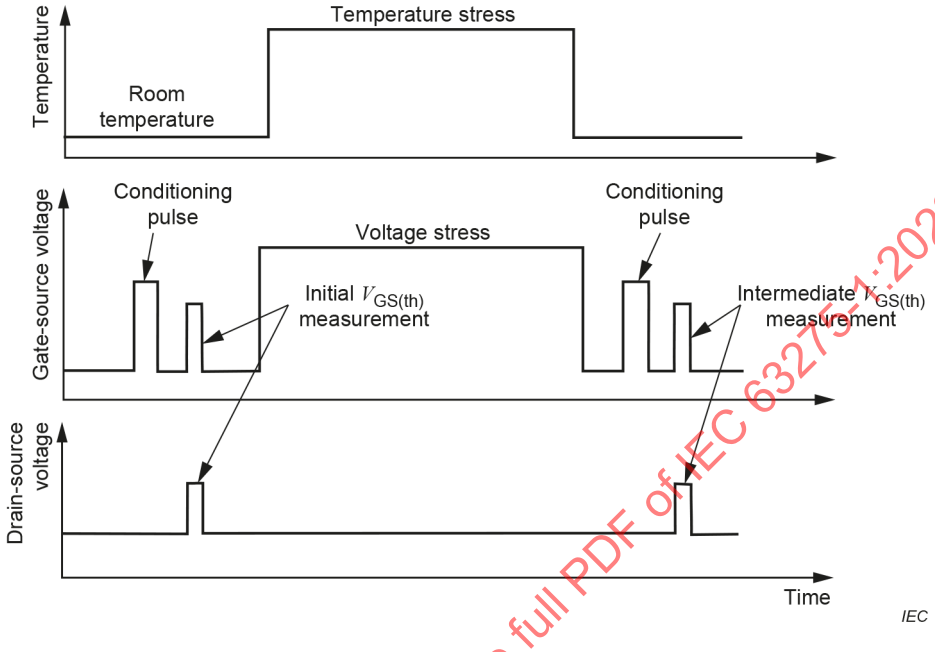


Figure 8 – Schematic of test pattern for Example 4

The $V_{GS(th)}$ measurement method can be selected by users of this document. The $V_{GS(th)}$ measurement condition shall be consistent across the evaluation.

5.4 How to provide a reproducible measurement of $V_{GS(th)}$

Conditioning is recommended before initial and intermediate $V_{GS(th)}$ measurement. A positive V_{GS} pulse should be applied before measurement as conditioning to evaluate the shift value of $V_{GS(th)}$ while avoiding the hysteresis effect that is generated by carrier trapping and de-trapping into interfacial traps. The conditioning bias of the V_{GS} should be equal to the soaking/stressing voltage or less and within the maximum rating of the sample. The voltage level of V_{GS} pulse width should be 100 ms [1][1]. It is recommended to check the conditioning parameters by ensuring they provide measurement values of $V_{GS(th)}$ stably. The conditioning bias and the time delay between conditioning and $V_{GS(th)}$ measurement shall be consistent across the evaluation. For more details on how to perform the conditioning prior to measuring the $V_{GS(th)}$, refer to [2].

5.5 Initial measurement

Measure the initial value of $V_{GS(th)}$ of the sample after conditioning. The time delay between conditioning and initial measurement should be within 10 ms.

[1] Numbers in square brackets refer to the Bibliography.

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

5.6 Apply voltage and temperature stress

Apply the gate-source voltage and temperature stress on the sample. The voltage of V_{DS} voltage source should be reduced to zero before gate stress voltage is applied. Heating up with or without bias applied should be optional. Whatever the method used, the bias condition during heating shall be specified in the test report and the time to reach the stress temperature shall be minimized. If the voltage is applied before, part of the stress is at an undefined temperature.

5.7 Remove voltage and temperature stress

Remove the gate-source voltage and temperature stress on the sample for the intermediate measurement. Cooling down with or without bias applied should be optional. Whatever the method used, the bias condition during cooling shall be specified in the test report and the time to reach the stress temperature shall be minimized. If the voltage is applied with cooling down, it does avoid recovery to a certain degree, but it also adds some additional stress at an undefined temperature.

5.8 Intermediate measurement

Intermediate measurements should be performed within 10 h after terminating voltage stress. During intermediate measurement, measure the intermediate value of $V_{GS(th)}$ of the sample after conditioning and evaluate the shift value of $V_{GS(th)}$ by taking the difference to initial value. The time delay between conditioning and intermediate measurement is recommended within 10 ms.

Intermediate measurements should be arranged in logarithmic time intervals to evaluate the drift of $V_{GS(th)}$. Characteristics other than $V_{GS(th)}$ (e.g., R_{on}, I_{DS}, etc.) can be measured during intermediate measurement but it is recommended to measure $V_{GS(th)}$ always at first.

6 Test report

A test report shall be provided, that includes:

- sample identification;
- test bias condition during heating;
- test temperature;
- test voltage;
- test time;
- test bias condition during cooling;
- pulse condition (width, voltage and negative bias of conditioning if negative bias is applied) of conditioning pulse before $V_{GS(th)}$ measurement;
- $V_{GS(th)}$ measurement method;
- shift value of gate-source threshold voltage;
- other characteristics (R_{on}, I_{DS}, …).

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

Bibliography

[1] Thomas Aichinger, Gerald Rescher, Gregor Pobegen, "Threshold voltage peculiarities and bias temperature instabilities of SiC MOSFETs", Microelectron. Reliab. 80 (2018) 68–78

[2] JEDEC JEP183, "Guidelines for measuring the threshold voltage (VT) of SiC MOSFETs", Version 1.03, (2021)

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

SOMMAIRE

AVANT-PROPOS 15
INTRODUCTION 17
1 Domaine d'application 18
2 Références normatives 18
3 Termes et définitions 18
4 Exigences 18
4.1 Echantillon 18
4.2 Température d'essai 18
4.3 Tension d'essai 19
4.4 Durée d'essai 19
4.5 Température de mesure 19
4.6 Critères de défaillance 19
4.7 Circuit d'essai 19
5 Procédures 20
5.1 Ordre de la procédure 20
5.2 Choix de l'échantillon 20
5.3 Méthodes de mesure de la tension $V_{GS(th)}$ 20
5.4 Comment fournir une mesure reproductible de $V_{GS(th)}$ 23
5.5 Mesure initiale 24
5.6 Appliquer la contrainte de tension et de température 24
5.7 Retirer la contrainte de tension et de température 24
5.8 Mesure intermédiaire 24
6 Rapport d'essai 24
Bibliographie 25

Figure 1 – Schéma de circuit pour l'essai d'instabilité suite à une polarisation en température 19
Figure 2 – Logigramme d'essai 20
Figure 3 – Schéma du protocole d'essai pour l'Exemple 1 21
Figure 4 – Courbe I_{DS} en fonction de V_{GS} pour l'Exemple 1 21
Figure 5 – Schéma du protocole d'essai pour l'Exemple 2 et l'Exemple 3 22
Figure 6 – Courbe I_{DS} en fonction de V_{GS} pour l'Exemple 2 22
Figure 7 – Courbe I_{DS} – V_{GS} pour l'Exemple 3 22
Figure 8 – Schéma du protocole d'essai pour l'Exemple 4 23

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS – MÉTHODE D'ESSAI DE FIABILITÉ POUR LES TRANSISTORS À EFFET DE CHAMP MÉTAL-OXYDE-SEMICONDUCTEURS DISCRETS EN CARBURE DE SILICIUM –

Partie 1: Méthode d'essai pour la mesure de la dérive de la tension de seuil après polarisation électrique en température

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

AVANT-PROPOS

1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. À cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.

2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.

3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.

4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.

5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.

6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.

7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.

8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.

9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets.

L'IEC 63275-1 a été établie par le comité d'études 47 de l'IEC: Dispositifs à semiconducteurs. Il s'agit d'une Norme internationale.

Le texte de cette Norme internationale est issu des documents suivants:

Projet	Rapport de vote
47/2755/FDIS	47/2764/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à son approbation.

La langue employée pour l'élaboration de cette Norme internationale est l'anglais.

Ce document a été rédigé selon les Directives ISO/IEC, Partie 2, il a été développé selon les Directives ISO/IEC, Partie 1 et les Directives ISO/IEC, Supplément IEC, disponibles sous www.iec.ch/members_experts/refdocs. Les principaux types de documents développés par l'IEC sont décrits plus en détail sous www.iec.ch/standardsdev/publications.

Une liste de toutes les parties de la série IEC 63275, publiées sous le titre général *Dispositifs à semiconducteurs – Méthode d'essai de fiabilité pour les transistors à effet de champ métal-oxyde-semiconducteurs discrets en carbure de silicium*, se trouve sur le site web de l'IEC.

Le comité a décidé que le contenu de ce document ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous webstore.iec.ch dans les données relatives au document recherché. A cette date, le document sera

- reconduit,
- supprimé,
- remplacé par une édition révisée, ou
- amendé.

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

INTRODUCTION

Le décalage de la tension de seuil grille-source sous une contrainte de tension grille-source constitue un problème de fiabilité pour les transistors à effet de champ métal-oxyde-semiconducteurs (MOSFET, *metal-oxide-semiconductor field-effect transistors*) en carbure de silicium (SiC). La tension de seuil grille-source est un paramètre clé pour représenter les caractéristiques de commutation des MOSFET. Dans la mesure où la valeur de décalage a tendance à être supérieure à celle des dispositifs conventionnels à base de silicium (Si), il est indispensable d'établir une Norme internationale concernant l'évaluation du décalage de la tension de seuil grille-source comme problème de fiabilité.

Le présent document définit la méthode d'évaluation du décalage de la tension de seuil grille-source après une contrainte continue en température et une contrainte de tension grille-source sur les MOSFET en carbure de silicium.

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

DISPOSITIFS À SEMICONDUCTEURS – MÉTHODE D'ESSAI DE FIABILITÉ POUR LES TRANSISTORS À EFFET DE CHAMP MÉTAL-OXYDE-SEMICONDUCTEURS DISCRETS EN CARBURE DE SILICIUM –

Partie 1: Méthode d'essai pour la mesure de la dérive de la tension de seuil après polarisation électrique en température

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

1 Domaine d'application

La présente partie de l'IEC 63275 donne une méthode d'essai pour évaluer le décalage de la tension de seuil de grille des transistors à effet de champ métal-oxyde-semiconducteurs (MOSFET) de puissance en carbure de silicium (SiC) en utilisant un relevé à température ambiante après avoir appliqué une contrainte de tension grille-source positive continue à température élevée. La méthode proposée accepte une certaine quantité de recouvrement en autorisant des décalages importants entre la contrainte et la mesure (jusqu'à 10 h).

2 Références normatives

Les documents suivants sont cités dans le texte de sorte qu'ils constituent, pour tout ou partie de leur contenu, des exigences du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60747-8, *Dispositifs à semiconducteurs – Dispositifs discrets – Partie 8: Transistors à effet de champ*

3 Termes et définitions

Pour les besoins du présent document, les termes et définitions de l'IEC 60747-8 s'appliquent.

L'ISO et l'IEC tiennent à jour des bases de données terminologiques destinées à être utilisées en normalisation, consultables aux adresses suivantes:

- IEC Electropedia: disponible à l'adresse http://www.electropedia.org/
- ISO Online browsing platform: disponible à l'adresse http://www.iso.org/obp

4 Exigences

4.1 Echantillon

Sauf spécification contraire, un minimum de quatre échantillons est recommandé pour chaque condition d'essai afin d'évaluer le comportement représentatif du décalage de la tension $V_{GS(th)}$. Lorsque la méthode d'essai est appliquée pour qualifier la fiabilité du produit, il convient de définir le nombre d'échantillons en prenant en considération l'écart de la valeur de décalage de la tension $V_{GS(th)}$ entre les dispositifs et l'application cible du produit.

4.2 Température d'essai

L'essai est réalisé à la température maximale admise d'utilisation de l'échantillon.

4.3 Tension d'essai

L'essai est réalisé à la tension V_{GS} maximale admise d'utilisation de l'échantillon. Les essais du présent document ne font l'objet que de contraintes de tension V_{GS} positive.

4.4 Durée d'essai

La durée d'essai est fixée individuellement afin d'obtenir les critères de défaillance de la tension $V_{GS(th)}$ ou de recueillir des données exigées pour extrapoler la dépendance temporelle logarithmique afin d'obtenir les critères de défaillance de $V_{GS(th)}$. La durée pour la montée/descente progressive en température et pour la mesure de la tension $V_{GS(th)}$ ne doit pas être ajoutée à la durée de contrainte.

4.5 Température de mesure

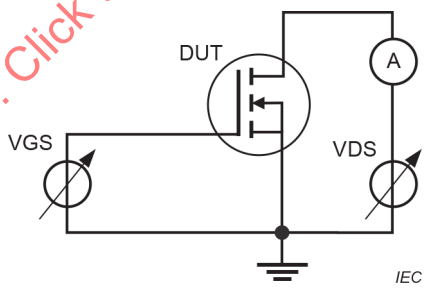
La mesure est réalisée à température ambiante avec une tolérance, par exemple 23 °C ± 2 °C. La température de mesure doit être cohérente tout au long de l'évaluation.

4.6 Critères de défaillance

Il est recommandé d'associer les critères de défaillance à un niveau de décalage de la tension $V_{GS(th)}$ autorisé maximal qui n'entraîne le non-respect d'aucune limite de spécification de la fiche technique.

4.7 Circuit d'essai

La Figure 1 représente le circuit d'essai. VGS, source de tension pour la tension V_{GS}, est la source de tension pour appliquer la tension V_{GS} sur un échantillon. VDS, source de tension pour la tension V_{DS}, est la source de tension pour appliquer la tension V_{DS} sur un échantillon pour la mesure de la tension $V_{GS(th)}$.



Légende

A ampèremètre pour mesurer le courant drain-source du DUT (composant en essai)

DUT échantillon de composant en essai (*device under test*)

VGS source de tension pour la tension V_{GS}

VDS source de tension pour la tension V_{DS}

Figure 1 – Schéma de circuit pour l'essai d'instabilité suite à une polarisation en température

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

5 Procédures

5.1 Ordre de la procédure

La méthode d'essai évalue la valeur du décalage de la tension $V_{GS(th)}$ en réalisant alternativement la mesure de la tension $V_{GS(th)}$ et en appliquant les contraintes de température et de tension sur la grille de l'échantillon. La Figure 2 représente le logigramme d'essai.

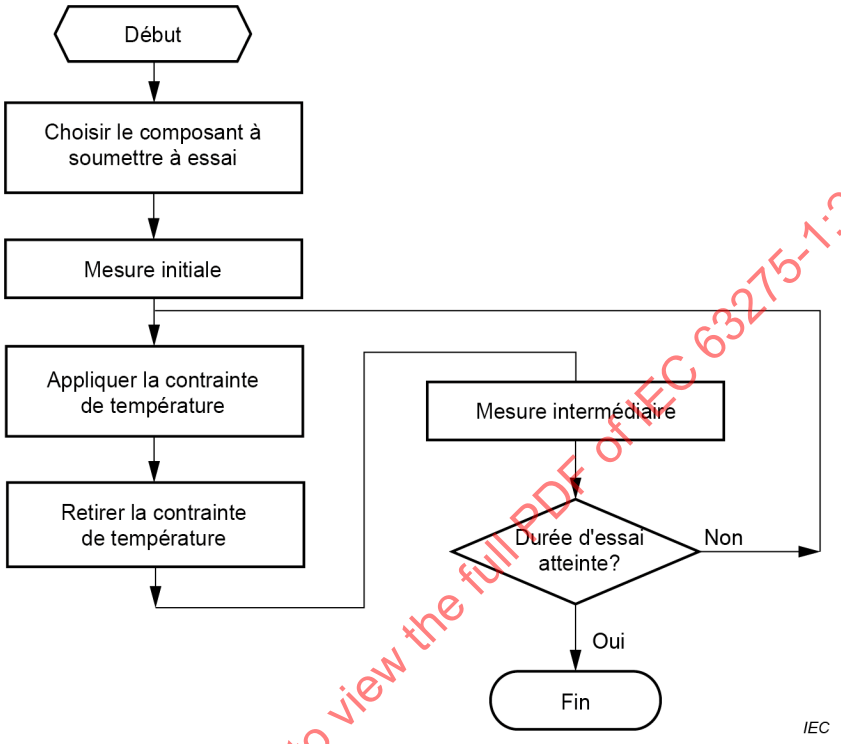


Figure 2 – Logigramme d'essai

5.2 Choix de l'échantillon

Choisir et fixer l'échantillon sur l'appareillage d'essai.

5.3 Méthodes de mesure de la tension $V_{GS(th)}$

La tension $V_{GS(th)}$ peut être définie par plusieurs méthodes de mesure. Des exemples de méthodes de mesure de la tension $V_{GS(th)}$ sont présentés ci-dessous:

a) Exemple 1: Méthode 1 à courant constant (la tension $V_{GS(th)}$ est mesurée avec une tension V_{DS} constante.)

La Figure 3 et la Figure 4 représentent des schémas des séquences de l'essai d'instabilité suite à une polarisation positive en température (PBTI, *positive bias temperature instability*) et de la courbe I_{DS} en fonction de V_{GS} pour l'Exemple 1, respectivement. La procédure de mesure de la tension $V_{GS(th)}$ consiste à mesurer le courant drain-source (I_{DS}) tout en balayant la tension grille-source (V_{GS}). La tension drain-source (V_{DS}) est maintenue constante pour faire circuler le courant I_{DS}. Un courant de seuil ($I_{DS(th)}$) doit être défini pour mesurer la tension $V_{GS(th)}$. La tension $V_{GS(th)}$ est la valeur de V_{GS} lorsque le courant I_{DS} franchit le courant de seuil au cours du balayage de la tension V_{GS}. Une impulsion de conditionnement est appliquée avant de mesurer la tension $V_{GS(th)}$, tel que représenté à la Figure 3. La procédure de conditionnement est décrite en 5.4.

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

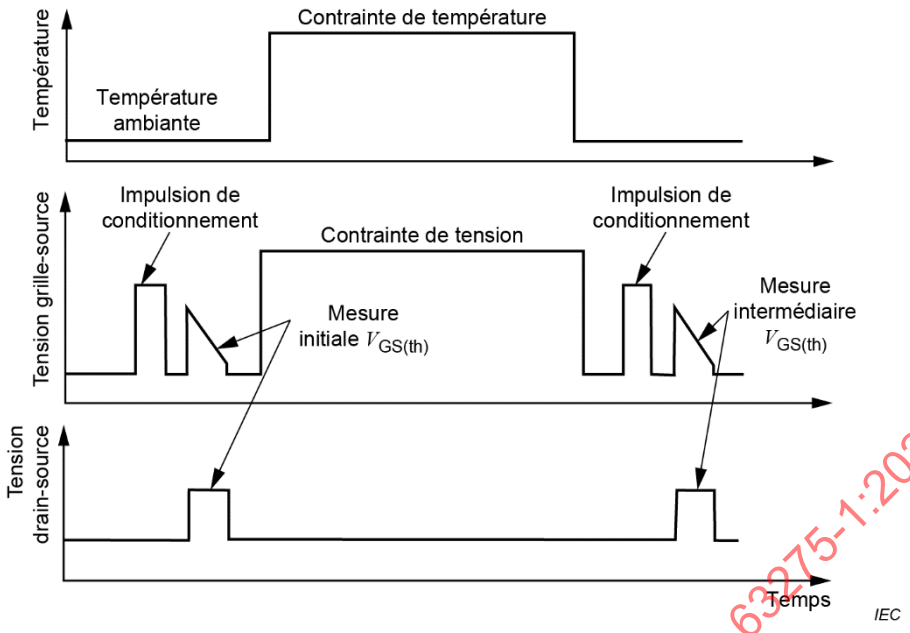


Figure 3 – Schéma du protocole d'essai pour l'Exemple 1

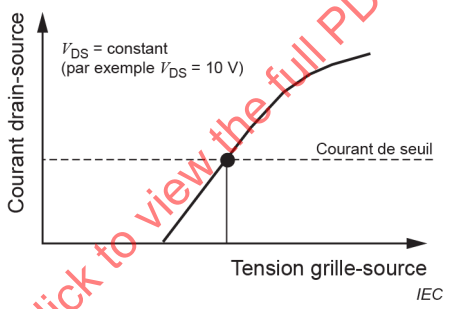


Figure 4 – Courbe I_{DS} en fonction de V_{GS} pour l'Exemple 1

b) Exemple 2: Méthode 2 à courant constant (la tension $V_{GS(th)}$ est mesurée avec une tension V_{GS} = V_{DS}.)

La Figure 5 et la Figure 6 représentent des schémas des séquences de l'essai d'instabilité suite à une polarisation positive en température (PBTI) et de la courbe I_{DS} en fonction de V_{GS} pour l'Exemple 2, respectivement. La procédure de mesure de la tension $V_{GS(th)}$ consiste à mesurer le courant I_{DS} tout en balayant la tension V_{GS}. La tension V_{DS} est maintenue identique à la tension V_{GS} pour permettre au courant I_{DS} de circuler. Un courant de seuil $I_{DS(th)}$ doit être défini pour mesurer la tension $V_{GS(th)}$. La tension $V_{GS(th)}$ est la valeur de V_{GS} lorsque le courant I_{DS} atteint le courant $I_{DS(th)}$ au cours du balayage de la tension V_{GS}. La limite du courant I_{DS} doit être définie pour une valeur correspondant au courant admis sur une échelle normalisée, comme par exemple 250 µA/A (par exemple pour un dispositif de 20 A, la limite du courant I_{DS} est de 5 mA).

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022

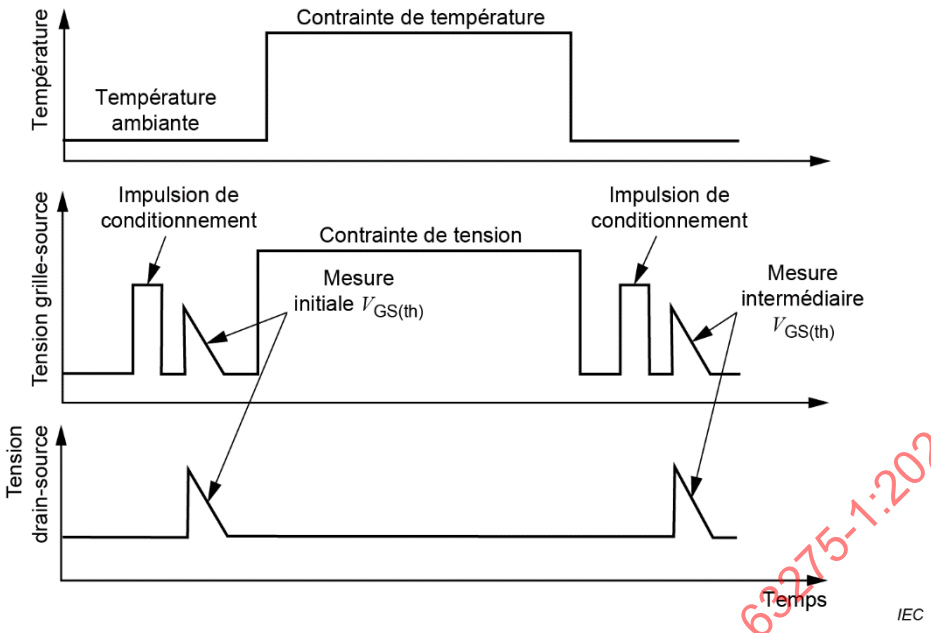


Figure 5 – Schéma du protocole d'essai pour l'Exemple 2 et l'Exemple 3

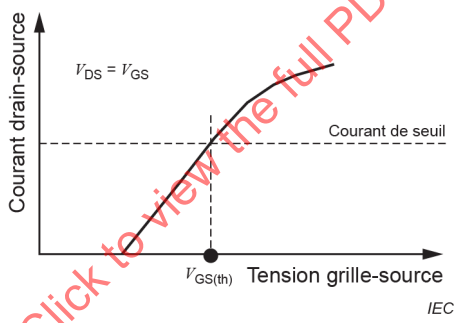


Figure 6 – Courbe I_{DS} en fonction de V_{GS} pour l'Exemple 2

c) Exemple 3: Méthode d'extrapolation

La Figure 7 représente le schéma de la courbe I_{DS} en fonction de V_{GS} pour l'Exemple 3. Le courant I_{DS} est mesuré dans le cas $V_{DS} = V_{GS}$. La tension $V_{GS(th)}$ est l'intersection de l'axe des X avec la ligne interpolant la racine carrée de I_{DS}.

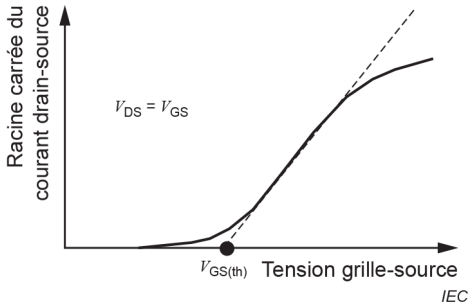


Figure 7 – Courbe I_{DS} – V_{GS} pour l'Exemple 3

IECNORM.COM : Click to view the full PDF of IEC 63275-1:2022