

**SPÉCIFICATION
TECHNIQUE
TECHNICAL
SPECIFICATION**

**CEI
IEC**

TS 61945

Première édition
First edition
2000-03

**Circuits intégrés –
Agrément d'une ligne de fabrication –
Méthodologie d'analyse technologique
et de défaillance**

**Integrated circuits –
Manufacturing line approval –
Methodology for technology and failure analysis**



Numéro de référence
Reference number
IEC/TS 61945:2000

Numéros des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- **«Site web» de la CEI***
- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement
(Catalogue en ligne)*
- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International* (VEI).

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- **IEC web site***
- **Catalogue of IEC publications**
Published yearly with regular updates
(On-line catalogue)*
- **IEC Bulletin**
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary* (IEV).

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

SPÉCIFICATION
TECHNIQUE
TECHNICAL
SPECIFICATION

CEI
IEC

TS 61945

Première édition
First edition
2000-03

Circuits intégrés –
Agrément d'une ligne de fabrication –
Méthodologie d'analyse technologique
et de défaillance

Integrated circuits –
Manufacturing line approval –
Methodology for technology and failure analysis

© IEC 2000 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

3, rue de Varembé Geneva, Switzerland
e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

L

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

	Pages
AVANT-PROPOS	4
Clause	
1 Domaine d'application et objet	8
2 Références normatives	10
3 Terminologie	10
4 Types d'analyse technologique	10
4.1 Premier degré: Examen visuel général (essai AT1)	12
4.2 Second degré: Examen visuel approfondi (essai AT2)	14
4.3 Troisième degré: Examen détaillé au MEB sous fort grossissement (essai AT3) ...	14
4.4 Quatrième degré: Analyse de construction (essai AT4)	16
4.5 Cinquième degré: Essais complémentaires (essai AT5)	18
5 Analyse de défaillance (essai AT6)	20
5.1 But	20
5.2 Moyens	20
5.3 Description	20

IECNORM.COM : Click to view the full PDF of IEC TS 61945:2000

CONTENTS

	Page
FOREWORD	5
Clause	
1 Scope and object	9
2 Normative references.....	11
3 Terms	11
4 Classification of technology analysis	11
4.1 First level: General visual inspection (AT1 test)	13
4.2 Second level: Detailed visual inspection (AT2 test)	15
4.3 Third level: Scanning Electron Microscope examination under large magnification (AT3 test)	15
4.4 Fourth level: Construction analysis (AT4 test)	17
4.5 Fifth level: Complementary tests (AT5 test).....	19
5 Failure analysis (AT6 test)	21
5.1 Objective	21
5.2 Resources	21
5.3 Description	21

IECNORM.COM : Click to view the full PDF of IEC TS 61945:2000

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

CIRCUITS INTÉGRÉS – AGRÉMENT D'UNE LIGNE DE FABRICATION –

Méthodologie d'analyse technologique et de défaillance

AVANT-PROPOS

- 1) La CEI (Commission Électrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, spécifications techniques, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente spécification technique peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La tâche principale des comités d'études de la CEI est l'élaboration des Normes internationales. Exceptionnellement, un comité d'études peut proposer la publication d'une spécification technique

- lorsqu'en dépit de maints efforts, l'accord requis ne peut être réalisé en faveur de la publication d'une Norme internationale, ou
- lorsque le sujet en question est encore en cours de développement technique ou quand, pour une raison quelconque, la possibilité d'un accord pour la publication d'une Norme internationale peut être envisagée pour l'avenir mais pas dans l'immédiat;

Les spécifications techniques font l'objet d'un nouvel examen trois ans au plus tard après leur publication afin de décider éventuellement de leur transformation en Normes internationales.

La CEI 61945, qui est une spécification technique, a été établie par le sous-comité 47A: Circuits intégrés, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cette spécification technique est issu des documents suivants:

Projet d'enquête	Rapport de vote
47A/523/CDV	47A/555/RVC

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette spécification technique.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**INTEGRATED CIRCUITS –
MANUFACTURING LINE APPROVAL –****Methodology for technology and failure analysis**

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical specifications, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

The main task of IEC technical committees is to prepare International Standards. In exceptional circumstances, a technical committee may propose the publication of a technical specification when

- the required support cannot be obtained for the publication of an International Standard, despite repeated efforts, or
- the subject is still under technical development or where, for any other reason, there is the future but no immediate possibility of an agreement on an International Standard.

Technical specifications are subject to review within three years of publication to decide whether they can be transformed into International Standards.

IEC 61945, which is a technical specification, has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

The text of this technical specification is based on the following documents:

Enquiry draft	Report on voting
47A/523/CDV	47A/555/RVC

Full information on the voting for the approval of this technical specification can be found in the report on voting indicated in the above table.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 3.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant 2003.
A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

IECNORM.COM : Click to view the full PDF of IEC TS 61945:2000

This publication has been drafted in accordance with the ISO/IEC Directives, Part 3.

The committee has decided that the contents of this publication will remain unchanged until 2003. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

IECNORM.COM : Click to view the full PDF of IEC TS 61945:2000

CIRCUITS INTÉGRÉS – AGRÉMENT D'UNE LIGNE DE FABRICATION –

Méthodologie d'analyse technologique et de défaillance

1 Domaine d'application et objet

Cette spécification technique décrit la méthodologie d'analyse technologique et de défaillance au cours de la fabrication des circuits intégrés.

Avec une approche prenant en considération le degré de complexité des techniques et des moyens à mettre en oeuvre, la présente spécification technique donne une classification des différentes analyses technologiques dont peuvent faire l'objet les semiconducteurs et définit pour chaque degré:

- l'objectif poursuivi (ou but);
- les observations à effectuer;
- les outils et techniques qui, dans l'état actuel des technologies disponibles, permettent généralement d'atteindre ces objectifs.

L'analyse technologique a pour but de déterminer la constitution d'un composant par des observations utilisant des moyens dont le pouvoir de résolution est progressif avec le degré d'analyse considéré.

Elle permet d'autre part de détecter toute anomalie susceptible d'affecter la fiabilité des dispositifs dans les conditions normales d'utilisation.

Elle peut être utilisée pour vérifier la conformité d'un dispositif à sa documentation de fabrication mais elle peut également permettre de déterminer certaines caractéristiques physico-chimiques du composant considéré.

Les observations effectuées lors d'une analyse peuvent également orienter un expert-auditeur devant pratiquer un audit qualité dans une ligne de fabrication.

En utilisant des moyens analogues ou spécifiques, l'analyse de défaillance tend à déterminer les causes physiques d'un défaut constaté sur un dispositif lors d'un essai ou en utilisation.

Par la connaissance approfondie du composant et de ses mécanismes de dégradation potentiels, l'analyse technologique peut permettre de préparer des analyses de défaillances éventuelles.

Cette spécification technique est considérée comme une méthode d'essai qui s'applique à chaque fois qu'il y est fait référence dans une spécification d'application qui doit alors en prescrire les conditions particulières d'application.

INTEGRATED CIRCUITS – MANUFACTURING LINE APPROVAL –

Methodology for technology and failure analysis

1 Scope and object

This technical specification gives the methodology for technology and failure analysis in manufacturing integrated circuits.

Taking into account the level of complexity of techniques and means to be used, the present technical specification covers the classification of several levels of technology analysis that may be used for semiconductors and defines for each level:

- the objective to be performed (or goal);
- the points to be investigated;
- the tools and techniques needed for currently available technologies to perform these objectives.

Technology analysis is used to determine the way a component is built by observing it using adequate resolution, which increases progressively with the level of analysis.

In addition, it allows detection of any fault potentially affecting the reliability of the devices under typical working conditions.

It may be used to verify the conformance of a device to its manufacturing documents, but may also be used to determine the physical and chemical characteristics of the device under test.

The points observed during the analysis can also serve as guidelines for an expert in a future quality audit of a manufacturing line.

By using similar or case-specific means, the failure analysis leads to identifying the physical reasons of a failure found in a device during a test or during normal working conditions.

Through a deep knowledge of the component and of its intrinsic failure mechanisms, the technology analysis can prepare for future failure analyses.

This technical specification is considered as a suitable test methodology when referred to in an application document. Such documents shall indicate the specific conditions for its application.

2 Références normatives

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente spécification technique. Pour les références datées, les amendements ultérieurs ou les révisions de ces publications ne s'appliquent pas. Toutefois, les parties prenantes aux accords fondés sur la présente spécification technique sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Pour les références non datées, la dernière édition du document normatif en référence s'applique. Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

CEI 60749:1996, *Dispositifs à semiconducteurs – Essais mécaniques et climatiques*

MIL STD 883

3 Terminologie

Pour les besoins de la présente spécification technique, les termes suivants s'appliquent.

Reconstitution de la Conception: Détermination de la topographie électrique du circuit par la localisation des blocs fonctionnels et la reconstitution des schémas électriques et logiques originels.

GIR: Gravure Ionique Réactive.

MEB: Microscope Electronique à Balayage.

Couche de protection de la pastille: Couche de protection, vitrification, passivation ou autre matériau isolant sur le niveau supérieur de la pastille.

Hillock: Protubérance à la surface des couches métalliques, due au relâchement des contraintes thermiques.

4 Types d'analyse technologique

L'analyse technologique peut apporter des informations relatives aux éléments suivants.

- Technologie et procédés d'élaboration:
 - préparation du substrat;
 - diffusion des plaquettes;
 - prédécoupe, sciage;
 - fixation de la pastille;
 - raccordement des connexions;
 - encapsulation;
 - finition et marquage.
- Vérification de la conception topologique.
- Points forts et points faibles de la technologie et des mécanismes de défaillance potentiels qui peuvent nuire à la fiabilité des composants.
- Modifications technologiques apportées en fabrication.
- Dérives du procédé de fabrication par rapport aux spécifications établies par le fabricant.

2 Normative references

The following normative documents contain provisions which, through reference in this text, constitute provisions of this Technical Specification. For dated references, subsequent amendments to, or revisions of, any of these publications do not apply. However, parties to agreements based on this Technical Specification are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. For undated references, the latest edition of the normative document referred to applies. Members of IEC and ISO maintain registers of currently valid International Standards.

IEC 60749:1996, *Semiconductor devices – Mechanical and climatic test methods*

MIL STD 883

3 Terms

For the purpose of this technical specification, the following terms apply.

Reverse engineering: Electrical topology recognition of the circuit by identifying functional blocks and designing initial electrical and logic schematics.

RIE: Reactive ion etching.

SEM: Scanning electron microscope.

Die Protective Layer: Protective layer or glassivation, passivation or other insulating material on the upper surface of the die.

Hillock: Bump in metal layer due to thermal stress relaxation.

4 Classification of technology analysis

The information delivered by the technology analysis relates to the following points.

- Technology and process steps:
 - substrate preparation;
 - wafer diffusion;
 - scribing, sawing;
 - die attach;
 - wire bonding;
 - packaging;
 - finish and marking.
- Topology design verification.
- Technological strengths and weaknesses and potential failure mechanisms leading to reduced reliability of the constituent devices.
- Technical changes effected by the manufacturer.
- Deviations in the fabrication process from the specifications published by the manufacturer.

Les informations obtenues de nature très variée dépendent étroitement des moyens mis en oeuvre. Ceux-ci peuvent être simples (loupes binoculaires par exemple) ou lourds (MEB à haute résolution, etc.). L'interprétation des résultats est souvent non concluante, car elle dépend du degré de complexité de l'analyse retenue. Il convient donc de classer ces analyses technologiques en fonction de leur complexité en indiquant les limites de chaque observation afin de pouvoir faire correspondre les objectifs fixés avec les moyens et procédés d'investigation décrits ci-après.

Les différents types d'analyse technologique sont classés par degré de complexité croissant.

NOTE Lorsque l'ouverture d'un boîtier est nécessaire, il convient que cette opération soit réalisée sans perturbation du fonctionnement électrique du composant.

4.1 Premier degré: Examen visuel général (essai AT1)

4.1.1 But

Acquérir des informations générales sur les technologies mises en oeuvre (assemblage, diffusion) et évaluer sommairement les caractéristiques de certaines d'entre elles.

4.1.2 Moyens

Loupe binoculaire et microscope optique (grossissement jusqu'à 150× et avec possibilité de mesure).

4.1.3 Description

Les examens visuels externes s'appliquent aux boîtiers.

Les examens visuels internes s'appliquent aux pastilles.

a) L'examen visuel externe permet:

- de distinguer les anomalies de dimensions supérieures à 10 µm;
- d'examiner la qualité des revêtements des broches, des perles de verre pour les boîtiers métalliques, l'adhérence métal-résine, l'éclairage et l'aspect du moulage pour les boîtiers plastique, le verre de scellement pour les boîtiers céramique-verre et la soudure des broches pour les boîtiers céramique-métal à sorties rapportées;
- d'identifier le boîtier par l'observation des marquages apposés;
- de mesurer les dimensions du boîtier.

b) L'examen visuel interne permet:

- de distinguer les anomalies de dimensions supérieures à 10 µm;
- d'identifier si nécessaire la pastille par l'observation des marquages apposés;
- de mesurer les dimensions de la pastille et des fils de connexions internes;
- de déterminer et d'inspecter le mode de fixation de la pastille (eutectique, colle, etc.);
- d'observer la multiplicité des niveaux d'interconnexion;
- de noter la présence d'une couche de protection (vitrification, etc.).

The technology analysis generates various types of information depending on the resources involved. These may be very simple (binocular magnifying glasses for example) or sophisticated (high-resolution SEM, etc.). The interpretation of the results is very often not conclusive because it depends on the level of complexity of the required analysis. For this reason, these technology analysis tests should be classified according to their complexity, and indications on observation limits should be specified in order to select the right tools and procedures (described hereinafter) corresponding to the required objectives.

The various types of technology analysis are classified according to an increasing level of complexity.

NOTE When it is necessary to open a package, this should be performed without disturbing the electrical function of the component.

4.1 First level: General visual inspection (AT1 test)

4.1.1 Objective

To obtain general information on technologies used (assembly, diffusion) and to evaluate the features of each of them.

4.1.2 Resources

Binocular magnifying glass and optical microscope (magnification up to 150× and with measurement capability).

4.1.3 Description

External visual inspections apply to packages.

Internal visual inspections apply to dies.

a) The external visual inspection allows for:

- distinguishing gross faults with dimensions greater than 10 µm;
- examining the quality of lead platings, glass lead-through for metal packages, adhesion of resin to metal, deflashing and moulding appearance for plastic packages, sealing glass for ceramic packages and leads soldering for ceramic/metal packages with add-on leads;
- identifying the package by observing marking;
- measuring package dimensions.

b) The internal visual inspection permits:

- distinguishing gross faults with dimensions greater than 10 µm;
- identifying (if necessary) the die by observing the marking;
- measuring the dimensions of the die and of the internal connections;
- determining and inspecting the type of die attach (eutectic, glue, etc.);
- observing the number of interconnection layers;
- identifying a protective layer (glassivation, etc.).

4.2 Second degré: Examen visuel approfondi (essai AT2)

4.2.1 But

Acquérir des informations générales sur les technologies mises en oeuvre (assemblage, diffusion), évaluer des caractéristiques dimensionnelles et décrire tous les défauts fins (dimensions de l'ordre de 1 μm) présents à la surface de la pastille et du boîtier.

4.2.2 Moyens

Loupe binoculaire et microscope optique (grossissement de 150 $\times$ à 1 000 $\times$ et avec possibilité de mesure).

MEB (mode électrons secondaires ou rétrodiffusés) comportant éventuellement un spectromètre X qui est potentiellement destructif pour le composant examiné.

4.2.3 Description

Examen visuel externe et interne à la loupe binoculaire et microscopique optique, sous fort grossissement ($\leq 1\,000\times$), suivi d'une analyse au MEB et au spectromètre X des anomalies détectées en examen optique. Cet essai permet de:

- visualiser le plus grand nombre de défauts fins (dimension de l'ordre de 1 μm) présents à la surface de la pastille et du boîtier;
- déterminer leur composition chimique.

4.3 Troisième degré: Examen détaillé au MEB sous fort grossissement (essai AT3)

4.3.1 But

Acquérir des informations détaillées sur les technologies mises en oeuvre (assemblage, diffusion), évaluer des caractéristiques dimensionnelles et physiques ($\leq 1\,\mu\text{m}$).

4.3.2 Moyens

MEB (mode électrons secondaires ou rétrodiffusés, grossissement $> 1\,000\times$) et spectromètre X.

4.3.3 Description

Examen visuel au MEB de la surface de la pastille sous fort grossissement ($> 1\,000\times$) et analyse au spectromètre X des principaux constituants du dispositif analysé. Cette analyse permet:

- d'avoir une description très fine des anomalies superficielles;
- de déterminer la composition élémentaire (élément de numéro atomique ≥ 11):
 - des matériaux étrangers superficiels;
 - des matériaux de base du boîtier et de son système de fermeture;
 - du matériau de fixation de la pastille;
 - de la pastille;
 - des fils de connexion internes;
 - de la couche de vitrification.

4.2 Second level: Detailed visual inspection (AT2 test)

4.2.1 Objective

To obtain general information on technologies used (assembly, diffusion), assess the dimensional features and describe as many fine faults as possible (dimension of the order of 1 μm) on the surface of the die and of the package.

4.2.2 Resources

Binocular magnifying glass and optical microscope (magnifying from 150 $\times$ up to 1 000 $\times$ and with measurement capability).

SEM (secondary or backscattered electron mode) which may include an X-ray spectrometer that is potentially destructive to the device under examination.

4.2.3 Description

External and internal visual inspection with binocular magnifying glass and optical microscope, under large magnification ($\leq 1\,000\times$), followed by a SEM and X-ray spectrometer analysis of detected defects with optical inspection. This test allows for:

- identifying as many fine faults as possible (dimension of the order of 1 μm) on the surface of the die and of the package;
- determining their chemical composition.

4.3 Third level: Scanning Electron Microscope examination under large magnification (AT3 test)

4.3.1 Objective

To obtain detailed information on technologies used (assembly, diffusion) and assess dimensional and physical features ($\leq 1\, \mu\text{m}$).

4.3.2 Resources

SEM (secondary or backscattered electron mode, magnification $>1\,000\times$) and X-ray spectrometer.

4.3.3 Description

SEM visual inspection on top of the die, under large magnification ($>1\,000\times$) and X-ray spectrometer analysis of the most important materials used for the integrated circuit. This analysis allows for:

- description in detail of the surface faults;
- determination of the chemical composition (elements with atomic number ≥ 11):
 - surface foreign materials;
 - basic materials for the package and for sealing the package;
 - the die attach material;
 - the die material;
 - the internal connection wires;
 - the glassivation layer.

4.4 Quatrième degré: Analyse de construction (essai AT4)

4.4.1 But

Acquérir des informations très détaillées sur les technologies mises en oeuvre (assemblage, diffusion) et décrire les anomalies fines (dimensions de l'ordre de 1 μm) et très fines (dimensions de l'ordre de 1/10 μm) présentes dans le volume de la pastille et du boîtier.

4.4.2 Moyens

Microscope optique sous fort grossissement (de 150× à 1 000×).

MEB (mode électrons secondaires ou rétrodiffusés, grossissement >1 000×) et spectromètre X.

Microscope à faisceaux d'électrons focalisés.

Bains chimiques ou plasmas réactifs permettant le décapage et la révélation des couches.

Station de polissage ou matériel de clivage permettant la réalisation de microsections.

4.4.3 Description

L'analyse de construction comprend:

a) Un essai d'intégrité de la vitrification:

Cet essai permet de révéler:

- toute fissure provoquée par des contraintes exercées dans ces couches;
- toute fragilisation due à des actions mécaniques externes à la pastille (microrayures, chocs, etc.);
- toute fragilisation due à des actions mécaniques internes à la pastille (percée de hillocks, décollement de couches, etc.);
- tout mauvais recouvrement des marches de la métallisation supérieure par la vitrification;
- toute anomalie dans la vitrification à condition qu'elle soit localisée au-dessus d'une métallisation normalement recouverte (prévue lors de la conception).

Cet essai est effectué selon la spécification MIL STD 883 Méthode 2021 (en l'absence de spécifications CEI).

b) Une déstratification sélective de la pastille totale ou partielle, incluant:

- un décapage successif des couches de la pastille par voie chimique sèche ou humide (solutions d'acides, plasma, GIR, etc.);
- observations au microscope optique ou électronique, et au spectromètre afin d'évaluer les différentes couches constitutives.

Les moyens d'investigation sont choisis en fonction de la technologie observée et des éléments analysés, de manière à lever toute ambiguïté quant à l'interprétation des résultats. Les caractéristiques de la pastille sont examinées pour:

- réaliser une étude physico-chimique et dimensionnelle de la technologie (règles de dessin, analyse de chaque élément actif, etc.);
- examiner les dépôts conducteurs et diélectriques (aspect, rugosité, taille de grains, densité et taille des hillocks, etc.);
- examiner les photogravures et évaluer les décalages d'alignement des masques;
- observer les passages de marches;
- identifier toute fissure, défaut masqué par les couches supérieures, qui sont invisibles lors des examens visuels superficiels;
- observer la structure cristalline des matériaux et rechercher les défauts cristallins (empilements, etc.).

4.4 Fourth level: Construction analysis (AT4 test)

4.4.1 Objective

To obtain detailed information on technologies used (assembly, diffusion) and describe in detail fine (dimensions of the order of 1 micron) and very fine faults (dimensions of the order of 1/10 µm) found inside the die and the package.

4.4.2 Resources

Optical microscope under large magnification (from 150× to 1 000×).

SEM (secondary or backscattered electron mode, magnification >1 000×) and X-ray spectrometer.

Focused ion beam.

Chemical solutions or reactive plasmas allowing etching and staining of the layers.

Polishing station or scribing tool suitable for performing microsections.

4.4.3 Description

The construction analysis includes:

a) A glassivation integrity test:

This test allows identification of:

- any crack due to stress in this layer;
- any weakening due to mechanical actions external to the die (microscratches, shocks, etc.);
- any weakening due to mechanical actions internal to the die (growth of hillocks, peeling of layers, etc.);
- any bad metal step coverage by the glassivation;
- any defect in the glassivation layer if this defect is located on a metal normally covered by glassivation (as foreseen in the design).

This test is performed in accordance with MIL STD 883 Method 2021 (in the absence of a specific IEC standard).

b) A selective delayering of the die (all or part of it) including:

- successive etching of the die layers with wet or dry chemistry (acid solutions, plasma, RIE, etc.);
- optical or electronic microscope and spectrometer inspection in order to observe the quality of constitutive layers.

Investigation tools are chosen in relation to the target technology and problems analysed, in order to avoid any ambiguity during the interpretation of the results. The die characteristics are examined in order to:

- verify the rules declared in the manufacturer's various specifications (design rules, analysis of each active element, geometric study of the technology, etc.);
- examine the conductive and dielectric layers (aspect, roughness, size of grains, density and size of hillocks, etc.);
- examine the lithography and evaluate the mask set alignment;
- observe step coverage;
- identify any crack or defect hidden by top layers which are not visible during visual surface inspection;
- observe the crystal structure of materials and find crystal defects (stacking faults, etc.).

- c) Des microsections de la pastille pour déterminer tout paramètre technologique non déduit des analyses précédentes.

Elles consistent à effectuer des coupes dans un plan perpendiculaire à la surface de la pastille suivant un ou deux axes privilégiés et permettent, après révélation chimique sélective:

- la mise en évidence des zones dopées N ou P;
- l'étude dimensionnelle des couches caractérisant le procédé de fabrication: épaisseurs, couvertures de marches, profil de diffusion, etc.;
- l'étude tridimensionnelle d'anomalies (interface des contacts, surgravure localisée, etc.).

- d) Des microsections du boîtier

- Pour évaluer la qualité:
 - des interfaces (métal-résine, etc.);
 - des connexions de sortie (pliage, etc.);
 - du report de la pastille;
 - du plastique (porosité, charges, etc.);
 - de la grille;
 - de la mise en place adhésive de plots (intermétalliques, etc.).
- Pour mesurer:
 - l'épaisseur de la pastille;
 - l'épaisseur de la grille;
 - l'épaisseur des revêtements;
 - l'épaisseur des matériaux de fixation de la pastille.

NOTE Les outils doivent permettre la découpe de la pastille perpendiculairement à sa surface sans perturber les couches sur le substrat; le contrôle de la position de la microsection doit permettre la coupe si nécessaire d'une structure élémentaire (contact, grille, etc.).

Les défauts de surface de la section (rayures, défauts de planéité, etc.) au niveau de la zone active du composant ne doivent pas perturber l'observation.

Il doit être tenu compte de l'angle de coupe dans l'évaluation des dimensions.

- e) Tomographie acoustique par balayage (SCAT)
pour déterminer la délamination.

4.5 Cinquième degré: Essais complémentaires (essai AT5)

4.5.1 But

Ces essais sont destinés à faire éventuellement apparaître des anomalies susceptibles d'être corrélées avec les défauts potentiels détectés lors des observations précédentes.

4.5.2 Moyens

Dépendant de l'essai.